

ISSN 1390-6712

MASKAY



ELECTRÓNICA

Vol. 2, No. 1

Revista MASKAY Electrónica

Departamento de Eléctrica y Electrónica
ESCUELA POLITÉCNICA DEL EJÉRCITO

DIRECTOR DEL DEEE

Dr. Gonzalo Olmedo

EDITOR GENERAL

Dr. Enrique V. Carrera

CONSEJO EDITORIAL

Dr. Enrique V. Carrera

Ing. Román Lara

Dr. Gonzalo Olmedo

Ing. Víctor Proaño

Ing. Carlos Romero

INFORMACIÓN DE CONTACTO

Revista MASKAY-Electrónica
Departamento de Eléctrica y Electrónica
Escuela Politécnica del Ejército

Av. El Progreso (S/N)

P. O. Box 17-15-243B

Sangolquí, Pichincha

Ecuador

El contenido de los artículos aquí publicados es responsabilidad exclusiva de sus respectivos autores. Mayor información en <http://maskay.espe.edu.ec/>.

Presentación

El Departamento de Eléctrica y Electrónica de la Escuela Politécnica del Ejército, consciente de su gran responsabilidad con la sociedad, busca proponer e impulsar iniciativas tendientes a fomentar el desarrollo integral de la electrónica en el Ecuador. Como resultado de este compromiso, nace la revista Maskay Electrónica que sintetiza de una forma documentada los esfuerzos en investigación y desarrollo que viene realizando el DEEE. En esta edición, la revista Maskay Electrónica pone a consideración de la comunidad trabajos realizados por investigadores de la ESPE y de otros centros de educación superior de la región.

Creemos firmemente que la Academia debe ocupar un papel protagónico en el desarrollo de la nueva sociedad, libre de doctrinas políticas o dogmas gastados que impidan o limiten el desarrollo del conocimiento. Es por ello que la revista Maskay Electrónica espera convertirse en un medio de difusión y crítica de los trabajos desarrollados en el país, y sin duda, cumplir con un rol importante de apoyo al desarrollo del conocimiento científico.

La consecución de esta importante publicación se debe en gran parte al aporte desinteresado de un sinnúmero de revisores altamente calificados que han desempeñado la difícil tarea de evaluar con objetividad cada uno de los artículos presentados a la revista. Es también importante dejar constancia del agradecimiento sincero a todos los autores que gracias a su empeño y perseverancia han logrado la publicación de sus correspondientes artículos.

Enrique V. Carrera
Editor

Contenido

Controlador en modo deslizante para sistemas fotovoltaicos conectados a la red eléctrica <i>Diego Arcos, Marcelo Urbina, Danny Sotomayor</i>	1
Diseño e implementación de sistemas de control de nivel para cinco tanques de bombeo de hidrocarburos con sensoramiento tipo radar en la estación Shushufindi - EP Petroecuador <i>Hernán D. Montenegro C., Gustavo D. Salazar C.</i>	9
Diseño e implementación de un sistema automatizado para control remoto de iluminación en conformidad de la tecnología Insteon y optimización del sistema de seguridad CCTV en el edificio Gimpromed <i>Ronald M. Moreno T.</i>	18
Diseño e implementación de un sistema controlador de temperatura PID para la unidad Air Flow Temperature Control System mediante la utilización de la herramienta RTW (Real Time Workshop) de Matlab <i>Byron Acuña A., Alexander Ibarra J., Víctor Proaño R.</i>	27
Diseño e implementación de un supresor de energía en stand-by para equipos electrónicos de potencia media <i>David Agualsaca, Paúl Ayala, Wilson Yépez</i>	33
Diseño de hardware y software de Systems on Chip empleando tecnología Xilinx EDK <i>Julio Cadena S., Gabriel Mollocana L., Hugo Ortiz, Vanessa Vargas V.</i>	39
Generación de Transport Stream con audio, video y datos de interactividad para el sistema de televisión digital terrestre ISDB-Tb <i>Diego Villamarín, Gonzalo Olmedo, Román Lara y María A. Illescas</i>	49
Desarrollo de aplicaciones para TDT con Ginga-J <i>Darwin Alulema</i>	56
ICC como instrumento de comunicación para pacientes en estado vegetativo <i>Avid Roman G.</i>	64
Design and development of a Software Defined Radio for the Ecuadorian Army through the use of a USRP and Simulink tool of Matlab <i>Hugo A. Angulo and Manolo Paredes</i>	68
Voice authentication using LPC-based feature coefficients <i>María S. Pérez, Enrique V. Carrera</i>	73

Comité Técnico

Freddy Acosta
Darwin Alulema
Diego Arcos
Paúl Bernal
Alejandro Chacón
Rodolfo Gordillo
Román Lara
Gonzalo Olmedo
Víctor Proaño
Danny Sotomayor
Christian Vega

Daniel Altamirano
Jorge Alvarez
Paúl Ayala
Enrique V. Carrera
Ramiro Delgado
Raúl Haro
Paola León
Flavio Pineda
Pablo Ramos
Wilmer Urbina

Controlador en Modo Deslizante para Sistemas Fotovoltaicos Conectados a la Red Eléctrica

D. Arcos*, M. Urbina, D. Sotomayor

Resumen— Se describe el análisis, modelamiento y diseño de un lazo de control para sistemas fotovoltaicos (PV) conectados a la red eléctrica. Se aborda el modelado de un panel fotovoltaico; el diseño de un convertidor elevador (Boost) y su lazo de control mediante un controlador proporcional-integral PI de corriente y un controlador en modo deslizante; y finalmente el diseño de un inversor DC-AC de una fase. Se realiza una descripción de la dinámica del convertidor Boost y de las ecuaciones para el diseño del controlador en modo deslizante y del inversor de una sola fase. El sistema propuesto ha sido simulado utilizando las herramientas de la librería SimPowerSystems de Matlab/Simulink.

Palabras clave— Celda fotovoltaica, Convertidor elevador Boost, Control proporcional-integral, Control en modo deslizante, Dinámica del convertidor.

I. INTRODUCCIÓN

La generación de energía fotovoltaica mediante la utilización de celdas solares promete ser una fuente limpia y de amplia aplicación para fuentes de energía renovable. Entre las numerosas fuentes de energía renovable, la energía solar juega un papel importante debido a la naturaleza libre de contaminación. Por razones económicas la energía solar no está conectada directamente a la red eléctrica. Por lo que se han desarrollado diversas interfaces electrónicas de potencia para poder interconectar este tipo de sistemas con la red eléctrica.

En este trabajo se realiza un análisis individual de todos los componentes que conforman un sistema conectado a red; panel solar, convertidor DC-DC e Inversor DC-AC, con sus respectivos controladores; realizando el modelamiento de cada uno de los sistemas. Finalmente se presenta los resultados obtenidos mediante simulación para diferentes perturbaciones ingresadas al sistema.

D. Arcos, se encuentra en el Departamento de Eléctrica y Electrónica y en el Centro de Investigación Científica y Tecnológica del Ejército de la Escuela Politécnica del Ejército, Av. General Rumiñahui S/N, Sangolquí, Ecuador, tel.: 593-94771888, e-mail: dgarcos@espe.edu.ec.

M. Urbina, se encuentra en el Departamento de Eléctrica y Electrónica y en el Centro de Investigación Científica y Tecnológica del Ejército de la Escuela Politécnica del Ejército, Av. General Rumiñahui S/N, Sangolquí, Ecuador, tel.: 593-95090081, e-mail: wmurbina@espe.edu.ec.

D. Sotomayor, se encuentra en el Departamento de Eléctrica y Electrónica y en el Centro de Investigación Científica y Tecnológica del Ejército de la Escuela Politécnica del Ejército, Av. General Rumiñahui S/N, Sangolquí, Ecuador, tel.: 593-84483921, e-mail: dasotomayor@espe.edu.ec.

II. ESQUEMA GENERAL DEL SISTEMA

El sistema completo está compuesto de un panel solar, un convertidor DC-DC boost y un inversor DC-AC de una fase como se observa en la Fig. 1.

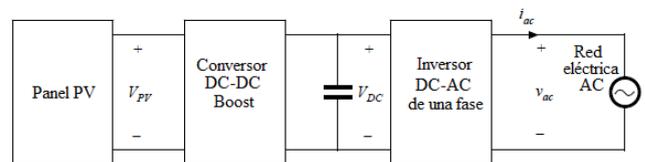


Fig. 1. Esquema general del sistema

III. MODELAMIENTO DE UNA PANEL FOTOVOLTAICO

Una celda fotovoltaica puede ser representada mediante un modelo de fuente de corriente como se observa en la Fig. 2(a), la cual es un dispositivo no lineal cuya energía eléctrica generada fluctúa según el valor de la radiación solar y temperatura, como se muestra en la Fig. 2(b).

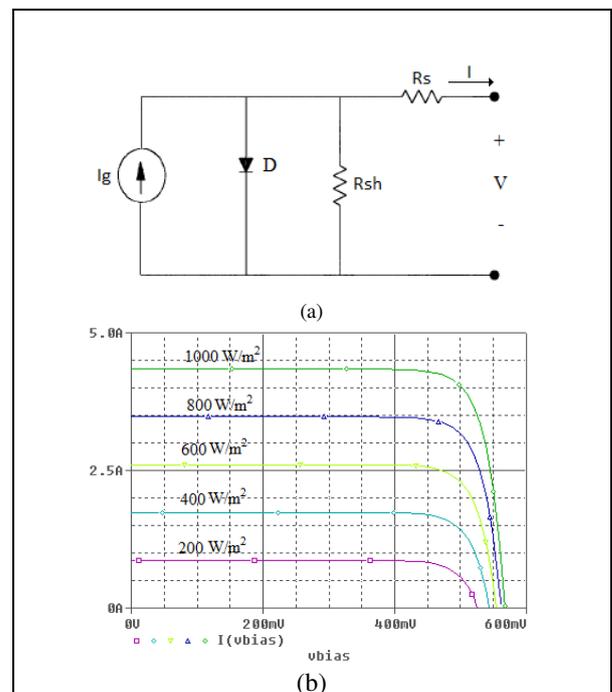


Fig. 2. Circuito equivalente y curvas características de un panel solar. (a) Circuito equivalente. (b) Curvas Corriente-Tensión.

Despreciando la resistencia de derivación interna R_{sh} , la ecuación característica de una celda fotovoltaica viene dada por [1]:

$$I = I_g - I_{sat} \left\{ \exp \left[\frac{q}{AkT} (V + IR_s) \right] - 1 \right\} \quad (1)$$

Donde I y V son la corriente y tensión de salida de una celda solar, I_g es la corriente generada debido a las condiciones de radiación, I_{sat} es la corriente inversa de saturación, q es la carga del electrón, A es el factor de idealización de la unión p-n, k es la constante de Boltzmann, T es la temperatura de la celda en grados Kelvin y R_s es la resistencia serie intrínseca de la celda.

Al realizar el análisis para un panel fotovoltaico y despreciando la resistencia en serie intrínseca de la celda solar, la expresión (1) puede ser reescrita como [2]:

$$I_m = n_p I \quad (2)$$

$$V_m = n_s V \quad (3)$$

$$I_m = n_p I_g - n_p I_{sat} \left\{ \exp \left[\frac{q}{AkT} \left(\frac{V_m}{n_s} \right) \right] - 1 \right\} \quad (4)$$

Donde I_m y V_m son la corriente y tensión de salida de un panel solar, n_p es el número de celdas conectadas en paralelo y n_s es el número de celdas conectadas en serie.

La corriente de generación depende de la radiación y de la temperatura como sigue [1-2]:

$$I_g = [I_{scr} + Ki(T - T_r)] \frac{G}{100} \quad (5)$$

Donde I_{scr} es la corriente de corto circuito a dicha temperatura y radiación, K_i es el coeficiente de temperatura de la corriente de corto circuito, T_r es la temperatura de referencia de la celda y G es la radiación solar dada en mW/cm^2 .

La corriente inversa de saturación varía con la temperatura de la celda y viene dada por [1-2]:

$$I_{sat} = I_{rr} \left[\frac{T}{T_r} \right]^3 \exp \left[\frac{qE_g}{kA} \left(\frac{1}{T_r} - \frac{1}{T} \right) \right] \quad (6)$$

Donde I_{rr} es la corriente inversa de saturación a la temperatura de referencia y E_g es la energía del band-gap del semiconductor usado en la celda solar.

IV. DISEÑO DEL CONVERTOR BOOST

La topología básica de este convertidor DC-DC se observa en la Fig. 3. Este convertidor en Modo de Condición Continua (MCC) presenta dos topologías diferentes dependiendo de la ubicación del interruptor $S1$: cuando $S1$ está en la posición ON, interruptor cerrado Fig. 4(a) y cuando $S1$ está en la posición OFF, interruptor abierto Fig. 4(b).

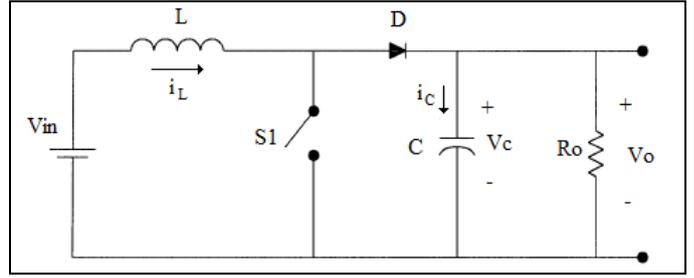


Fig. 3. Diagrama del circuito del convertidor DC-DC Boost.

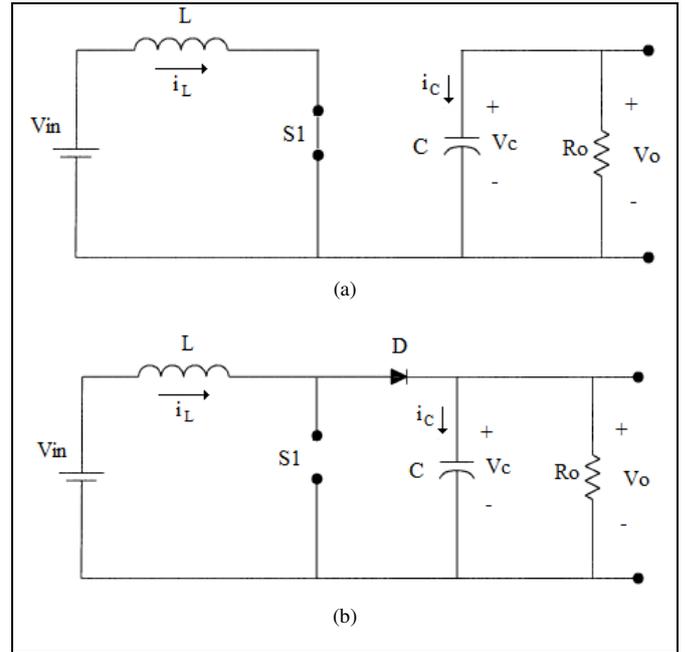


Fig. 4. Modos de operación del convertidor DC-DC. (a) Interruptor posición ON. (b) Interruptor posición OFF

Para asegurar que el convertidor opere en MCC se debe cumplir con la expresión:

$$\langle i_L \rangle \geq \frac{\Delta i_L}{2} \quad (7)$$

Donde $\langle i_L \rangle$ es el valor medio de la corriente del inductor y Δi_L es la variación de corriente del inductor.

Se presenta el análisis del convertidor en estado estacionario y las condiciones a cumplirse para la elección de los elementos a ser utilizados en el convertidor. Para las dos topologías presentadas en la Fig. 3 se obtienen las formas de onda de la corriente y tensión del inductor que se aprecian en la Fig. 5.

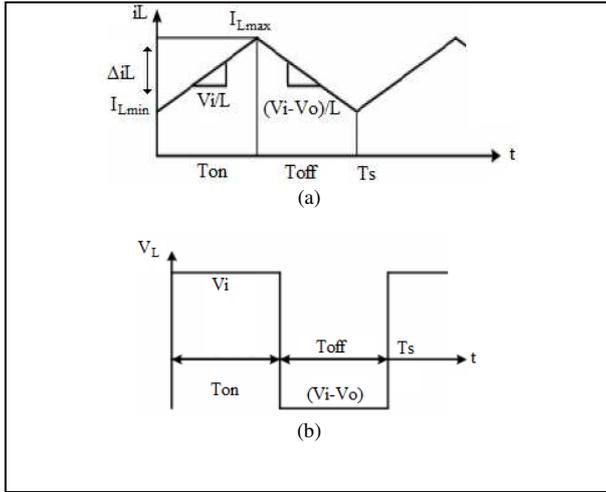


Fig. 5. Gráficas de corriente y tensión del inductor. (a) Corriente.
(b) Tensión.

Al aplicar la condición de régimen estacionario $\langle v_L \rangle = 0$ se obtiene la relación de conversión de este convertidor.

$$\frac{1}{T_s} [V_{in} T_{on} + (V_{in} - V_o) T_{off}] = 0 \quad (8)$$

$$\frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (9)$$

Donde V_i y V_o es la tensión de entrada y salida del convertidor y D es el ciclo de trabajo del convertidor.

Se obtiene la expresión de la corriente máxima que circulará por el inductor en función de los parámetros de diseño:

$$i_L = \frac{1}{L} \int_0^t v_L(\tau) d\tau \quad (10)$$

$$i_L = \frac{1}{L} \int_0^{T_{on}} V_{in} d\tau + i_L(0) \quad (11)$$

$$I_{Lmax} = \frac{V_{in}}{L} D T_s + I_{Lmin} \quad (12)$$

Donde I_{Lmax} es la corriente máxima que circula por el inductor; L es el valor de la inductancia del convertidor; T_s el período de conmutación del convertidor; y I_{Lmin} la corriente mínima que circula por el inductor.

Al realizar el análisis de la corriente de rizado del inductor (13) se obtiene la expresión de la variación de corriente del inductor (14):

$$\Delta i_L = I_{Lmax} - I_{Lmin} \quad (13)$$

$$\Delta i_L = \frac{V_{in}}{L} D T_s \quad (14)$$

Mediante el principio de máximo rendimiento (15.a), para un circuito sin pérdidas se puede encontrar la eficiencia del convertidor η (15.b) y a su vez el valor medio de la corriente del inductor (16):

$$P_{in} = P_{out} \quad (15.a)$$

$$\eta = \frac{P_{out}}{P_{in}} \quad (15.b)$$

$$\langle i_L \rangle = \frac{V_o}{(1-D)R} \quad (16)$$

Mediante (7), (14) y (16) se obtiene el valor del inductor para el convertidor elevador.

$$L \geq \frac{V_{in} D R (1-D)}{2 V_o f_s} \quad (17)$$

Siendo f_s la frecuencia de conmutación del convertidor.

Para obtener el valor del condensador C de las Fig. 4(a) y Fig. 4(b) se obtiene la corriente que circula por C cuyas forma de onda se muestran en la Fig. 6.

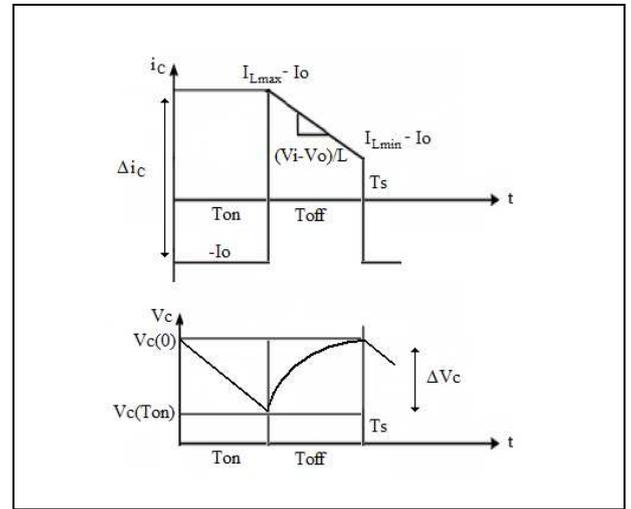


Fig. 6. Gráficas de corriente y tensión del condensador

En función la corriente del condensador se obtiene su tensión de salida del convertidor en el intervalo $0 \leq t \leq T_{on}$ como sigue:

$$V_c(t) = \frac{1}{C} \int_0^t i_c(\tau) d\tau \quad (18)$$

$$V_c(t) = \frac{1}{C} \int_0^{T_{on}} (-I_o) d\tau + V_c(0) \quad (19)$$

$$V_o(T_{on}) = \frac{1}{C} (-I_o) T_{on} + V_o(0) \quad (20)$$

Donde T_{on} es el tiempo de encendido del conmutador SI ; e I_o es la corriente de salida.

Al sustituir (20) en la expresión de la variación de la tensión de salida (21) se obtiene:

$$\Delta V_o = V_o(0) - V_o(T_{on}) \quad (21)$$

$$\frac{\Delta V_o}{V_o} = \frac{DT_s}{RC} \quad (22)$$

Expresión que se utiliza para obtener el valor del condensador del convertidor para un rizado relativo de la tensión de salida.

V. DISEÑO DEL CONTROLADOR EN MODO DESLIZANTE

Se procede a realizar el análisis de la dinámica del conversor mediante la obtención del modelo promediado en forma de espacio de estados [3-4].

$$\frac{di_L}{dt} = -(1-u)\frac{V_C}{L} + \frac{V_{in}}{L} \quad (23)$$

$$\frac{dV_C}{dt} = (1-u)\frac{i_L}{C} - \frac{V_C}{RC} \quad (24)$$

Haciendo $x_1=i_L$ y $x_2=V_C$, se obtiene la representación en espacio de estados del convertidor

$$\dot{x} = Ax + BV_{in} \quad (25)$$

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & -(1-u)\frac{1}{L} \\ (1-u)\frac{1}{C} & \frac{1}{RC} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} V_{in} \quad (26)$$

El control en modo deslizante es un método por el cual el controlador diseñado es insensible a la variación de parámetros y perturbaciones de carga. Esto se realiza mediante el uso de una ley de control de alta velocidad de conmutación, que obliga a que la trayectoria del sistema se desplace a una zona predeterminada dentro del espacio de estados y permanezca ahí luego de ser alcanzada. A esta zona se le conoce como Superficie Deslizante (S). Una de las ventajas que presenta este método de control es que únicamente necesita conducir el error del sistema hacia una superficie de conmutación.

Al tomar como error e a la diferencia entre la corriente de inductor i_L y la corriente de referencia i_{ref} que se obtiene mediante la salida en tensión de convertidor y un controlador PI Fig. 7, se puede definir la superficie deslizante mediante:

$$e = i_L - i_{ref} \quad (27)$$

$$S = e = i_L - i_{ref} \quad (28)$$

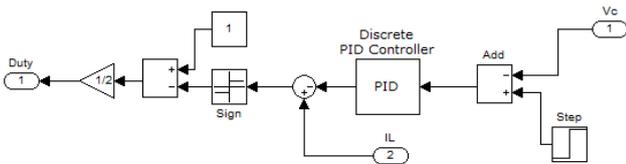


Fig. 7. Diagrama del controlador deslizante

Una vez definida S se comprueba su dominio de existencia mediante:

$$\dot{S} = 0 \quad (29)$$

$$\frac{di_L}{dt} = -\frac{(1-u)}{L}V_C + \frac{1}{L}V_{in} = 0 \quad (30)$$

$$u_{eq} = 1 - \frac{V_{in}}{V_C} \quad (31)$$

$$0 \leq 1 - \frac{V_{in}}{V_C} \leq 1 \quad (32)$$

Donde se ha definido u_{eq} como el control equivalente del sistema. Se procede a obtener la ley de control del sistema mediante:

$$S \cdot \dot{S} < 0 \quad (33)$$

$$S(u - u_{eq})\frac{V_C}{L} < 0 \quad (34)$$

$$u = \begin{cases} 0, & S > 0 \\ 1, & S < 0 \end{cases} \quad (35)$$

De la misma manera que en [4-5], la ley de control está dada por:

$$u = \frac{1}{2}[1 - \text{sign}(S)] \quad (36)$$

VI. DISEÑO DEL INVERSOR

La Fig. 8 muestra el diagrama de un inversor DC-AC de una fase para conexión a red, el cual está formado por dos interruptores de dos posiciones activados en contra fase y un inductor de acoplamiento a red L_f . Mediante un correcto control del ciclo de trabajo de estos interruptores, es posible generar una corriente sinusoidal en AC que se encuentre en fase con la tensión de la red siempre que la entrada en DC sea lo suficientemente grande en comparación con el pico de tensión de la línea AC.

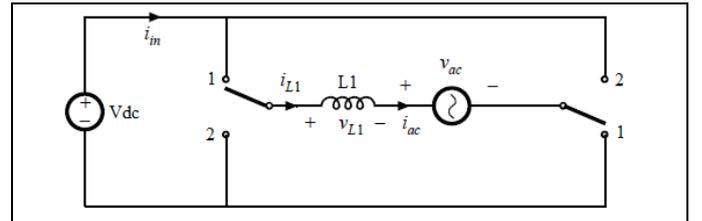


Fig. 8. Esquema del inversor DC-AC de una fase

El interruptor se encuentra en la posición 1 durante DT_s y se encuentra en la posición 2 durante $(1-D)T_s$, siendo D el ciclo de trabajo del interruptor y T_s el período de la señal de conmutación. La frecuencia de la señal de conmutación debe ser mucho mayor a la frecuencia de la red.

Al analizar el circuito anterior para cada posición del interruptor, después de un período de conmutación y para una

tensión de línea AC constante se obtiene la relación de conversión del inversor:

$$v_{L1} = \begin{cases} +V_{dc} - v_{ac}, & 0 \leq t \leq DT_s \\ -V_{dc} - v_{ac}, & DT_s \leq t \leq T_s \end{cases} \quad (37)$$

$$V_{L1} = \frac{1}{T_s} \int_0^{T_s} v_{L1} dt = 0 \quad (38)$$

$$\frac{v_{ac}}{V_{dc}} = 2D - 1 \quad (39)$$

Se procede a diseñar el control que generará la señal de activación de los interruptores mediante la definición de una corriente de referencia i_{ACref} y la utilización de un comparador de histéresis como se observa en la Fig. 9.

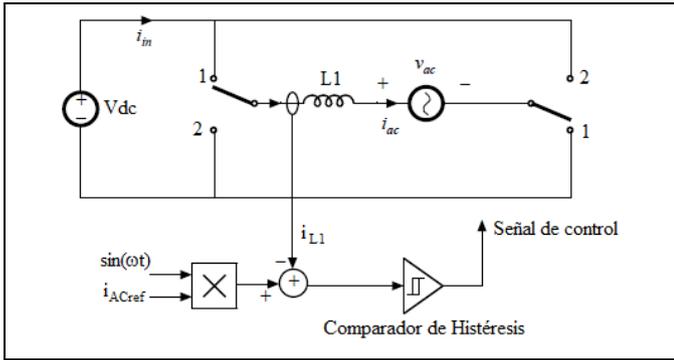


Fig. 9. Diagrama de control del Inversor AC de una fase

Donde el comparador de histéresis opera de la siguiente manera:

$$\begin{cases} i_{ACref} - i_{L1} > \frac{\Delta i_{L1}}{2}, & \text{posición 1} \\ i_{ACref} - i_{L1} < -\frac{\Delta i_{L1}}{2}, & \text{posición 2} \end{cases} \quad (40)$$

La construcción de este inversor de una fase se puede apreciar en la Fig. 10.

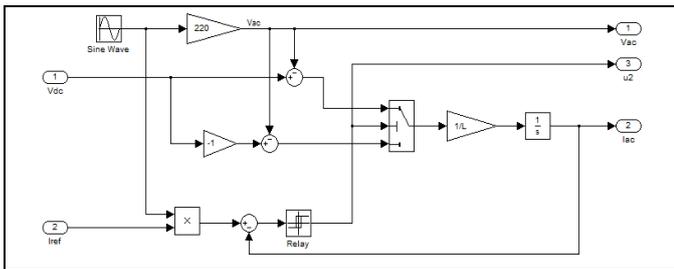


Fig. 10. Modelo del inversor DC-AC de una fase

VII. SIMULACIÓN

La simulación de este sistema se la realiza mediante las herramientas de Matlab/Simulink, utilizando la librería SimPowerSystem. El diagrama general del sistema se puede apreciar en la Fig. 11. El bloque correspondiente al panel fotovoltaico se presenta en la Fig. 12 y en la Fig. 13 se puede apreciar el diagrama del convertidor DC-DC diseñado.

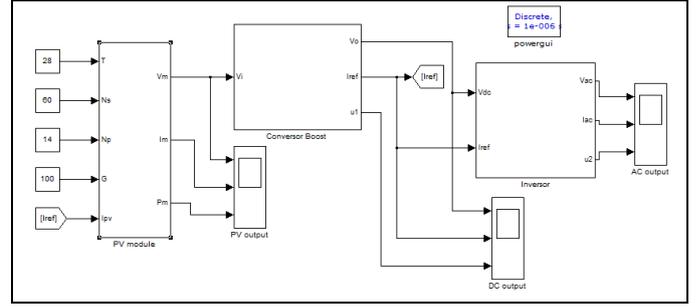


Fig. 11. Esquema general del sistema

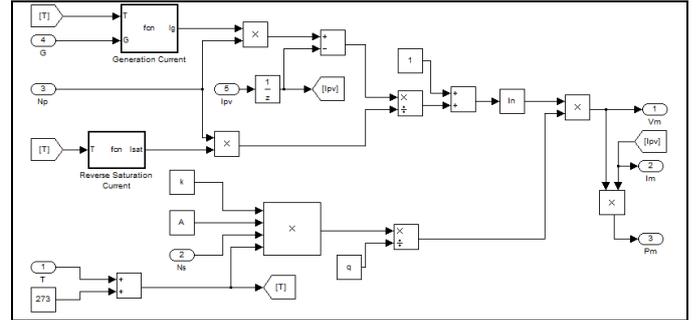


Fig. 12. Modelo de un panel fotovoltaico

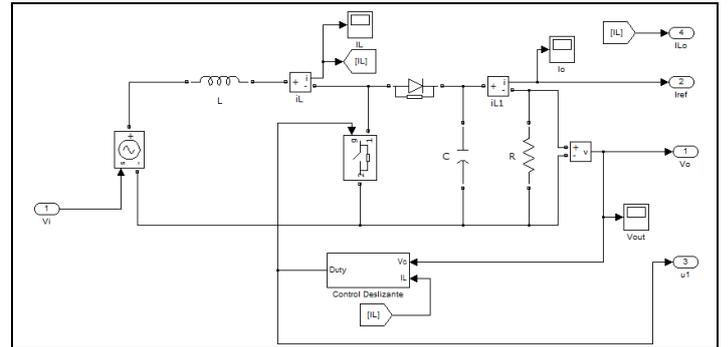


Fig. 13. Convertidor elevador DC-DC

Los parámetros utilizados en la simulación se detallan en la Tabla I.

TABLA I
PARÁMETROS DE SIMULACIÓN

Símbolo	Valor	Unidades
n_p	Celdas en paralelo	14
n_s	Celdas en serie	60
I_{scr}	Corriente de corto circuito	9.75 A
T_r	Temperatura de referencia	40 °C
I_{rr}	Corriente inversa de saturación a la temperatura T_r	0.00021 A
K_i	Coefficiente de temperatura de la corriente de corto circuito	0.00023 A/K
A	Factor de idealización de la unión p-n,	2.15
k	Constante de Boltzmann	1.38×10^{-23} J/K
q	Carga del electrón	1.60×10^{-19} C

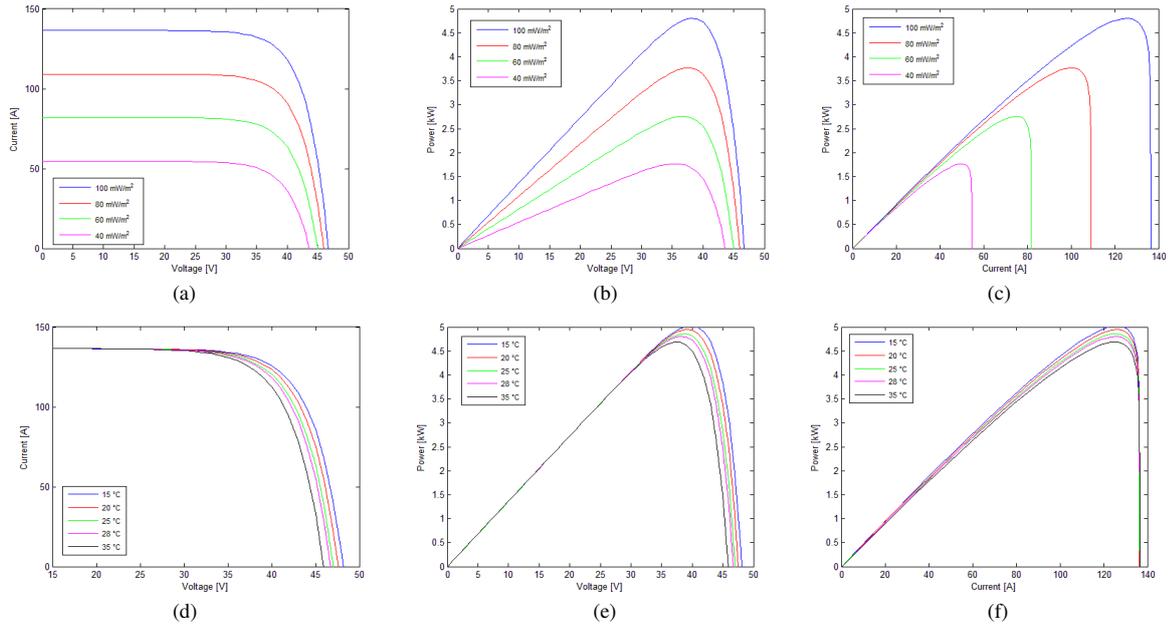


Fig. 14. (a) Corriente-Tensión. (b) Potencia-Tensión. (c) Potencia-Corriente, en función de la irradiancia. (d) Corriente-Tensión. (e) Potencia-Tensión. (f) Potencia-Corriente, en función de la temperatura..

E_g	Si Band-gap	1.1 eV
L	Inductancia convertor	333 μ H
C	Capacitancia	470 μ F
R	Resistencia	45 Ω
ki	Constante Integral	25
kp	Constante proporcional	0.1
LI	Inductancia inversor	3 mH

El funcionamiento del panel fotovoltaico modelado se muestra en la Fig. 14 donde se presentan las gráficas de corriente, tensión y potencia del panel obtenidas para diferentes variaciones de irradiancia Fig. 14(a), Fig. 14(b) y Fig. 14(c); y para diferentes variaciones de la temperatura Fig. 14(d), Fig. 14(e) y Fig. 14(f).

El convertidor boost diseñado se encarga de elevar la tensión entregada por el panel fotovoltaico (42 V - 48 V) a una tensión constante de 400 V. La Fig. 15(a) y Fig. 15(b) se muestra el funcionamiento del convertidor sin perturbaciones.

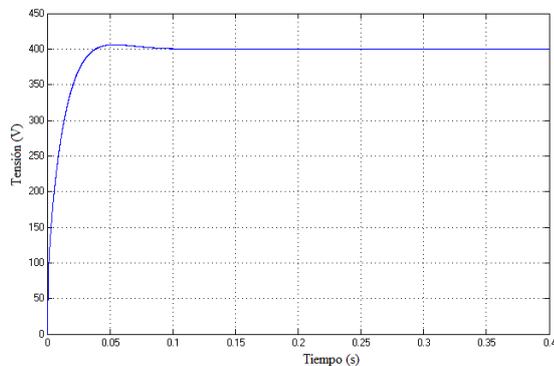


Fig. 15(a). Tensión de salida del convertor DC-DC.

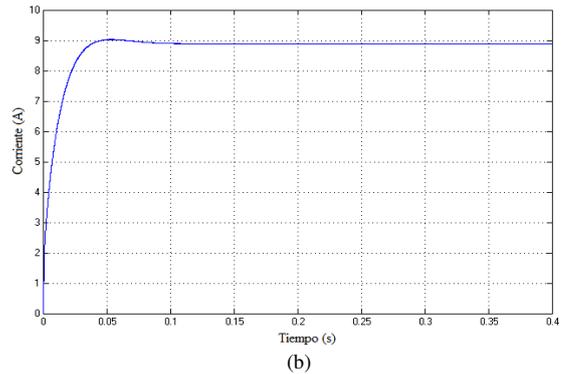
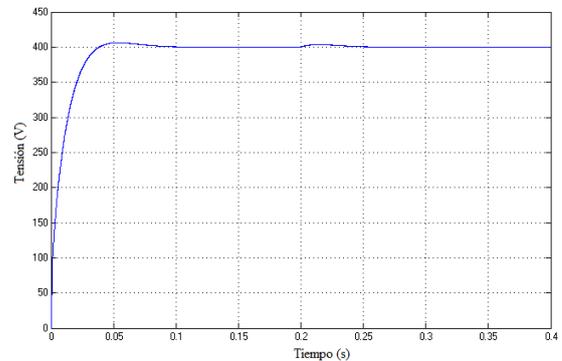


Fig. 15(b). Corriente de salida del convertor DC-DC.

Se realiza la simulación de una perturbación en el panel solar mediante un escalón en la irradiancia de 100 mW/m^2 a 120 mW/m^2 cuyos resultados se aprecian en la Fig. 16(a) y Fig. 16(b).



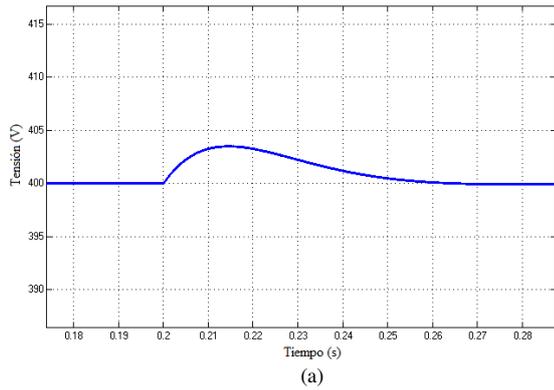


Fig. 16(a). Tensión de salida del panel solar ante una variación de irradiancia

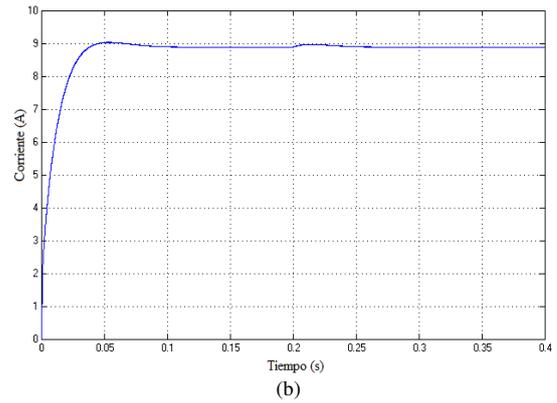


Fig. 16(b). Corriente de salida del panel solar ante una variación de irradiancia

Se analiza el funcionamiento del controlador diseñado para una perturbación en la tensión de referencia de 400 V a 440 V, lo cual se observa en la Fig. 17(a) y Fig. 17(b).

La Fig. 18 muestra las gráficas de salida en tensión y corriente del inversor DC-AC y en donde se observa que la corriente de salida se encuentra en fase con la tensión de la red eléctrica.

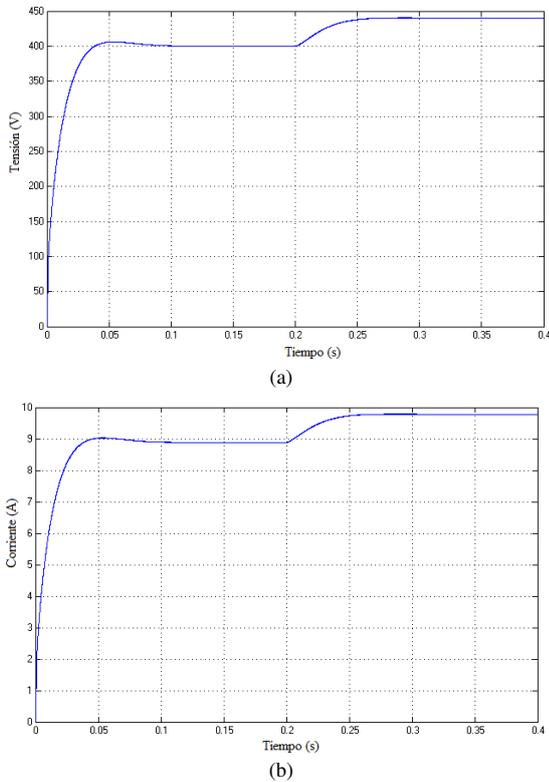


Fig. 17. Gráficas del funcionamiento del convertor para una variación en la tensión de referencia. (a) Tensión de salida. (b) Corriente de salida.

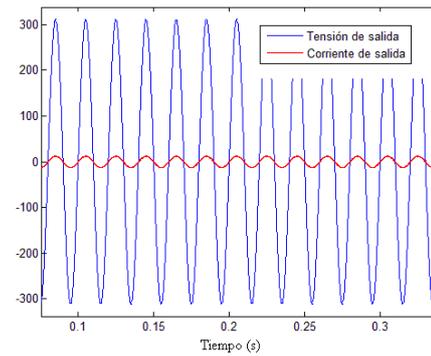


Fig. 18. Tensión y corriente de salida del inversor DC-AC

Para finalizar mediante (15.b) se comprobó la eficiencia tanto del convertidor DC-DC como del inversor DC-AC:

$$P_{PV} = 3603.012 \text{ W}$$

$$P_{DC} = 3555.689 \text{ W}$$

$$P_{AC} = 3406.841 \text{ W}$$

$$\eta_{boost} = 0.987$$

$$\eta_{inversor} = 0.958$$

$$\eta_{sistema} = 0.946$$

VIII. CONCLUSION

Mediante los resultados obtenidos se ha comprobado el correcto funcionamiento del convertidor DC-DC y del inversor DC-AC diseñados, así como la robustez del controlador en modo deslizante, mediante la aplicación de perturbaciones tanto a la entrada como a la salida del convertidor. El sistema completo muestra un buen comportamiento y una alta eficiencia.

REFERENCIAS

- [1] Ch. Hua; J. Lin; Ch. Shen, "Implementation of a DSP-controlled photovoltaic system with peak power tracking," *IEEE Transactions on Industrial Electronics*, vol.45, no.1, pp.99-107, Feb 1998.
- [2] Hussein, K.H.; Muta, I.; Hoshino, T.; Osakada, M., "Maximum photovoltaic power tracking: an algorithm for rapidly changing atmospheric conditions," *IEE Proceedings Generation, Transmission and Distribution*, vol.142, no.1, pp.59-64, Jan 1995.
- [3] H. Guldemir, "Sliding Mode Control of DC-DC Boost Converter", *Journal Applied Sciences*, vol. 5, no. 3, pp. 588-592, 2005.
- [4] Shamim-Ul-Alam, M.; Quamruzzaman, M.; Rahman, K.M., "Fuzzy logic based sliding mode controlled dc-dc boost converter," *2010 International Conference on Electrical and Computer Engineering (ICECE)*, vol., no., pp.70-73, 18-20 Dec. 2010.
- [5] Juing-Huei Su; Jiann-Jong Chen; Dong-Shiuh Wu, "Learning feedback controller design of switching converters via MATLAB/SIMULINK," *Transactions on Education, IEEE*, vol.45, no.4, pp. 307- 315, Nov 2002.
- [6] J. J. Slotine and W. Li, "Applied Nonlinear Control", New Jersey, USA, Prentice Hall Inc., 1991.
- [7] Hung, J.Y.; Gao, W.; Hung, J.C., "Variable structure control: a survey," *IEEE Transactions on Industrial Electronics*, vol.40, no.1, pp.2-22, Feb 1993.

Diseño e Implementación de Sistemas de Control de Nivel para Cinco Tanques de Bombeo de Hidrocarburos con Sensoramiento tipo Radar en la Estación Shushufindi - EP PETROECUADOR

Hernán Darío Montenegro Cueva, Gustavo David Salazar Chacón

Resumen—El presente artículo fue desarrollado para su implementación en fases según el Ciclo de Deming, desarrollando un sistema de control de nivel on-off con histéresis en los tanques de almacenamiento de hidrocarburos en la Estación Cabecera Shushufindi del Poliducto Shushufindi-Quito de EP Petroecuador, teniendo como base de pruebas la Estación Osayacu del mismo poliducto. Además se diseñó un sistema totalmente automatizado mediante un control PID como una posible solución al proceso paulatino de modernización de la planta, junto con una propuesta de interfaz humano-máquina (HMI) siguiendo normas ergonómicas de diseño internacional.

Palabras Clave—Ciclo PDCA, Control de Nivel, Tanques de Almacenamiento de Hidrocarburos, Automatización de Procesos, Redes Industriales, HART, HMI, Renderización, Recorrido Virtual 3D

I. INTRODUCCIÓN

EL petróleo, así como sus derivados, son la fuente principal de energía para muchas actividades humanas de la sociedad actual, tales como la industria, minería y transporte, sin embargo, su explotación, traslado y almacenaje generan problemas ambientales devastadores en caso de existir algún derrame, por ello, tener un sistema de control de nivel robusto es imprescindible para una estación en un poliducto, y es ahí donde reside la importancia del proyecto.

Para conseguir un sistema de control fiable, se plantearon fases de investigación, desarrollo e implementación basados en el Ciclo de Deming (Ciclo PDCA - Plan, Do, Check y Act), consiguiendo de esa manera calidad en la ejecución del proyecto.

Se distinguen tres fases para realizarlo:

- Fase de Investigación y Desarrollo
- Fase de Implementación
- Fase de Desarrollo a Futuro

Hernán Darío Montenegro Cueva, Gustavo David Salazar Chacón; Departamento De Eléctrica y Electrónica, Escuela Politécnica Del Ejército - ESPE Av. Gral. Rumiñahui s/n Sangolquí - Ecuador; E-Mails: hd.montenegro@outlook.com, gustavo.salazar@outlook.com

II. FASE DE INVESTIGACIÓN Y DESARROLLO

A. Análisis del Estado Actual de la Planta

Esta etapa permitió tener una visión estructural y técnica del Sistema de Control de Nivel que existía hasta ese momento en la estación, junto con los requerimientos para una modernización de dicho sistema.

1) *Revisión del Área Física*: Los elementos que formaban parte del Sistema eran (Fig. 1):

- Interruptores de Nivel (Alto y Bajo)
- Bombas de llenado de Hidrocarburo
- Mirillas de Nivel

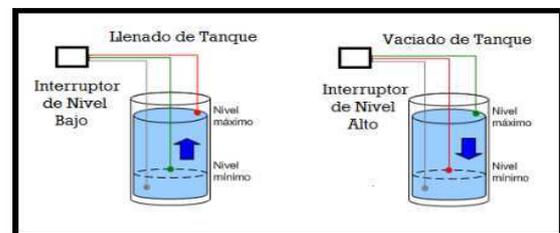


Fig. 1. Principio de funcionamiento sist. de nivel anterior

Básicamente era un sistema sencillo, de fácil instalación y el cual requería poco mantenimiento, pero a la vez tenía falencias en cuanto a tener una medida exacta del nivel, no existía un bus real de sistemas de medición (bus de campo), además de que muchos de esos interruptores se encontraban en mal estado ocasionando medidas erróneas, e incluso no estaban funcionales, lo que obligaba a los operadores a accionar manualmente las bombas según la medida tomada en el mismo tanque a través de las mirillas, por lo que fue necesario una reingeniería del sistema

Apartir de ello, se diseñaron planos eléctricos (Control, Potencia y Entradas-Salidas PLC), P&ID, planos de Tendido de Tubería, Planos Esquemáticos del Sistema de Almacenamiento de Hidrocarburos (Tanques) y Planos 3D de la estación en SolidWorks con el fin de mejorar el desempeño del Sistema de Control de Nivel

2) *Requerimientos Para Modernización:* Una vez analizadas las características medioambientales (Temperatura, Humedad, Altura, Clima, etc) y visualizar los planos, se identificaron los requerimientos para obtener una modernización del Sistema manteniendo costos no exageradamente elevados, ni cambios drásticos en la infraestructura:

- Al tener distancias que superan los 120 metros entre la fuente de alimentación y el tanque más lejano, se necesita un Sensor que trabaje en el estándar de 4 a 20 [mA] ya que dicho estándar genera poca pérdida de información a largas distancias.
- El control del proceso se realiza en una Plataforma Modicon Quantum, es decir, es necesario el uso de una Red ModBus Plus (MB+) para así mantener coherencia con los datos procesados por el PLC
- Apesar de necesitar una red MB+, es necesario tener comunicación TCP/IP para enviar datos a dispositivos dentro de la Sala de Operaciones como PC, Pantallas Táctiles (Magelis) y Servidores.
- Visualización en tiempo real de los cambios de nivel en cada Tanque.

En base a estos requerimientos el Hardware necesario para implementar el proyecto es el siguiente:

- Radar TDR (Time Domain Reflectometry) con comunicación en base a Protocolo HART:
Equipo necesario: Radar DR7100 (Fig. 2)
- Pasarela o Gateway de Comunicaciones Industriales
Equipo necesario: Prolinx HART-Analog
- Canalización eléctrica subterránea mediante tubos Conduit
- Cableado con protecciones IP66/67 además de ser compatible con señales HART

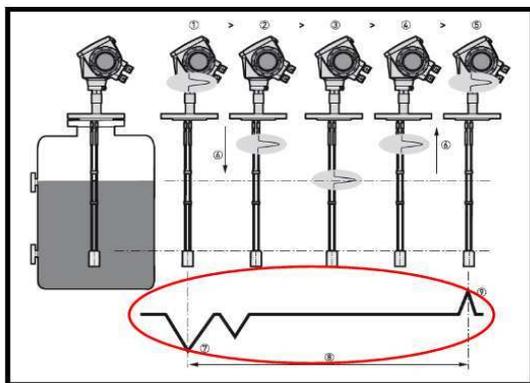


Fig. 2. Medición de nivel con radares DR7100

B. Modelamiento de la Planta en Lazo Abierto

El Sistema de Almacenamiento de Hidrocarburos de la Estación Shushufindi consta de los Tanques enlistados en la Tabla 1. Además se puede observar una fotografía de la Estación en la Fig. 3:



Fig. 3. Estación Shushufindi

TABLA 1
TANQUES - ESTACIÓN SHUSHUFINDI

Número de Tanque	Geometría	Producto	Altura (m)	Diámetro (m)	Volumen (m ³)
1201	Cilindro Vertical	Almacenamiento Diesel	5.08	3.55	61.40
1202	Cilindro Horizontal	Consumo Diario Diesel	3.25	1.55	48.00
1204	Cilindro Vertical	Alivio Gasolina Sumidero	3.50	2.50	50.00
1205	Cilindro Horizontal	Bullet GLP	9.25	2.10	34.70
1221	Cilindro Vertical	Alivio Gasolina Base	5.69	3.60	106.40

El funcionamiento del Sistema de Control de Nivel tiene el siguiente ciclo estructurado (Fig. 4)

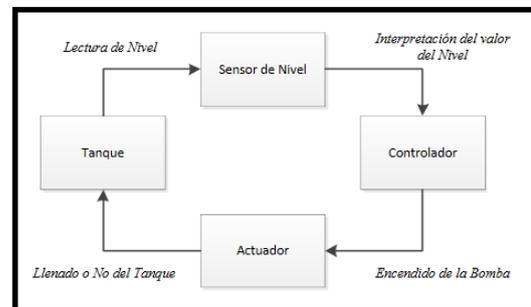


Fig. 4. Ciclo estructurado-control de nivel

1) *Identificación del Tipo de Flujo:* Una vez entendido el funcionamiento, es necesario identificar el tipo de Flujo que se encuentra en los Tanques de Almacenamiento. Esta aproximación se basa en el **Número de Reynolds**, si el Flujo es *Laminar*, debe tener un Número de Reynolds menor a 3000 y *Turbulento* si es mayor

El hidrocarburo que se encuentra en los Tanques T-1201, T-1202, T-1204 y T-1221 es Gasolina Diesel con las siguientes características:

- Viscosidad cinemática (ν): $6.10^{-4}[m^2/s]$
- Caudal que se maneja en el sistema es de $0.0172[m^3/s]$
- Diámetro de la tubería es de una pulgada ($0.0254[m]$)

Con estos datos se calcula el Número de Reynolds para Diesel

$$v = \frac{Q}{S} = \frac{0.0172[m^3/s]}{\pi \left(\frac{0.0254[m]}{2} \right)^2} = 33.94[m/s] \quad (1)$$

$$Re = \frac{vQ}{\nu} = \frac{33.94[m/s]0.0254[m]}{6.10^{-4}[m^2/s]} = 1436.79 \leq 3000 \quad (2)$$

Con lo que se comprueba que el flujo de Gasolina de Diesel es **Laminar**

2) *Identificación de Variables que intervienen en el modelamiento:* Las variables que intervienen son (ver Fig. 5):

- Resistencia (R), Variación de la diferencia de nivel necesaria para producir un cambio en el caudal
- Capacitancia del Tanque (C), Variación en la cantidad de líquido acumulado, necesario para producir una variación unitaria en el potencial
- Caudal o Gasto estacionario (Q)
- Mínima desviación en el caudal de entrada con respecto al valor respectivo en estado estacionario (q_i)
- Mínima desviación en el caudal de salida con respecto al valor respectivo en estado estacionario (q_o)
- Nivel de carga estacionario (\bar{H})
- Pequeña desviación del nivel respecto a su valor estacionario (h)

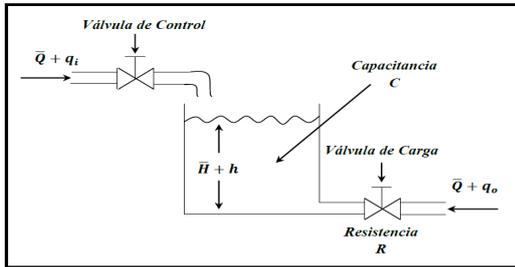


Fig. 5. Modelamiento de tanques - flujo laminar

$$Cdh = (q_i - q_o)dt \quad (3)$$

La *Resistencia al Flujo* se define como una relación entre Caudal y Altura

$$q_o = \frac{h}{R} \quad (4)$$

Reemplazando la Ecuación 4 en la Ecuación 3 y asignando un valor constante a R se obtiene:

$$RC \frac{dh}{dt} + h = Rq_i \quad (5)$$

Aplicando la Transformada de Laplace a la Ecuación 5:

$$\frac{H(s)}{Q(s)} = \frac{R}{RCs + 1} \quad (6)$$

Para determinar el valor de **R - Resistencia**, se realizaron pruebas experimentales con el fin de tener la Curva de Nivel

(Fig. 6) en Función del Gasto, pues la pendiente de dicha curva representa a ese valor.

$$R = \frac{h}{q} = \frac{2\bar{H}}{\bar{Q}} = P \quad (7)$$

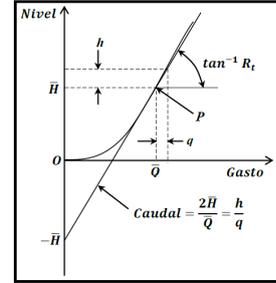


Fig. 6. Curva de nivel en función del gasto

El diagrama de bloques en Lazo Abierto del Sistema de Almacenamiento de Tanques consta de tres partes (Fig. 7):

- Bloque B - Relación entre Voltaje Recibido y Caudal generado por la Bomba Eléctrica de cada Tanque
- Bloque S - Ganancia del Sensor DR-7100
- Función de Transferencia del Tanque

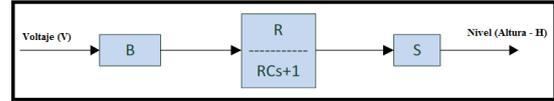


Fig. 7. Diagrama de bloques - lazo abierto

3) *Determinación de la Constante R para los Tanques de Almacenamiento:* Para cada tanque se registraron datos de llenado y vaciado de hidrocarburo con el fin de generar la curva y obtener la Tangente en el punto de operación de la Bomba.

Para el caso del Tanque Diario T-1202 se realizaron Fig. 8 y Fig. 9

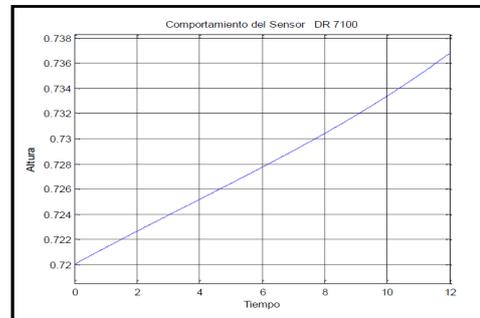


Fig. 8. Comportamiento radar DR 7100 - T-1202

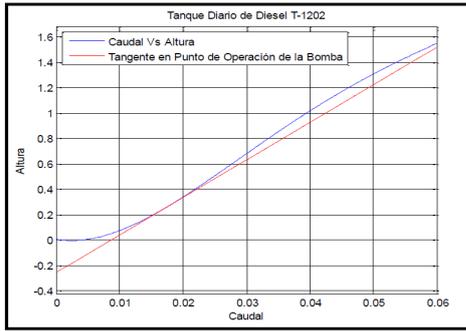


Fig. 9. Curva de nivel en función del gasto - T-1202

De la misma manera, se realizaron las curvas características de cada Tanque del Sistema de Almacenamiento de Hidrocarburos

4) *Determinación de la FT en Lazo Abierto de Los Tanques de Almacenamiento de Hidrocarburos:* Una vez obtenido los valores necesarios para reemplazar en la Fórmula General del Modelamiento de Tanques (Ecuación 6), se utilizó el Software MatLab y SimuLink para simular el comportamiento de las Plantas en Lazo Abierto (Fig. 10).

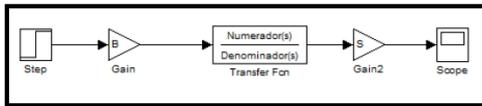


Fig. 10. Simulación Planta Lazo Abierto-SimuLink

Los resultados son los siguientes:

Tanque T-1201 - Almacenamiento de Diesel
Función de Transferencia en Lazo Abierto T-1201:

$$FT T - 1201 = \frac{0.0010815}{9025 * s + 1} \quad (8)$$

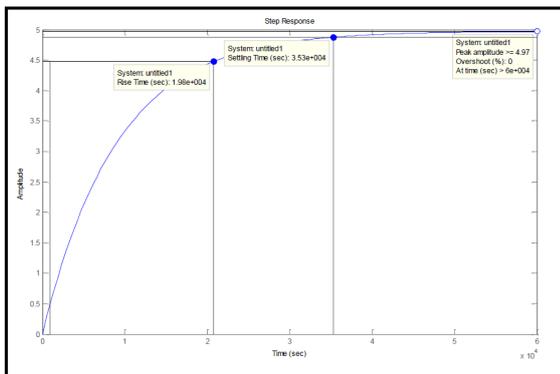


Fig. 11. Respuesta al escalón unitario tanque T-1201

Tanque T-1202 - Diario de Diesel

Función de Transferencia en Lazo Abierto T-1202:

$$FT T - 1202 = \frac{0.002459}{913.8 * s + 1} \quad (9)$$

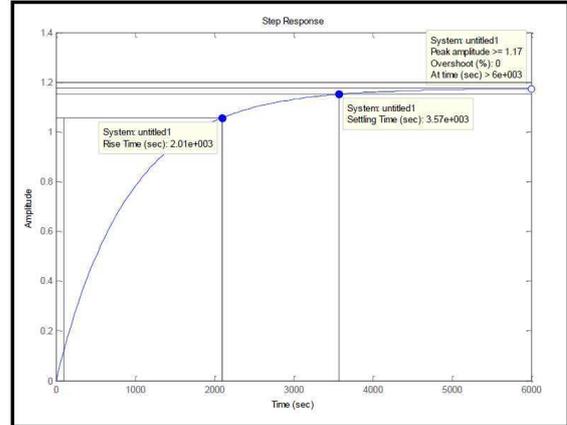


Fig. 12. Respuesta al escalón unitario tanque T-1202

Los demás tanques presentan una respuesta similar, cambiando únicamente tiempos de establecimiento, tiempos de subida y Valor final.

Las Funciones de transferencia de los tanques restantes son las siguientes:

Tanque T-1204 - Alivio Gasolina Sumidero
Función de Transferencia en Lazo Abierto T-1204:

$$FT T - 1204 = \frac{1.29416}{1.328 * 10^4 * s + 1} \quad (10)$$

Tanque T-1205 - GLP - Bullet
Función de Transferencia en Lazo Abierto T-1205:

$$FT T - 1205 = \frac{6.272 * 10^{-5}}{2866 * s + 1} \quad (11)$$

Tanque T-1221 - Alivio Gasolina Base
Función de Transferencia en Lazo Abierto T-1221:

$$FT T - 1221 = \frac{0.004350}{551.8 * s + 1} \quad (12)$$

III. FASE DE IMPLEMENTACIÓN

Una vez culminada la Fase de Investigación y Desarrollo, en base a los planos diseñados, se implementó el proyecto, en dos etapas:

- 1) Instalación
- 2) Puesta en Marcha

A. Instalación

La Instalación consiste en ubicar todo lo necesario tanto en *Software* como en *Hardware* para llevar a cabo el Proyecto. Entre los puntos más importantes se encuentran (Fig. 13):

- Canalización Eléctrica mediante Tubos Conduit
- Conexión de la Pasarela Prolinx HART-Analog y definición de Canales HART
- Energización de los Radares DR7100
- Configuraciones de Radares, Pasarela y PLC
- Diseño HMI según normas ergonómicas Internacionales

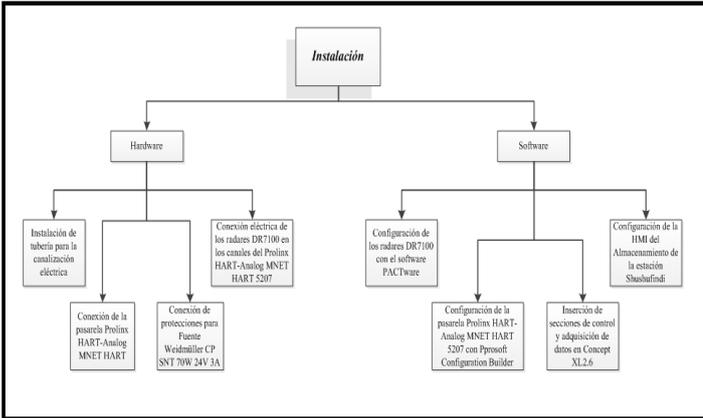


Fig. 13. Mapa conceptual - Instalación

B. Puesta en Marcha

Una vez realizada la Lógica de Control, HMI, programas de enlace de protocolos de redes Industriales (HART-Modbus/TCP), programación de Radares DR 7100 e instalación de equipos siguiendo normas establecidas a nivel internacional como a nivel de EP PETROECUADOR, se realizó la puesta en marcha, para lo cual se cargaron dichos programas en sus respectivos dispositivos.

El siguiente ciclo de proceso (Fig. 14), indica la puesta en marcha del sistema con sus respectivas etapas:

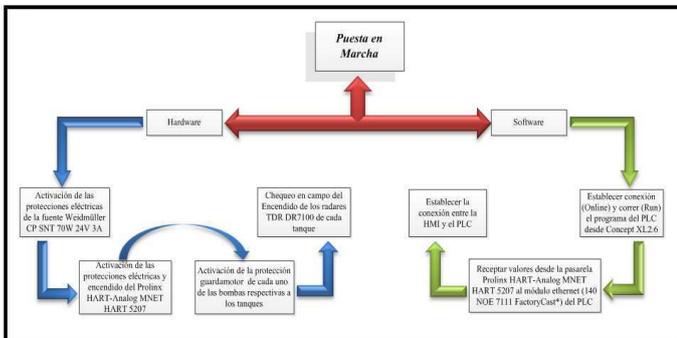


Fig. 14. Ciclo de puesta en marcha del sistema

La HMI diseñada para cumplir con las exigencias de EP Petroecuador bajo normas ergonómicas Internacionales (Güta Gedis) se presenta a continuación en la Fig. 22:



Fig. 15. Pantalla principal HMI

Cuenta con las siguientes pantallas (Fig. 23):

- Control de Acceso (Mantenimiento Eléctrico u Operador)
- Pantalla Principal
- Pantalla Sistema de Almacenamiento de Hidrocarburos (Visualización del estado de la Planta, junto con accesos interactivos mediante esquemas 3D)
- Pantalla de Esquema de Red y Mapa Jerárquico de Distribución de Pantallas (Visualización Interactiva)
- Pantalla de Detalle de Alarmas
- Pantalla de Históricos
- Pantalla de Ayuda

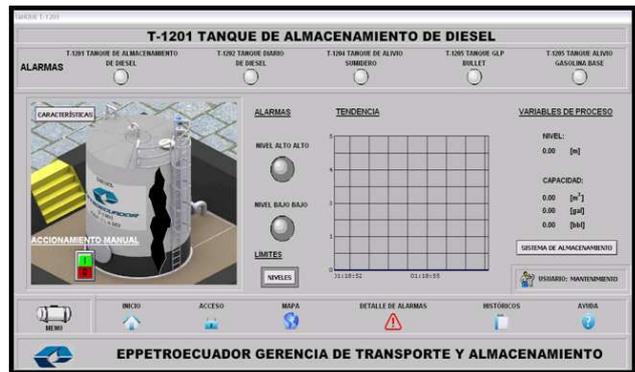


Fig. 16. Pantalla tanque T-1201

Además, en cada una de las pantallas HMI se encuentran las siguientes Barras:

- Barra de Navegación, la cual permite un acceso directo a las pantallas
- Barra de Alarmas Generales, las cuales se activan en caso de existir un estado anómalo en cualquiera de los Tanques

1) **Pruebas:** Con el objetivo de verificar conexiones de cable, tendido defectuoso y demás problemas físicos que pudieron darse luego de la ubicación de tubería, equipos y radares, se revisó de manera cuidadosa voltajes, continuidad y protecciones. Además se realizó la prueba final con el Módulo de Prueba en la Estación Shushufindi, dando resultados exitosos. El mapa conceptual que se muestra a continuación (Fig. 17) indica la manera en que se realizaron las pruebas físicas y lógicas del Sistema

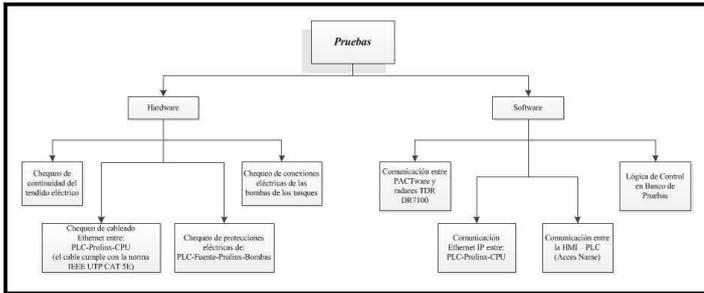


Fig. 17. Pruebas

IV. FASE DE DESARROLLO A FUTURO

Con el fin de generar un Control totalmente Automático, se planteó la idea de diseñar un **Sistema de Control PID de Nivel en los Tanques de Hidrocarburos de la Estación Shushufindi**.

El control automático se basa netamente en la Retroalimentación de la entrada con respecto a la salida con el objeto primordial de generar una acción de control para obtener una respuesta deseada. Actualmente existen novedosas técnicas de **Control Moderno** como Algoritmos Genéticos, Control Difuso (Fuzzy) o Redes Neuronales, pero el **Control PID** en los últimos quince años ocupa el 85 % de los bucles de control a nivel industrial, dentro de los cuales alrededor de un 70% pertenece a un PID clásico - Control PI y un 15% con variaciones en que se juntan técnicas de Control Adaptativo y Control Inteligente.

A. Diseño Matemático de un Controlador PID para Tanque Diario T-1202

Para el diseño del controlador se optó por usar un PID en paralelo con el fin de tener independencia en las acciones de control y que cada una de ellas aporte para obtener una respuesta deseada.

Ya determinado el tipo de controlador que se va a diseñar, es necesario el ajuste de los parámetros mediante *técnicas de sintonía* con el fin de que la respuesta del sistema en lazo cerrado se mantenga bajo criterios de diseño pre-establecidos. Las técnicas empíricas en base a Modelos de ajuste de parámetros están especialmente orientados al mundo industrial, donde existen grandes dificultades para obtener una descripción analítica de los procesos.

Para la sintonización se usaron dos métodos en Lazo Abierto:

- Método de Curva de Reacción Ziegler–Nichols
- Método de Curva de Reacción Cohen–Coon

1) **Método de Curva de Reacción Ziegler–Nichols:** La planta (Tanque Diario T-1202, Bomba y Radar) puede ser descrita satisfactoriamente mediante el siguiente modelo:

$$\frac{H(s)}{V(s)} = \frac{(R * B * S)e^{-LS}}{RCs + 1} = \frac{Ke^{-LS}}{Ts + 1} \quad (13)$$

Donde:

- R es la constante que representa la Válvula de Carga del Fluido
- C es la capacitancia del Tanque
- B es la constante que representa el comportamiento de la bomba
- S es la constante que representa el comportamiento del sensor
- L es el tiempo de Retardo o tiempo muerto (Para estudio L es 150 segundos)

Reemplazando dichos valores en la ecuación 13 con los obtenidos en el *Modelamiento del Tanque en Lazo Abierto*, se obtiene la siguiente respuesta, mostrada en la Fig. 18:

$$\frac{H(s)}{V(s)} = \frac{0.002459}{913.8s + 1} \quad (14)$$

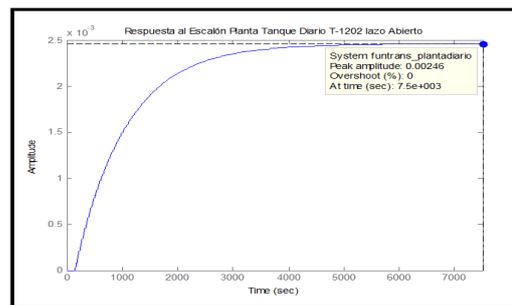


Fig. 18. Respuesta al Escalón Tanque Diario T-1202 Lazo Abierto

En base a la **Curva de Ziegler-Nichols** y la forma de la Función de Transferencia, se obtienen los siguientes Valores:

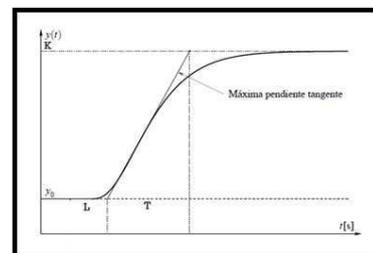


Fig. 19. Curva de Ziegler-Nichols

- K = Valor Final = 0.002459
- L = Tiempo de Retardo = 150

- T = Cte. de Tiempo = 913.8

Los parámetros del Controlador PID-Paralelo propuestos por Ziegles-Nichols se observan a continuación (Tabla 2):

TABLA 2
PARÁMETROS DE SINTONIZACIÓN Z-N

	K_p	T_r	T_d
P	$\frac{\gamma_0}{K_0 \tau_0}$		
PI	$\frac{0.9\gamma_0}{K_0 \tau_0}$	$3\tau_0$	
PID	$\frac{1.2\gamma_0}{K_0 \tau_0}$	$2\tau_0$	$0.5\tau_0$

Por lo que los parámetros sintonizados por Z-N para el controlador PID-Paralelo son:

TABLA 3
PARÁMETROS SINTONIZADOS POR Z-N

	K_p	T_i	T_d
PID	2972.9158	300	75

El Controlador PID paralelo posee la siguiente Forma

$$ContPID = K_p * \left(1 + \frac{1}{T_i * s} + T_d * s \right) \quad (15)$$

Reemplazando los parámetros calculados:

$$ContPID = \frac{222907.5s^2 + 2972.91s + 9.09}{s} \quad (16)$$

Donde la Ecuación 16 representa el **Controlador PID Z-N para Tanque Diario T-1202**

2) Método de Curva de Reacción Cohen-Coon:

Este método de sintonización es similar al de Ziegler-Nichols, la diferencia radica en la Tabla para obtener los parámetros (Tabla 2 y Tabla 4).

TABLA 4
SINTONIZACIÓN COHEN-COON

	K_p	T_r	T_d
P	$\frac{\gamma_0}{K_0 \tau_0} \left(1 + \frac{\tau_0}{3\gamma_0} \right)$		
PI	$\frac{\gamma_0}{K_0 \tau_0} \left(0.9 + \frac{\tau_0}{12\gamma_0} \right)$	$\frac{\tau_0 (30\gamma_0 + 3\tau_0)}{9\gamma_0 + 20\tau_0}$	
PID	$\frac{\gamma_0}{K_0 \tau_0} \left(\frac{4}{3} + \frac{\tau_0}{4\gamma_0} \right)$	$\frac{\tau_0 (32\gamma_0 + 6\tau_0)}{13\gamma_0 + 8\tau_0}$	$\frac{4\tau_0 \gamma_0}{11\gamma_0 + 2\tau_0}$

Cohen y Coon desarrollaron una modificación de la tabla de sintonización de Ziegler y Nichols pues determinaron que la Curva de Reacción Z-N es muy sensible a variaciones de T/L. Cohen y Coon resolvieron este problema de sensibilidad logrando una respuesta más homogénea

Los parámetros sintonizados por C-C para el controlador PID-Paralelo son:

TABLA 5
PARÁMETROS SINTONIZADOS POR C-C

	K_p	T_i	T_d
PID	3404.8	345.6764	52.9647

Reemplazando los parámetros obtenidos en la Ecuación 15:

$$ContPID = \frac{180335.895s^2 + 3404.8s + 9.85}{s} \quad (17)$$

Donde la Ecuación 17 representa el **Controlador PID C-C para Tanque Diario T-1202**

B. Simulaciones

Para comprobar el desempeño de los PID diseñados tanto por el método de sintonización de Ziegler-Nichols y Cohen-Coon se generó un programa en Matlab y Simulink los cuales simulan el Lazo de Control PID-Paralelo (Ver Fig. 20)

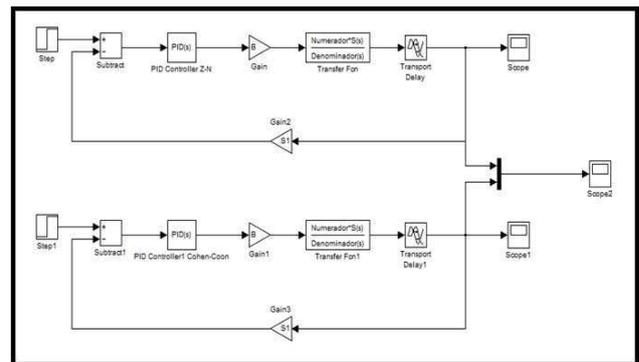


Fig. 20. Programa Simulink lazo de control PID Z-N y C-C

Al analizar el programa en Simulink, se puede ver claramente el Bucle de Control (Realimentado con la señal generada por el Radar DR 7100).

Al igual que en el caso del controlador PID sintonizado mediante el método descrito por Ziegler y Nichols, el controlador C-C (Cohen-Coon) mejora el desempeño general del sistema, disminuyendo el error en estado estacionario y el Tiempo de establecimiento, sin embargo, un mejor control, más estable y menos lento lo realiza el Controlador C-C (ver Fig. 21):

- Tiempo de Establecimiento:
Ts-PIDZN: 1220 seg
Ts-PIDCC: 1190 seg
% de MejoraCC: 2.46% mejor PID-CC frente a PID Z-N
- Tiempo de Subida:
Tr-PIDZN: 264 seg
Tr-PIDCC: 239 seg
%MejoraCC: 9.47% mejor PID-CC frente a PID Z-N

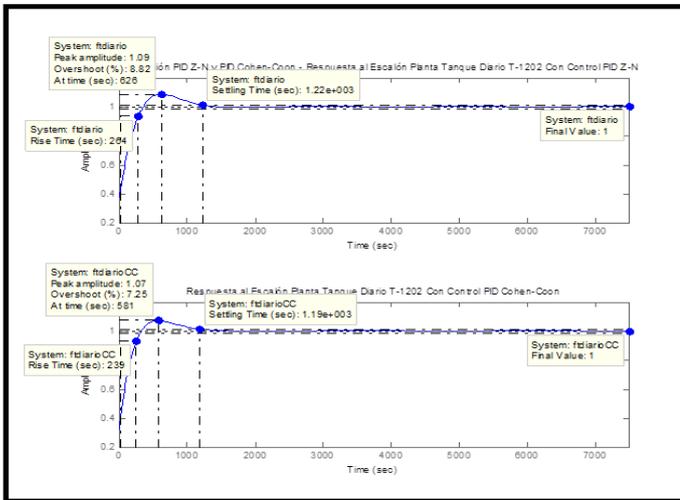


Fig. 21. Respuesta al escalón-Tanque T-1202 PID Z-N y C-C

Por lo visto en los resultados generados, un control PID sintonizado por el método Cohen-Coon genera un 4.5% de mejora en cuanto al desempeño general frente a un PID sintonizado por el método Ziegler-Nichols.

Cabe indicar, que estas sintonizaciones requieren de una Sintonización Fina para obtener un resultado satisfactorio.

V. DISEÑO ESTRUCTURAL Y RECORRIDO 3D

Con el objetivo de generar una Interface Humano Máquina (HMI) que se capaz de representar todo evento que pueda ocurrir en el proceso de Almacenamiento de Hidrocarburos en los tanques designados, se realizaron planos en tres dimensiones en SolidWorks(3D CAD Design Software) no sólo del Sistema, sino de la estación en su totalidad. Este diseño se puede apreciar en la Fig. 22

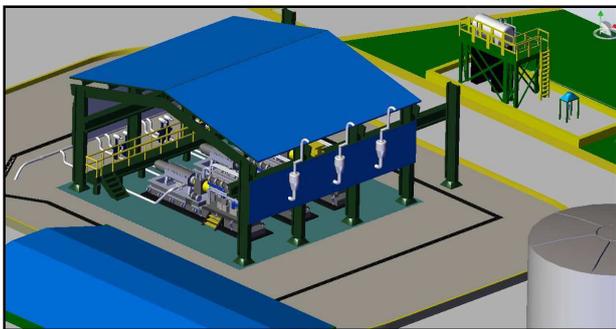


Fig. 22. Plano 3D de la Estación Shushufindi

<http://www.solidworks.com/>

De esta manera, los operadores podrán tomar mejores decisiones en el proceso ante algún imprevisto debido a que contarán con la mayor cantidad de información posible, tanto visual, como numérica.

Una vez terminados los planos 3D, se diseñó también un *Recorrido Virtual 3D* (ver Fig. 23 y Fig. 24) tomando como base dichos planos. El recorrido fue realizado en 3DVIA Composer, cuyo principal propósito es ilustrar al personal de la Estación mediante *Animaciones Virtuales* cualquier eventualidad en el Sistema de Almacenamiento, logrando recrear posibles fallos en ciertas circunstancias extremas (como desbordamientos, falsas alarmas, etc.) y evitar que ocurran en la realidad.



Fig. 23. Recorrido virtual 3D - Estación Shushufindi



Fig. 24. Recorrido virtual 3D - Estación Shushufindi

<http://www.3dvia.com/>

VI. CONCLUSIONES

- Al finalizar el proyecto, se pudo concluir que todo sistema que requiera una mejora en la calidad de procesamiento, reducción de gastos por reparaciones y mayor productividad necesita de una reingeniería, en el caso del Sistema de Control de Nivel era imprescindible una modernización y reestructuración de los dispositivos de campo que medían la variable de proceso.
- Con la finalidad de conseguir que la reingeniería del Sistema cumpla con los requerimientos de desempeño, se determinó que deben seguir una metodología sistemática que permita regular el proceso de cambio, para este caso, el método utilizado fue el Ciclo de Deming
- Luego de un estudio de las características físicas del entorno, se llegó a la conclusión que el protocolo HART, al utilizar Modulación por desplazamiento de Frecuencia (FSK), reduce el cableado excesivo, genera menos pérdidas de información a largas distancias además de acoplarse eficientemente a un entorno de Red TCP/IP, es el protocolo de comunicación industrial más adecuado para la implementación del Sistema.
- Los Radares DR 7100 fueron los elegidos para ser los dispositivos de campo al ser muy precisos (± 3 [mm] para distancias menores de 10 [m]) y tener una resolución de 1 [mm] necesario para tomar datos por fiscalizadores de los Tanques, además de presentar protecciones IP66/67, ser equipo aprueba de explosiones ideal para ambientes con hidrocarburos y principalmente debido a que se comunican al Centro de Control mediante protocolo HART.
- Establecer un control ON - OFF con histéresis para el Sistema de Tanques de Almacenamiento de hidrocarburos genera un mejor uso de los actuadores, ya que al tener un llenado o vaciado paulatino de los tanques, las bombas descansan en periodos de tiempo pre-determinados, alargando su vida útil de operación.
- La ubicación de niveles adicionales de seguridad en la Lógica de Control ON-OFF, generando Bandas de Histéresis secundarias disminuyen la probabilidad a cero de derrame de hidrocarburos.
- Se determinó que al usar un Variador de Velocidad (Driver) es posible tener un sistema totalmente automatizado, liberando al operador de estar siempre activo en la toma de decisiones en el Sistema, evitando de esa manera cualquier posibilidad de derrame al mantener estable el nivel del fluido, lo que conlleva a un costo económico mayor, pero se ve equilibrado por tener siempre la certeza de que dicho fluido se encontrará en el nivel requerido.
- Una HMI correctamente diseñada permite disminuir la presencia de los dos factores más peligrosos para un operador al mando de un sistema: el aburrimiento y la fatiga. Estos dos factores son devastadores, pues ocasionan errores por mal accionamiento de un actuador. Con el objeto de minimizar el efecto nocivo de estos factores siempre presentes, se optó por tener una HMI interactiva con imágenes 3D del proceso, captando de mejor manera la atención de quien opere la HMI.
- Tener restricciones dependiendo el tipo de usuario en la Interfaz Humano Mquina garantiza que no existan cambios inesperados tanto en programación como en Diseño, manteniendo la fidelidad del sistema intacto, permitiendo que sólo personal autorizado y en momentos determinados puedan acceder a la configuración tanto de la HMI como del Control en sí.

REFERENCIAS

- [1] Trans-Jour.doc, formato de publicación IEEE Transactions, disponible en: <http://www.ieee.org/organizations/pubs/transactions/stylesheets.htm>
- [2] AMETEK, DREXELBROOK, DR7100 Handbook Guided Radar (TDR) Level Meter for 2-wire Control Systems
- [3] OGATA, Katsuhiko, Ingeniería de Control Moderna, 4ta Ed, Prentice Hall, Madrid-España, 2003, ISBN 10: 84-205-3678-4, Págs 135, 137.
- [4] RODRÍGUEZ, Aquilino, Sistemas SCADA, 2da Ed., Alfaomega, México D.F.-México, 2006 ISBN: 978-970-15-1305-
- [5] BACA, Raúl, Pasado y Futuro del Petróleo en el Ecuador 25 años de exportación del crudo oriente, publicado en 1997 por Unidad de Relaciones Institucionales de Petroecuador.
- [6] GÓMEZ GARAY, Vicente, Acciones Básicas de Control, Escuela Superior de Ingenieros de Bilbao, Departamento de Ingeniería de Sistemas y Automática
- [7] <http://www.inglesa.com.mx/books/DYCTA.pdf>, Diseño y Cálculo de Tanques de Almacenamiento

Diseño e Implementación de un Sistema Automatizado para Control Remoto de Iluminación en Conformidad de la Tecnología INSTEON y Optimización del Sistema de Seguridad CCTV en el Edificio GIMPROMED

Ronald M. Moreno T.

Abstract—El presente documento describe la implementación de un sistema automatizado y la optimización del sistema de seguridad CCTV (circuito cerrado de televisión) para el edificio GIMPROMED. El sistema estará basado en la tecnología INSTEON y se orientará principalmente al control remoto de iluminación, y del equipo de climatización (aire acondicionado). La monitorización, supervisión y control del sistema se realizará a través de un software propietario desarrollado en lenguaje de programación de alto nivel JAVA, con un diseño personalizado y en base a los requerimientos del usuario. Los dispositivos del sistema automatizado serán seleccionados tomando en cuenta los tipos de cargas a controlar, el espacio físico disponible y la distribución de circuitos eléctricos. La optimización del circuito cerrado de televisión traerá consigo la implementación de un sistema flexible que permite integrar los dispositivos analógicos con las nuevas tecnologías existentes a fin de ofrecer una solución eficiente, robusta y flexible. En suma, este sistema, coadyuvará al desarrollo integral de la empresa, y proporcionará un ambiente productivo y eficiente a través de la automatización con el fin de brindar seguridad y respaldo a las personas que trabajan en ella.

Index Terms—Insteon, Sistema Domótico, Automatización, Sistema CCTV, Java.

I. INTRODUCCIÓN

Los sistemas automatizados se definen como la integración de dispositivos o subsistemas que pueden interactuar entre sí o independientemente, para crear aplicaciones que brinden confort, seguridad, ahorro energético y aumenten la productividad. Actualmente la oferta de sistemas domóticos en el mercado ecuatoriano es reducida, pero se encuentra en un crecimiento gradual ya que las condiciones de mercado en el sector inmobiliario denotan un futuro promisorio, además esta industria ofrece un valor agregado en las nuevas construcciones [1].

INSTEON, es nueva tecnología diseñada para la automatización de inmuebles que combina una serie de ventajas y contrarresta las limitaciones presentes en otros protocolos, haciendo de ella una solución ideal para edificaciones que ya encuentran operativas y buscan una tecnología flexible, confiable y con costos asequibles. Dentro de esta red se manejan una amplia gama de dispositivos orientados a controlar y



Figura 1. Aplicaciones Tecnología INSTEON

monitorear varios eventos y aplicaciones con el fin de brindar confort, seguridad y ahorro energético al usuario o empresa. En la Figura 1 se detallan las aplicaciones que se pueden implementar con la tecnología INSTEON.

A. Especificaciones y Funcionamiento Red INSTEON

Esta tecnología se basa en una infraestructura de red de banda dual y red peer to peer, la misma que utiliza la línea eléctrica o radiofrecuencia RF para la transmisión de señales.

En esta red de tecnología INSTEON todos los dispositivos son peers; es decir, desempeñan tres acciones principales: envío (controlador), recepción (receptor) y repetición (repetidor) de mensajes con el fin de optimizar la comunicación y no permitir que la señal pierda fuerza. Por esta razón, el incrementar dispositivos en la red INSTEON, robustece e incrementa la fiabilidad de la red. Los mensajes pueden ser retransmitidos máximo tres veces con el fin de evitar tormentas de datos y provocar colisiones en la comunicación.

En las ilustraciones Figura 2 y Figura 3, se muestra como se propagan las señales en la red. Cada círculo simboliza

un producto compatible con INSTEON, “T” corresponde al dispositivo que transmitirá un mensaje y “R” el equipo que recibirá el mismo [2].

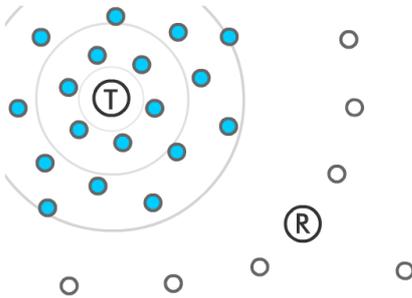


Figura 2. Propagación Señales INSTEON

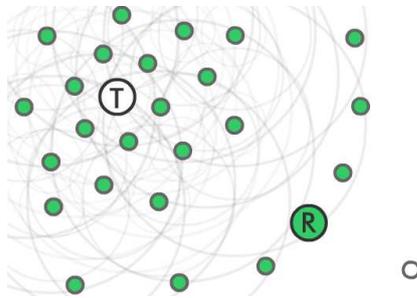


Figura 3. Propagación Señales INSTEON

Existen diferentes dispositivos INSTEON tipo puente que permiten el enlace a redes que trabajan bajo estándares diferentes tales como: Ethernet (IEEE 802.3), WiFi (IEEE 802.11) entre otras tecnologías. Es así que una red de dispositivos INSTEON con al menos un equipo con conectividad a USB, RS232 o Ethernet, permitirá el control y monitorización del sistema a través de un computador o desde el Internet, utilizando aplicaciones que ofrecen mayor interactividad y herramientas al usuario. En la Figura 4 se ilustra un sistema básico INSTEON con conectividad a la red LAN.

II. RED INSTEON - GIMPROMED

La red INSTEON del Edificio GIMRRMED constará de interruptores de pared y de línea, botoneras, transmisores IR, controladores centrales y de otros componentes eléctricos necesarios para implementar un sistema integrado que permita el control y monitorización de las luminarias instaladas en los pisos P2, P3, P4 y del equipo de aire acondicionado.

A. Selección y Distribución de Módulos INSTEON

Una vez analizado el sistema eléctrico y de alumbrado del edificio se ha seleccionado los dispositivos INSTEON más idóneos para la implementación del sistema automatizado. A continuación se detallan las características y especificaciones técnicas más relevantes de cada equipo, así como el uso de cada uno de ellos dentro del sistema propuesto.

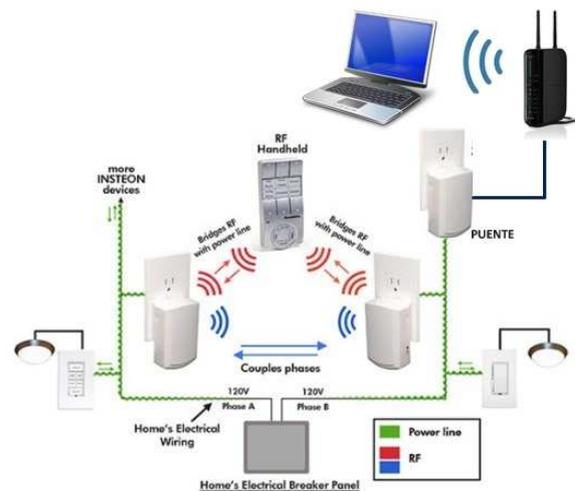


Figura 4. Enlace Red INSTEON con Red WiFi

1) *SwitchLinc 2476S*: SwitchLinc (ver Figura 5) es un interruptor on/off, que controla una gran variedad de cargas desde: luminarias incandescentes, fluorescentes, ventiladores, hasta motores. Este modelo de interruptor no tiene características de dimerización, solo permite el control entre dos estados: encendido y apagado. En la parte lateral frontal, cuenta con LEDS que muestran el estado del equipo controlado.



Figura 5. SwitchLinc 2476S

Este dispositivo será utilizado en las áreas de oficina y bodegas, puesto que en estos ambientes la mayor parte de luminarias instaladas son fluorescentes y no es posible realizar el control de intensidad. En cuanto al control de las luminarias incandescentes, se utilizará el mismo equipo INSTEON ya que estas luminarias actúan como luces indirectas y el uso de un dispositivo con características de dimmer no sería aprovechado.

2) *KeypadLinc 2486SWH6*: KeypadLinc (ver Figura 6) actúa tanto como un interruptor on/off y un controlador automático de pared. Puede controlar hasta cinco escenas o dispositivos diferentes. En cada botón tiene integrado luces

LED que permiten visualizar el status de cualquier dispositivo enlazado.



Figura 6. KeypadLinc 2486SWH6

Tomando en consideración que las oficinas principales del edificio cuentan con un gran número de luminarias y que cada circuito de iluminación es controlado por interruptores individuales, es necesario utilizar el dispositivo KeypadLinc. Cabe mencionar que este dispositivo se conecta directamente con un solo circuito y con los cuatro restantes se realizará un enlace virtual.

3) *In-LineLinc 2475S2*: Este módulo INSTEON (ver Figura 7) actúa como un interruptor on/off con sensor de voltaje incluido. Generalmente es utilizado para el control de circuitos de luminarias donde no se requiera un interruptor de pared. Las señales de encendido o apagado son determinadas por el sensor o por las órdenes enviadas desde un controlador que se encuentra en la misma red INSTEON.



Figura 7. In-LineLinc 2475S2

Los módulos In-LineLinc se instalarán en las oficinas principales del edificio para el control de iluminación, tomando en cuenta, que este piso dispone de un gran número de lámparas y por estética no es posible utilizar un interruptor simple para el control de cada circuito existente. Cabe recalcar que el dispositivo no dispone de un interruptor de pared, por esta razón, funcionará conjuntamente con el controlador KeypadLinc, enlazándose a través de la red INSTEON.

4) *Transmisor IRLinc 2411T*: El módulo IRLinc es un dispositivo que puede convertir señales INSTEON a comandos IR y de esta manera controlar una variedad de equipos electrónicos. IRLinc capta las señales de cualquier control remoto, las almacena en su memoria y se enlaza a un controlador de la red INSTEON desde el cual se puede activar los comandos aprendidos. En la Figura 8 se muestra el dispositivo IRLinc, el mismo que dispone de dos emisores y un receptor IR. Este equipo se conecta directamente a un toma corriente de tres terminales.



Figura 8. IRLinc 2411T

El módulo IRLinc 2411T de la tecnología INSTEON es el dispositivo adecuado para controlar el encendido y apagado del aire acondicionado dado que el equipo de aire acondicionado, dispone de opciones para control remoto a través de señales IR. Este módulo no dispone de un controlador incorporado que permita manejar los comandos IR de forma directa; por esta razón, es necesario enlazarlo a través de la red INSTEON al controlador central de la red para configurar los temporizadores de acuerdo a los requerimientos del usuario.

5) *SmartLinc 2412N*: SmartLinc es un dispositivo tipo puente que actúa como un controlador central, permitiendo el enlace de la red INSTEON a una red LAN tradicional, con el fin de monitorear y controlar el estado de los equipos o aplicaciones remotamente ya sea desde un computador local, un teléfono inteligente, o cualquier equipo con acceso a la Internet. Tiene incorporado un sistema de reloj que permite configurar eventos temporizados y así crear un sistema automatizado más completo. En la Figura 9 se muestra el dispositivo SmartLinc 2412N, el mismo que se conectará a la misma fase eléctrica donde como cualquier equipo eléctrico a un toma corriente.

El control de iluminación de las áreas seleccionadas del edificio y del equipo de aire acondicionado debe estar centralizado con el fin de tener acceso desde cualquier lugar remoto y poder configurar las acciones requeridas. El módulo SmartLinc 2412N, permitirá controlar todos los dispositivos instalados en la red INSTEON y enlazarse a la red central del edificio. De esta manera, se tendrá acceso a todas las opciones del sistema automatizado a través de cualquier equipo autorizado, con capacidad de acceso Web.

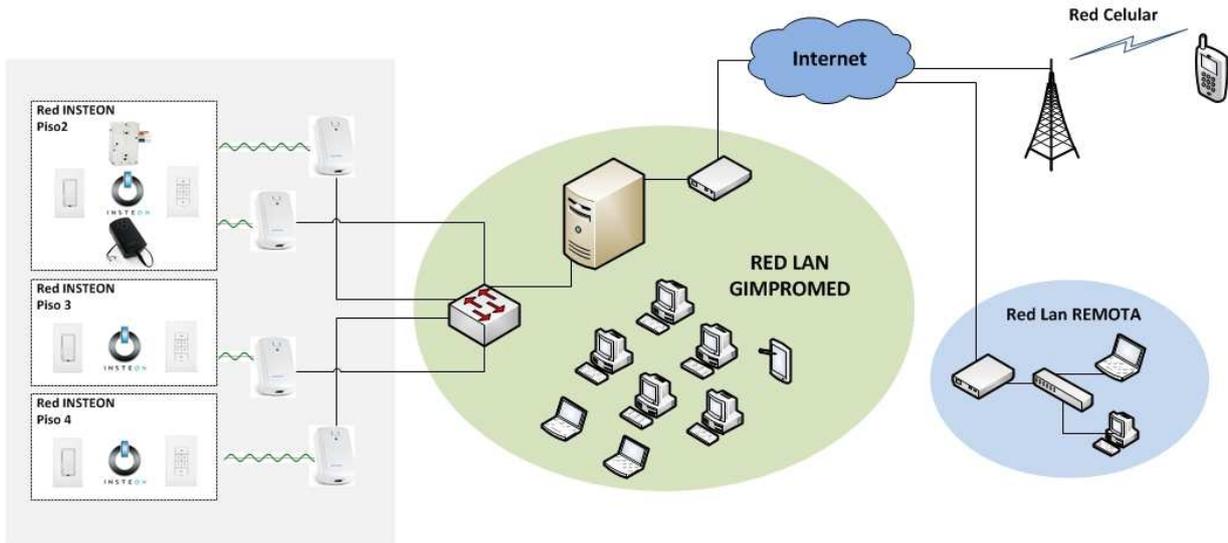


Figura 10. Diagrama Lógico Red INSTEON-LAN GIMPROMED



Figura 9. Controlador Central SmartLinc 2412N

B. Enlace Red INSTEON Red LAN GIMPROMED

Dado que la edificación utiliza tres sistemas eléctricos independientes, es necesario instalar un controlador central SmartLinc por cada piso ya que las señales que se transmiten a través de la línea eléctrica no pueden enlazarse de un sistema eléctrico a otro. En el piso P2, donde existe un sistema eléctrico trifásico de 4 hilos, se instalarán dos controladores centrales SmartLinc; esto es debido a la gran cantidad de luminarias y carga instalada.

Si bien es cierto, esta tecnología dispone de equipos que permiten acoplar dos fases en un mismo sistema eléctrico a través de señales de radio, pero está característica solo se aplica para sistemas de dos fases, donde existe un desfase de 90° entre una línea de corriente y otra. Para sistemas trifásicos, las fases se encuentran desfasadas en 120° por lo que en este tipo de sistemas el correcto funcionamiento de los dispositivos acopladores INSTEON no es garantizado. Para habilitar el acceso al sistema INSTEON desde una red remota, se requiere configurar adecuadamente los parámetros de autenticación y reenvío de puerto en el

Servidor que controla el tráfico desde y hacia redes que se encuentran fuera del dominio local.

En la Figura 10 , se muestra la distribución de los módulos y controladores SmartLinc de todo el Sistema INSTEON, así como el enlace a la red LAN de GIMPROMED y a una red externa remota o celular.

III. OPTIMIZACIÓN DEL SISTEMA CCTV

En base al análisis realizado del sistema CCTV actual y a los requerimientos del usuario, se ha optado por una solución que optimice la mayor parte de recursos disponibles (cámaras, cableado, monitor, etc) siempre y cuando se encuentren en buen estado y permitan la integración de nuevos equipos para así crear un sistema eficiente y flexible que contrarreste los problemas actuales.



Figura 11. Diagrama de Red Sistema CCTV

El diagrama de red que se ilustra en la Figura 11, muestra los dispositivos y conexiones del nuevo sistema CCTV. Cabe mencionar que se utilizarán algunos recursos del antiguo

sistema como son: cámaras analógicas, transceptores, cableado (UTP Cat 5e), monitor VGA entre otros materiales y equipos.

Las cámaras analógicas que se encuentren en buen estado no sufrirán modificación alguna; utilizarán el mismo medio de transmisión.

A. Componentes Sistema CCTV

1) *Tarjeta Capturadora de Video Híbrida NV-5000*: El nuevo sistema CCTV incluirá una tarjeta de video híbrida NV-5000 de marca Avermedia (ver Figura 12) que permite integrar tanto cámaras analógicas como IP. Es importante recalcar, que la mayor parte de cámaras de seguridad instaladas formarán parte de este sistema, dado que se encuentran en buen estado y el adquirir nuevos dispositivos solo representaría un gasto innecesario. Esta tarjeta por si sola admite un máximo de 4 cámaras, por lo que es necesario adicionar 3 tarjetas que expanden la capacidad del sistema a 16 cámaras [7].



Figura 12. Tarjeta Capturadora de Video Híbrida NV-5000

El software de esta plataforma está basada en el sistema operativo Windows cuya interfaz permite la visualización de imágenes, grabación de video, gestión remota del sistema y demás funciones. Todas estas características ofrecen una solución confiable y robusta para satisfacer las necesidades y exigencias del usuario.

2) *Cámaras de Seguridad*: El nuevo sistema CCTV incluirá las 11 cámaras analógicas del sistema actual que se encuentran en buen estado, y 2 nuevas cámaras IP (ver Tabla 1). Una reemplazará a un dispositivo averiado en los exteriores del edificio y otra se ubicará en un punto estratégico que requiere vigilancia. Todas las cámaras se integrarán en mismo sistema, sin diferenciar el tipo o modelo de la cámara.

Cámara	Tipo	Ubicación
Vivotek IP8332	Bala, para exteriores	Exteriores Edificio
Trendnet TV-IP252P	Domo, para interiores	Cuarto Piso

Tabla 1. Cámaras IP

Adicionalmente con este nuevo sistema queda abierta la posibilidad de instalar tres nuevas cámaras IP, cuando el propietario lo requiera.

a) *Cámara IP Exteriores Vivotek IP8332*: Es una cámara tipo bala diseñada para una serie de aplicaciones externas. Tiene una cubierta IP66 a prueba de agua, lluvia y polvo. Para adaptarse a los cambios de luz externos, dispone de luminarias infrarrojas IR efectivas hasta 15 metros [8].



Figura 13. Cámara IP Vivotek IP8332

Este dispositivo (ver Figura 13) reemplazará la cámara analógica tipo bala ubicada en la parte externa del edificio dado que la cámara anterior se encuentra averiada y su funcionamiento es intermitente. Esta área es de gran importancia puesto que los guardias de seguridad requieren visualizar los eventos que acontecen en los exteriores del edificio y para ello requieren un monitoreo constante.

b) *Cámara IP Domo Trendnet TV-IP252P*: Esta cámara es ideal para uso en interiores. Su diseño tipo domo permite la instalación sobre superficies planas ya sean: paredes o techos [9].



Figura 14. Cámara IP Trendnet TV-IP252P

Este dispositivo (ver Figura 14) se ubicará en la entrada principal del cuarto piso ya que en esta área se mantiene los archivos pasivos de la empresa y se almacenan productos críticos. Actualmente no se dispone de ningún dispositivo de seguridad en este piso.

B. Instalación de Cámaras y Tarjetas de Video

Para la conexión de las nuevas cámaras IP se utilizará el cable UTP ya instalado en la edificación. Tanto la cámara

Vivotek IP8332 como la cámara Trendnet TV-IP252P soportan el estándar 802.3af (Power over ethernet), por esta razón se transmitirá datos y se suministrará energía a través del mismo cable. Es necesario el uso del dispositivo inyector PoE TL-POE150S de marca TP-Link, debido a que el conmutador de la red no soporta el estándar 802.3af. Este equipo ajustará automáticamente el nivel de energía requerida por cada cámara y al mismo tiempo transmitirá los datos de video. El dispositivo PoE inyector tiene dos puertos Ethernet, el uno identificado con la etiqueta LAN In que se conectará al switch a través de un cable directo. El cable de red proveniente de la cámara IP se conectará al otro puerto denominado Power-Data Out, como se muestra en la Figura 15. Adicionalmente se conectará el cable de poder a una toma corriente disponible. La luz Led del dispositivo se encenderá una vez que haya detectado el sistema PoE.

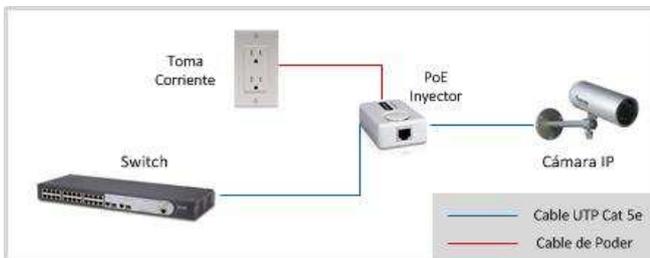


Figura 15. Conexión Dispositivo PoE Inyector

La secuencia de las cámaras analógicas se especifica en el número correspondiente a cada conector BNC de la tarjeta principal o de la tarjeta de expansión según sea el caso.

La tarjeta principal NV-5000 se conectará en una ranura PCI, mientras que las tarjetas de expansión se conectarán a la principal. En la Figura 16, se muestra la disposición final de las tarjetas capturadoras de video del nuevo sistema CCTV.



Figura 16. Tarjetas Principal NV-5000 y de Expansión

IV. DESARROLLO DE LA APLICACIÓN PROPIETARIA.

El control y monitoreo de la red INSTEON se realizará a través de una solución propietaria. Este software será diseñado en base a los requerimientos del usuario, subsistemas INSTEON instalados, aplicaciones a controlar y a la distribución de espacios. Es preciso mencionar, que el desarrollo del software se realizará en Java, un lenguaje de programación que ofrece las herramientas necesarias para

diseñar una interfaz gráfica a la medida del sistema.

Esta aplicación permitirá controlar y monitorizar todos los módulos que integran la red INSTEON del edificio GIMPROMED a través de comandos enviados al controlador central SmartLinc. Entre las características más relevantes del software propietario se detallan las siguientes:

- Autenticación de acceso
- Interfaz Gráfica amigable para el usuario
- Configuración de usuario y contraseña
- Control independiente por circuito de iluminación
- Control total de grupo de cargas
- Control del sistema de climatización
- Configuración de temporizadores
- Monitorización de estado de luminarias

A. Mapa de Acceso de la Aplicación

La interfaz de la aplicación a nivel estructural estará distribuida jerárquicamente, como se muestra en la Figura 17. La ventana principal permitirá ingresar al Sistema de Iluminación, al Sistema de Aire Acondicionado o al Sistema CCTV según sea el caso. Con este tipo de distribución de ventanas se define un orden secuencial de acceso.

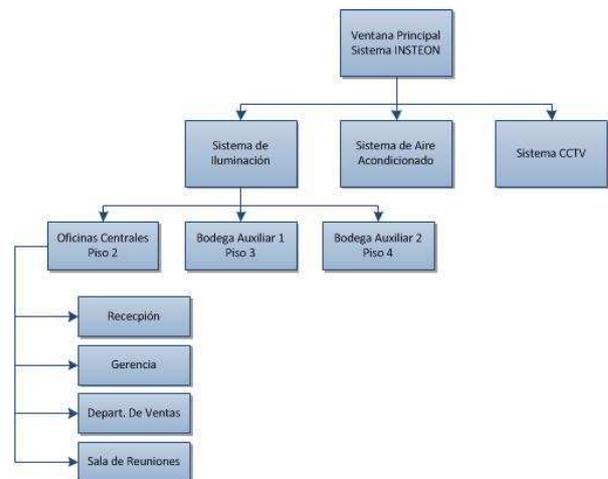


Figura 17. Mapa Acceso Aplicación Propietaria

B. Diseño de Pantallas

Para el diseño de las pantallas de visualización se ha tomado en cuenta una serie de parámetros, tales como: color, tamaño, etiquetas, animaciones, distribución de objetos, facilidad de interacción, contraste visual, entre otros, que permitan crear una aplicación práctica cuyo manejo sea intuitivo y que el usuario no tenga contratiempos para operarla.

1) *Ventana Principal:* La ventana principal (ver Figura 18) de la aplicación HMI contiene los botones de acceso hacia el sistema de iluminación, sus respectivas subredes, al sistema de aire acondicionado y al sistema CCTV; cada uno muestra claramente la pantalla que desplegará al ser presionado.

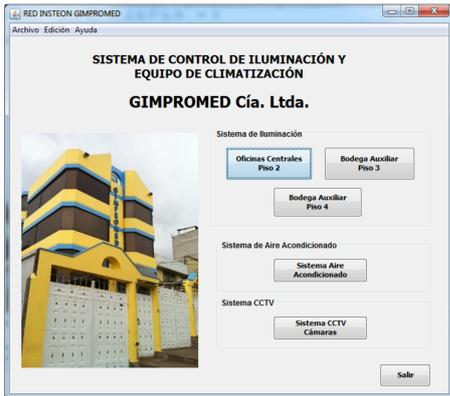


Figura 18. Ventana Principal Aplicación



Figura 20. Ventana Sistema Aire Acondicionado

2) *Sistema de Iluminación:* En las ventanas del sistema de iluminación se mostrará el plano arquitectónico de cada área, la cantidad de luminarias y los controles respectivos. La ejecución de comandos se realiza a través de botones de accionamiento directo, es decir; que no es necesario mantener presionado el botón para ejecutar la acción programada.

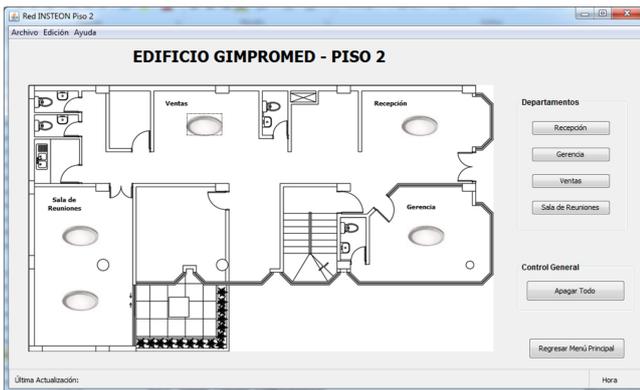


Figura 19. Ventana Sistema de Iluminación

3) *Sistema de Aire Acondicionado:* La pantalla que despliega los controles para el sistema de Aire Acondicionado se muestra en la Figura 20. Desde ella se selecciona la temperatura deseada, se activan los controles y se configura el temporizador de acuerdo a los requerimientos del usuario.

4) *Sistema CCTV:* El sistema CCTV dispondrá de un software remoto independiente para la monitorización y control de cámaras, el mismo que se podrá acceder a través de la Ventana Principal de la aplicación propietaria. En la Figura 21 se muestra el diseño de la ventana del Sistema CCTV.

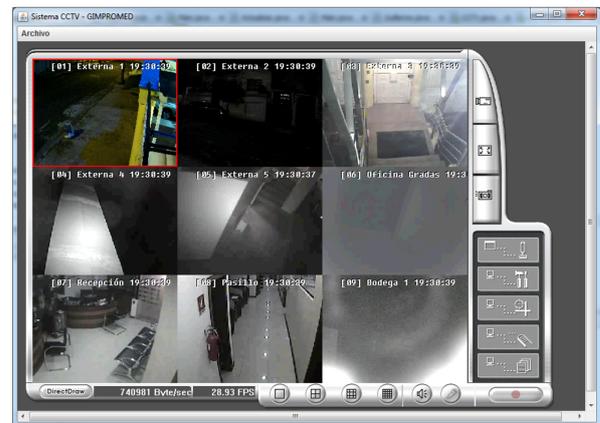


Figura 21. Ventana Sistema CCTV

URL.

La sintaxis general de las URL utilizadas en este sistema se detalla en la Tabla 2. El nombre de dominio y número de puerto hace referencia al host, en este caso la dirección IP y puerto asignado al controlador. Por último la dirección que permite acceder a un recurso del dominio corresponde al Comando que se enviará para controlar los módulos de la red [10].

Para enviar la petición HTTP request al servidor del controlador se utilizará el siguiente código de programación, donde se crea un objeto URL que tiene como parámetro la dirección url requerida. Con este objeto se procede a realizar la conexión con el dominio, a través del método openConnection(); si se tiene una respuesta exitosa se lee la información enviada por el servidor, caso contrario se activa una excepción del método por falta de conectividad. No siempre el controlador enviará una respuesta luego de haber recibido y ejecutado un comando http.

C. Comandos

El controlador SmartLinc tiene integrado un servidor HTTP, el mismo que acepta una serie de comandos de este protocolo para controlar y monitorizar los dispositivos INSTEON a través de la red. En la programación de la aplicación se utilizará la librería java.net.URL de la plataforma Java, que permite conectarse a recursos de red a través de localizadores

Esquema Protocolo	Nombre de Dominio	N Puerto de la Aplicación	Dirección- Acceso Recurso
http://	172.16.28.214:	1024/	Comando

Tabla 2. Sintaxis URL General SmartLinc

Dominio HTTP	Bandera	ID Módulo	Bandera	Comando 1	Comando 2	Terminación
Dirección IP SmartLinc	Comando Directo	ID INSTEON	Mensaje Estándar	Encendido o Apagado	Nivel de Iluminación	Fin Mensaje
http://172.16.28.214:1024/3?	0262	185B92	0F	12	FF	=I=3
URL: http://172.16.28.214:1024/3?0262185B920F12 FF=I=3						

Tabla 3. Sintaxis URL - Accionamiento de Módulos

Dominio HTTP	Bandera	Bandera	Comando 1	Bandera	Terminación
Dirección IP SmartLinc	Comando Grupo	Escena	Encendido o Apagado	Escena	Fin Mensaje
http://172.16.28.214:1024/3?	0261	FF	12	FF	=I=3
URL: http://172.16.28.214:1024/3?0261FF12FF=I=3					

Tabla 4. Sintaxis URL - Accionamiento Grupal de Escenas

Dominio HTTP	Dirección de Recurso
Dirección IP SmartLinc	Recurso Estado
http://172.16.28.214:1024/	statusD.xml
URL: http://172.16.28.214:1024/ statusD.xml	

Tabla 5. Sintaxis URL Verificar Estado

```
try{
String command = "http://.....";
URL url = new URL(command);
URLConnection connection = url.openConnection();
connection.setDoInput(true);
InputStream inStream = connection.getInputStream();
BufferedReader input = new BufferedReader(new InputStreamReader(inStream));
String line = "";
while ((line = input.readLine()) != null)
System.out.println(line);
}
catch (Exception e)
{System.out.println(e.toString());}
```

La sintaxis URL para cada comando de activación o monitorización se detalla a continuación:

1) *Accionamiento Individual de Luminarias:* Para encender/apagar cada grupo de luminarias o el equipo de aire acondicionado, se envía un comando directo al controlador SmartLinc a través del URL detallado en la Tabla 3.

2) *Accionamiento Grupal y Total de Escenas:* La dirección URL mostrada en la Tabla 4 permite encender/apagar grupos de escenas o todos las cargas pertenecientes a un subsistema. Si no se especifica en el argumento del método el número de escena, se asumirá por defecto que se requiere activar todos los módulos enlazados al controlador.

3) *Estado Luminarias:* Para verificar el estado de las luminarias se envía el código HTTP mostrado en la Tabla 5. El servidor responde a esta petición con una secuencia de números (ver Figura 22), cuyos valores representan el estado de cada módulo INSTEON.

Este comando no envía mensajes directos a los módulos

```
<?xml version="1.0"?>
- <response>
  <CDS>9111119111191999</CDS>
</response>
```

Figura 22. Respuesta Servidor HTTP - Estado Luminarias

Dominio HTTP	Dirección de Recurso	Bandera	Bandera	Fin
Dirección IP SmartLinc	Recurso Config.	Escena	Área	Fin URL
http://172.16.28.214:1024/	/setup.htm?	02	=01	=F
URL: http://172.16.28.214:1024/setup.htm?02=01=F				

Tabla 6. Sintaxis URL - Lectura Estado Temporizador

INSTEON de la red, simplemente accede a la información que proporciona el servidor HTTP del controlador SmartLinc. Si se obtiene una respuesta que contiene solo números 2, se reenviará la petición HTTP, hasta obtener una respuesta válida.

4) *Estado Temporizador:* Los estados de cada temporizador se determinan accediendo al código fuente de la configuración del controlador, a través de la dirección URL mostrada en la Tabla 6.

5) *Configuración Temporizadores:* La configuración de los temporizadores se realiza a través de la dirección URL que se detalla en la Tabla 7. En algunos parámetros se utilizan banderas cuyos valores están representados por: f (desactivado) ó t (activado).

6) *Autenticación:* Para activar o desactivar la opción de autenticación se utilizará la dirección URL mostrada en Tabla 8, con ciertos cambios en los valores ingresados, dependiendo de la acción a ejecutar.

V. CONCLUSIONES

Los sistemas con tecnología INSTEON son la solución ideal para automatizar edificaciones que ya se encuentran completamente operativas, dado que no se requiere de un cableado especial para la transmisión de datos; se utiliza el cableado eléctrico ya existente. La gran variedad de

Dominio HTTP	Dirección IP y NPuerto SmartLinc	http://172.16.28.214:1024/2?S
Parámetros Escena	Número Escena	02
	Nombre Escena	=PasilloVentas=2
	Activar Escena	=t
Parámetros Temporizador	Hora Encendido	=07:30=ff
	Hora Apagado	=20:00=ff
	Días de la Semana Activos	=t=t=t=t=t=f=f
	Activa Controles	=t=t=t=t
Módulo INSTEON	ID Módulo	=18.59.51
	Activar Lectura Estado	=t
	Módulo Dimerizable	=f
Parámetros Selección Tiempo	Tiempo Encendido	2
	Tiempo Apagado	2
URL: http://172.16.28.214:1024/2?S02=PasilloVentas=2=t=00:00=ff=00:00=ff=f=f=f=f=f=f=t=t=t=18.59.51=t=f22		

Tabla 7. Sintaxis URL Verificar Estado

Dominio HTTP	Dato 1	Bandera	Dato 2
Dirección IP SmartLinc	Nombre Usuario	Autentif.	Contraseña
http://172.16.28.214:1024/1?L	=admin	=1	=adminpass
URL: http://172.16.28.214:1024/1?L=admin=1=adminpass			

Tabla 8. Sintaxis URL - Sintaxis URL Autenticación

módulos permiten controlar en un mismo sistema una serie de aplicaciones tales como: sistemas de iluminación, equipos electrónicos, etc. Adicionalmente este tipo de redes ofrecen mayor flexibilidad ya que es posible expandir el sistema e incrementar el número de nodos sin la necesidad de efectuar trabajos adicionales que afecten la estética del inmueble. Esta tecnología mantiene costos reducidos en comparación a otras soluciones, considerando que sus dispositivos no trabajan con algoritmos de enrutamiento complejos y no necesita de un controlador especial en la red para el manejo y sincronización de todo el sistema.

La optimización del circuito cerrado de televisión, ha permitido implementar un sistema de seguridad eficiente y flexible que contrarresta los problemas actuales, utilizando la mayor parte de recursos disponibles (cámaras, cableado, monitor, etc.), integrando cámaras analógicas e IP en una misma solución y adaptándose a las nuevas tendencias tecnológicas y de mercado. El nuevo sistema CCTV híbrido ofrece características para monitorización remota, permitiendo que un usuario con la autorización respectiva pueda acceder al sistema para visualizar las cámaras desde un entorno fuera del dominio local, ya sea utilizando el software remoto o un navegador web.

El software Insteon Gimpromed integra en el sistema de iluminación, de aire acondicionado y circuito cerrado de televisión, una solución centralizada, permitiendo que el usuario pueda monitorizar y controlar estos sistemas desde una misma aplicación, desarrollada bajo el sistema operativo Windows.

En suma, la implementación del sistema automatizado en el edificio GIMPROMED ha contribuido al desarrollo integral y tecnológico de la empresa, ya que el nuevo sistema de iluminación y aire acondicionado conjuntamente con la optimización del circuito cerrado de televisión coadyuvan en el normal desarrollo de actividades desempeñadas por la fuerza laboral, mejorando la eficiencia y productividad.

REFERENCES

- [1] R. Saavedra, *Automatización de Viviendas y Edificios*, Ediciones Ceac. Barcelona España, 2009.
- [2] P. Derbee, *INSTEON The Details*, Smarthome Technology. 2005.
- [3] P. Derbee, *INSTEON Command Tables*, Smarthome Technology. Irvine CA, 2006.
- [4] SmartLabs, Inc., *SwitchLinc Relay Users Guide*. Irvine, CA, 2006.
- [5] SmartLabs, Inc., *IRLinc Transmitter Owners Manual*. Irvine, CA, 2011.
- [6] M. Velásquez, *Diseño e Implementación de un sistema de entrenamiento basado en tecnología Insteon para establecer un control remoto de iluminación en el hogar vía Wi-fi*. Ingeniería en Electrónica, Automatización y Control Sangolquí, 2011.
- [7] AVerMedia Information, Inc., *Datasheet NV5000 Hybrid Caputer Card*.
- [8] Vivotek, *User's Manual Network Camera IP 8332*.
- [9] Trendnet, *Datasheet Internet Camera TV-IP252P*. 2009.
- [10] S. Newman, *The Insteon SmartLinc 2414N HTTP API for Insteon Devices*, Smarthome Technology. [Citado: 20 de Diciembre de 2011]; <http://www.leftovercode.info/smartlinc.html>.
- [11] C. Deckers, *The DJ Project - Native Swing*, Smarthome Technology. [Citado: 3 de Enero de 2012]; <http://djproject.sourceforge.net/ns/>.

Diseño e Implementación de un Sistema Controlador de Temperatura PID para la Unidad Air Flow Temperature Control System Mediante la Utilización de la Herramienta RTW (Real Time Workshop) de Matlab

Byron Acuña A, Alexander Ibarra J, Víctor Proaño R.

Resumen-- El presente proyecto “DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA CONTROLADOR DE TEMPERATURA PID PARA LA UNIDAD AIR FLOW TEMPERATURE CONTROL SYSTEM MEDIANTE LA UTILIZACIÓN DE LA HERRAMIENTA RTW (REAL TIME WORKSHOP) DE MATLAB”, abarca el estudio de la herramienta RTW en donde se analizó la arquitectura, el algoritmo, el proceso y las etapas en el desarrollo de un modelo en tiempo real por medio del sistema SIMULINK® de MATLAB®, además se realizó una HMI la cuál mediante subsistemas .mdl desarrollados en SIMULINK® permitieron la identificación de la planta, el control PID experimental y la simulación del control PID, utilizando para esto la tarjeta de adquisición y generación de datos National Instruments PCI 6221, la misma que, luego de haberla configurado permitió interconectar la planta real con los subsistemas de la HMI desarrollada.

Palabras-Clave-- RTW, RTWT, tiempo real, PID, PCI, HMI, Solver, Ziegler Nichols, ESPE.

I. INTRODUCCIÓN

En el aprendizaje de sistemas de control se ha visto la necesidad que el estudiante tenga una interacción más cercana con los comportamientos y respuestas que pueden sufrir una planta y su estrecha relación con las curvas de respuesta. Por mucho tiempo MATLAB® se utilizó simplemente como una herramienta de modelamiento y para la implementación del controlador se lo realizaba externamente y siempre existían variaciones en los resultados obtenidos.

Con la herramienta RTW de MATLAB® se ha logrado comprobar al instante si un controlador está correctamente diseñado y se puede verificar en tiempo real el efecto producido en la planta debido a cambios en los parámetros

Byron Acuña A, Alexander Ibarra J, Víctor Proaño R.
Departamento de Eléctrica y Electrónica, ESPE, Sangolquí, Ecuador.
E-mails: oaibarra@espe.edu.ec, byronacuania@hotmail.com, vgproanio@espe.edu.ec

del controlador ampliando notablemente la interacción del estudiante y el aprendizaje de sistemas de control.

Se consideró oportuno desarrollar un sistema computarizado en el cual se pueda realizar pruebas en tiempo real con los controladores diseñados.

El sistema propuesto permite diseñar el controlador en el entorno de SIMULINK® pero se ejecuta en una planta real específicamente en la unidad AIR FLOW TEMPERATURE CONTROL SYSTEM.

Un sistema como el indicado es de mucha utilidad por cuanto facilita el diseño de controladores de todo tipo como control difuso, control óptimo, control digital, etc. aprovechando las capacidades de MATLAB® aplicándolo en forma rápida a la planta.

II. HERRAMIENTA RTW

El Real Time Workshop (RTW) trabaja sobre la plataforma de MATLAB® y Simulink® interpretando los códigos .m o los diagramas de bloques de Simulink® .mdl para generar un modelo en tiempo real .rtw el cual mediante un compilador (Visual C++) y un programa identificador del lenguaje del compilador (TLC) genera los archivos .c con sus respectivas librerías .h para de esta manera generar un ejecutable que pueda ser interpretado fácilmente en lenguaje de bajo nivel y que a su vez sea compatible con la interfaz gráfica de Simulink® en modo externo.

El archivo ejecutable .exe generado por la herramienta RTW se forma a partir del make file que se haya seleccionado y su función principal es poder ejecutarse en una plataforma de Windows o Unix independientemente y que pueda ser llamada y controlada por MATLAB®, este archivo es llamado durante la ejecución del modelo en tiempo real para trabajar conjuntamente con la interfaz de usuario como se aprecia en la Figura 1. [1]

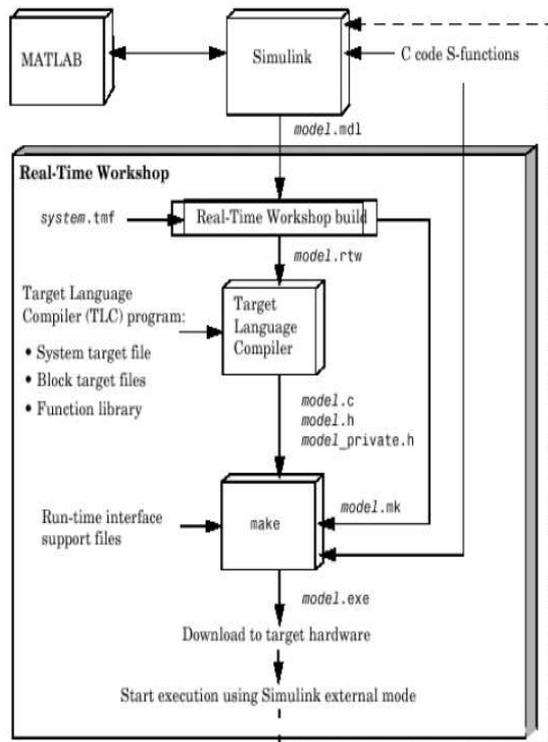


Fig. 1. Arquitectura RTW

El Real Time Workshop sirve de intérprete o traductor entre MATLAB® y un compilador en lenguaje C por lo cual el parámetro más importante de configuración es el compilador el cual debe ser compatible con el TLC de MATLAB® para poder generar los archivos necesarios para una aplicación en tiempo real, tal como se lo puede apreciar en la Figura 2. Las etapas en la generación RTW son de la siguiente manera:

1. A partir del modelo en Simulink® (modelo.mdl) el RTW genera un archivo intermedio llamado modelo.rtw.
2. El TLC toma el archivo intermedio y lo transforma a lenguaje "C" u otro lenguaje con la ayuda de los archivos system.tlc, blocks.tlc y librerías tlc.
3. El proceso de construcción BUILD puede terminar aquí o seguir construyendo el ejecutable dependiendo de la opción "Generate code only".
4. El RTW construye el archivo modelo.mk llamado makefile con instrucciones para el compilador de "C" y el enlazador del target seleccionado, para la construcción de modelo.mk se utiliza el archivo de configuración system.tmf.
5. RTW llama al comando MAKE del compilador instalado y le dota las instrucciones para la construcción del ejecutable (modelo.mk).
6. El programa MAKE construye el ejecutable con el nombre "modelo,---" y lo deja en el directorio de trabajo.

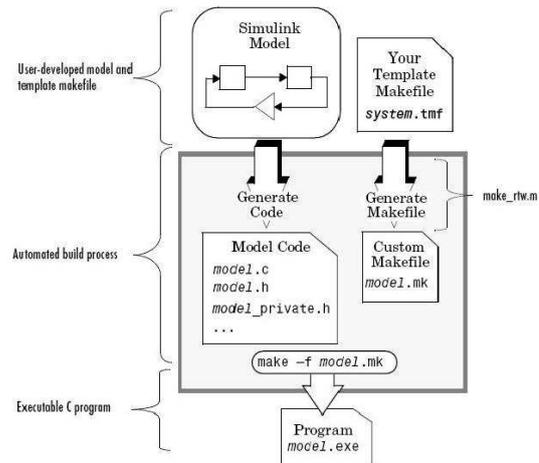


Fig. 2. Funcionamiento del RTW

La ejecución del modelo en tiempo real se basa en una programación por interrupciones donde el tiempo de simulación va a estar ligado con el tiempo real del reloj de la computadora y con las interrupciones de esta, como se puede apreciar en la Figura 3 el tiempo se incrementa solamente si se ha ejecutado todo el algoritmo de lectura, cálculo, escritura y actualización de datos del sistema, una vez concluido todo un ciclo el tiempo se incrementa lo cual da una percepción de trabajar sin retardos.

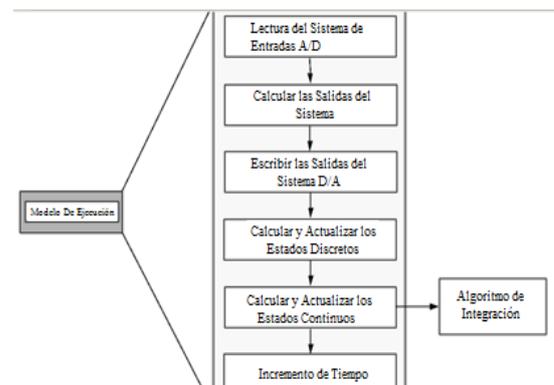


Fig. 3. Ejecución del modelo en tiempo real

III. HERRAMIENTAS APLICADAS

Las herramientas utilizadas y analizadas de forma específica en el estudio, análisis e implementación del Sistema Controlador De Temperatura PID Para La Unidad Air Flow Temperature Control System Mediante La Utilización De La Herramienta Rtw (Real Time Workshop) De Matlab® fueron:

- Simulink®.- Software para modelado, simulación y análisis de sistemas dinámicos. Es compatible con sistemas lineales y no lineales, modelados en tiempo

continuo, tiempo discreto, tiempo real o híbrido.

- Real Time Workshop.- Real Time Workshop (RTW) es una parte integral del entorno de Simulink® que genera y ejecuta archivos en código C para desarrollar y probar los algoritmos modelados en Simulink® y códigos en MATLAB®. El código en C resultante puede ser utilizado en aplicaciones en tiempo real porque se basa en una programación por interrupciones.
- Real Time Windows Target.- La toolbox Real Time Windows Target es una herramienta de Matlab® que permite adquirir y generar señales en tiempo real. La comunicación entre el equipo y el hardware exterior se realiza por medio de una tarjeta de adquisición de datos, en este caso National Instruments PCI 6221 la cual permite operar con señales de entrada y/o salidas análogas y digitales.

IV. DESARROLLO

- Se instaló la tarjeta de adquisición de datos PCI 6221. [2]
- Se instaló Visual Estudio 2005.
- Se instaló y configuró el Real Time Windows Target.
- Se reconoció la tarjeta de adquisición de datos PCI 6221 en Simulink®.
- Se configuró los parámetros del Real Time Workshop.
- Se configuró las opciones de los parámetros de simulación en SIMULINK® (Solver).
- Se configuró las opciones de los elementos de visualización.
- Se desarrollo el modelo en tiempo real.
- Se realizaron las conexiones de hardware necesarias.
- Se realizó la identificación de la planta.
- Se realizó el diseño del controlador PID mediante el segundo método de Ziegler Nichols en tiempo real.
- Se realizaron pruebas.
- Se obtuvieron y analizaron los resultados.

En tal virtud se realizó la siguiente HMI en Simulink® (Figura 4) basada en el diagrama de conexiones que se presenta en la Figura 5.



Fig. 4. Pantalla De Ingreso Al Sistema.

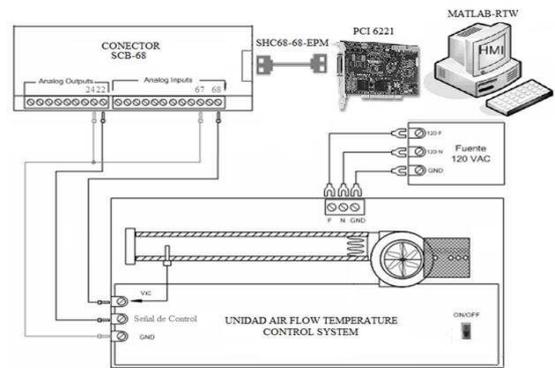


Fig. 5. Diagrama De Conexiones[5]

En esta ventana consta información general del sistema y los accesos a los subsistemas: Identificación De La Planta, Control PID Experimental y Simulación Del Control PID.



Fig. 6. Identificación De La Planta

Mediante la utilización de subsistemas en la herramienta Simulink® [3] se procedió a la implementación de un subsistema para obtener la respuesta al escalón de la planta (Figura 7), además se implementó también la ecuación de respuesta del sensor para lograr convertir las unidades crudas en unidades de ingeniería (Figura 8).

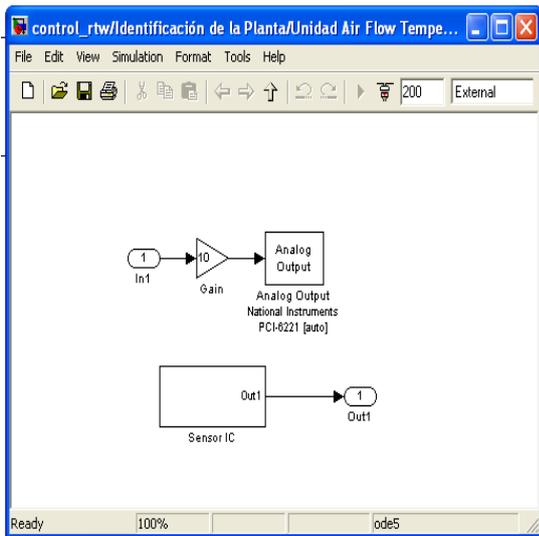


Fig. 7. Subsistema de respuesta al escalón

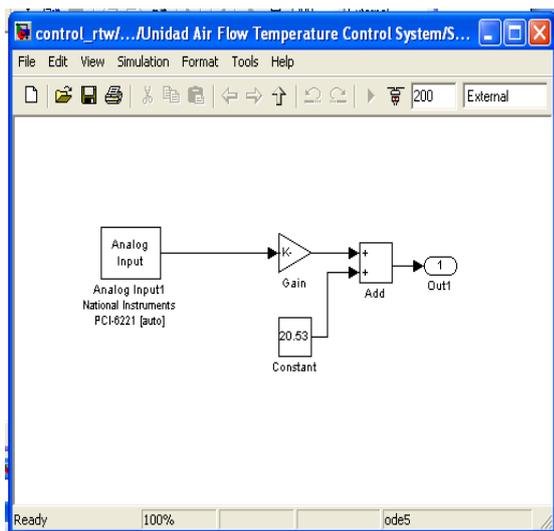


Fig. 8. Subsistema del Sensor

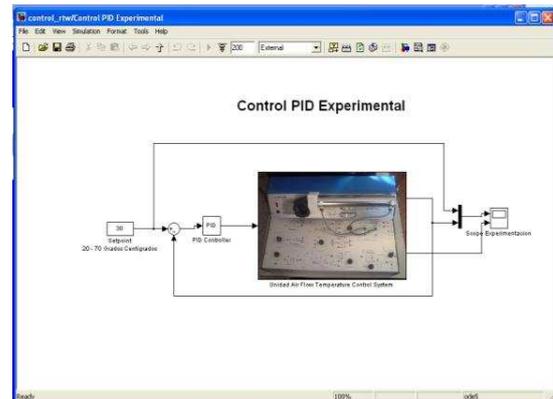


Fig. 9. Control PID Experimental

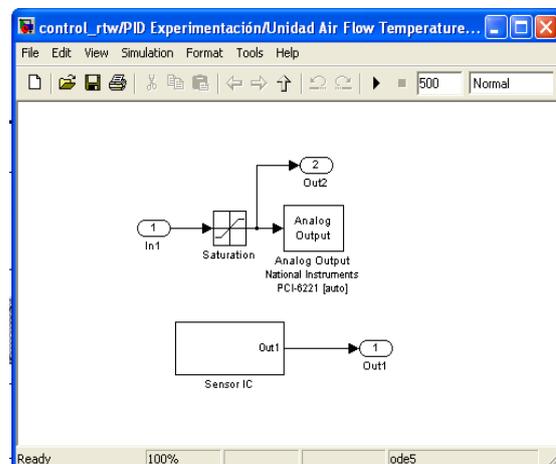


Fig. 10. Subsistema para adquisición de datos

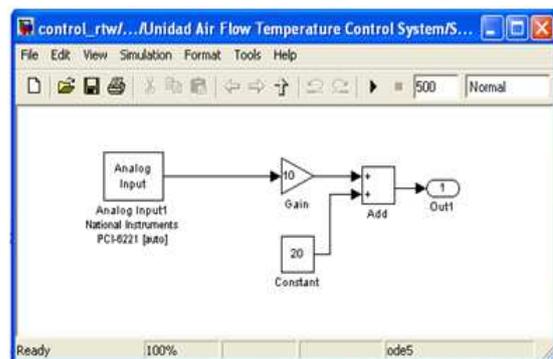


Fig. 11. Subsistema del Sensor Tipo IC

El Control PID experimental (Figura 9) se lo realizó mediante la utilización de subsistemas en la herramienta Simulink®, en los cuales se procedió a la implementación del controlador PID [4] en donde se utilizaron los parámetros K_p , K_i y K_d (Figura 10), además se implementó también la ecuación de respuesta del sensor para lograr convertir las unidades crudas en unidades de ingeniería (Figura 11).

Para la realización de la Simulación del Control PID (Figura 12), se crearon cuatro subsistemas en donde se implementó las funciones de transferencia obtenidas con las cuatro diferentes perturbaciones (Figura 13) y un controlador con los valores de K_p , K_i y K_d obtenidos por el segundo método de Ziegler – Nichols.

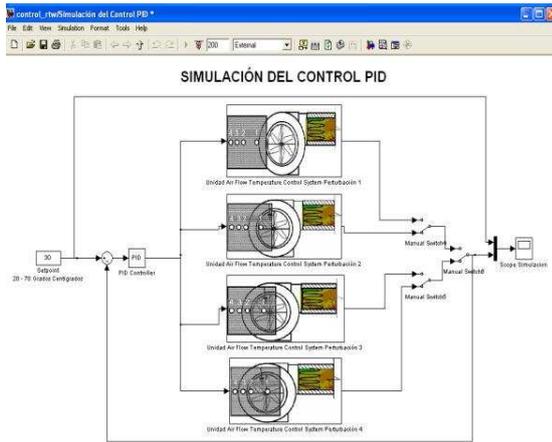


Fig. 12. Modelo De Simulación

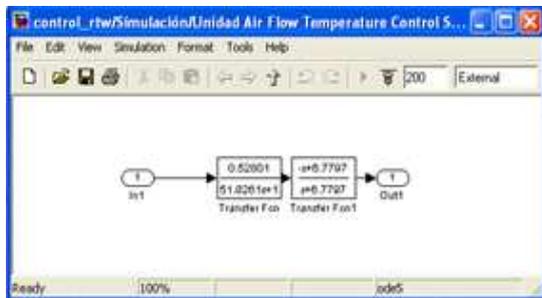


Fig. 13. Función de transferencia Perturbación 1

En donde, en el bloque PID utilizaremos los siguientes valores $K_i = 0$, $K_d = 0$ y $K_p = K$ crítico (K_{cr}) obteniendo la Figura 14 que se presenta a continuación [6].

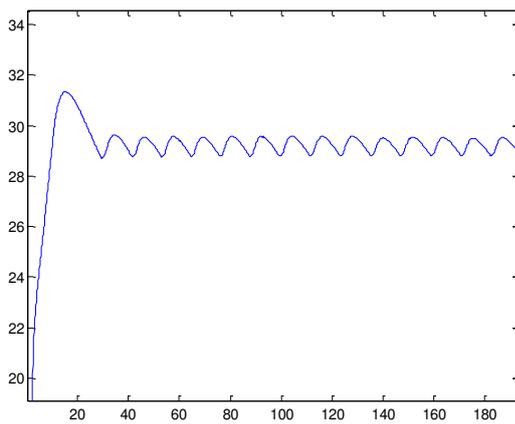


Fig. 14. Oscilaciones Sostenidas De La Planta Kcr En Tiempo Real

De la Figura 14 el K_{cr} encontrado es 34, analizando los datos entre crestas se encuentra el P crítico (P_{cr}) que es 12 seg, empleando el segundo método de Zeigler Nichols el cuál establece que:

Tabla 1 Regla Se Sintonización De Ziegler Nichols Segundo Método

Tipo de controlador	K_p	T_i	T_d
P	$0.5K_{cr}$	∞	0
PI	$0.45K_{cr}$	$\frac{1}{1.2}P_{cr}$	0
PID	$0.6K_{cr}$	$0.5P_{cr}$	$0.125P_{cr}$

Se obtuvieron los parámetros:

- $K_p = 20,4$
- $T_i = 6$
- $T_d = 1,5$
- $K_i = K_p/T_i = 3.4$
- $K_d = K_p * T_d = 30,6$

Los valores de K_p , K_d y K_i anteriormente detallados son utilizados en el bloque PID del control PID experimental y en la simulación del control PID, obteniendo como resultado el control PID en tiempo real de la planta física y su simulación correspondientemente, consiguiendo los resultados que se aprecian en la Figura 15 que se presenta a continuación.

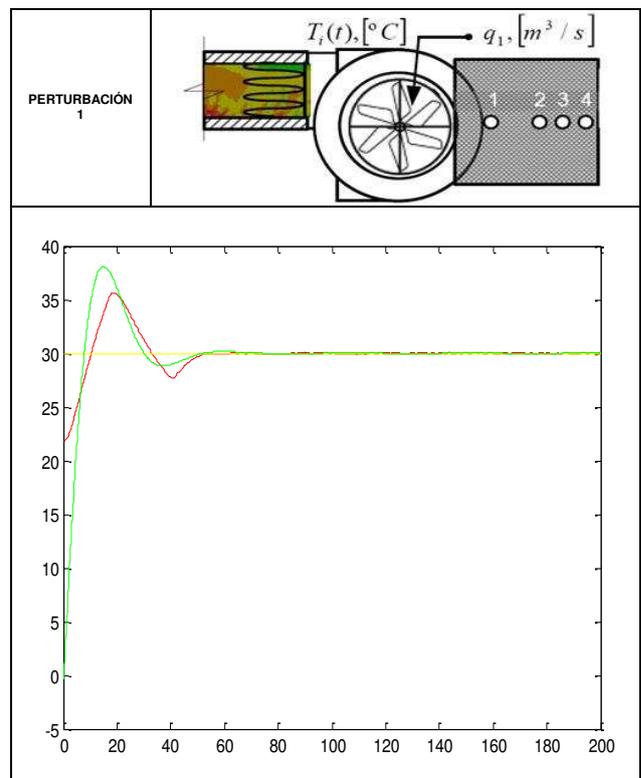


Fig. 15. Comparación Del Resultado Obtenido En La Perturbación 1

V. ANÁLISIS DE RESULTADOS

Como se puede apreciar en las gráficas de la Figura 15 del control PID experimental y de la simulación del control PID guardan cierta relación en los parámetros de importancia como son el Máximo Pico (Mp), el error en estado estacionario (ess) y el tiempo de estabilización (ts), las variaciones que se pueden notar son el tiempo de la respuesta transitoria, puesto que como se observa depende de los valores de la resistencia y capacitancia térmica al igual que la ganancia dependía netamente de la resistencia térmica, como estos parámetros varían cuando varía la temperatura ambiente ya que el sistema es abierto, existe ese margen de error entre el modelo teórico y el objeto experimental, pero los modelos matemáticos obtenidos tienen gran aproximación con la planta física real puesto que las gráficas fueron obtenidas con los mismos valores del controlador PID y con el mismo tiempo de muestreo dando como resultado una aproximación entre las gráficas altamente aceptable.

VI. CONCLUSIONES

- Para el desarrollo de un control en tiempo real con Matlab® es necesario minimizar al máximo los tiempos de retardo producidos en la adquisición de datos, esto se logra gracias a que el programa de Simulink® y el procesamiento de datos se encuentran gobernados por el reloj del computador dándole la máxima prioridad a la ejecución del modelo en tiempo real frente a otras aplicaciones del computador.
- Una tarjeta de adquisición de datos con interfaz USB o serial se encuentra limitada por el buffer de comunicación siendo imposible conseguir la ejecución de un modelo en tiempo real puesto que existe un retardo en la adquisición de datos con respecto al computador.
- La herramienta RTW de Matlab® posee la ventaja de variar el tiempo de muestreo lo cual nos permite analizar plantas de respuesta lenta como temperatura e incluso plantas más complicadas como lo es la velocidad de un motor de Dc o de un servo motor.
- Al diseñar sistemas de control en tiempo real con Matlab® se obtienen los resultados reales del controlador diseñado puesto que no existiría elementos discretos que introduzcan errores o cambios en el controlador.
- La unidad *AIR FLOW TEMPERATURE CONTROL SYSTEM* al ser un sistema abierto se ve afectado por las variaciones de temperatura del ambiente pero los

modelos matemáticos obtenidos guardan concordancia entre las respuestas de la ejecución del modelo en tiempo real sobre la planta física y las respuestas de la ejecución de la simulación.

VII. RECOMENDACIONES

- Para el diseño de un control en tiempo real se debe realizar el modelamiento con el mismo tiempo de muestreo que se utilizará en el control en tiempo real, puesto que al variar este parámetro se puede afectar a la identificación de la planta.
- Cuando se realiza un modelo en tiempo real es necesario que todas las entradas y salidas se encuentren a un mismo tiempo de muestreo, porque la herramienta RTWT sincroniza la toma de muestras de datos con el reloj del computador y sus interrupciones.
- Por seguridad es recomendable utilizar bloques de saturación antes de los bloques de las salidas, para evitar comportamientos errados en el funcionamiento de un modelo en tiempo real.
- Cuando se cambian los bloques o las propiedades de los bloques es necesario reconstruir el modelo en tiempo real, por lo general si existe algún problema Matlab® marca el bloque de conflicto de color rojo y da un mensaje breve del error que sucede.
- Cuando se está ejecutando un modelo en tiempo real es recomendable no abrir otras aplicaciones puesto que puede producirse conflictos en el funcionamiento del computador, y para evitar dichos conflictos al finalizar el trabajo en tiempo real se deberá realizar la desinstalación del Real Time Windows Kernel.

REFERENCIAS

- [1] <http://iaci.unq.edu.ar/materias/laboratorio2/transparencias%5CReal%20Time%20Workshop.pdf>
- [2] <http://digital.ni.com/manuals.nsf/websearch/8117DF4C5A29C95C862573020061023B>
- [3] MATLAB & Simulink Based Books
- [4] <http://www.mathworks.es>
- [5] MINIGUANO, Henry; Diseño E Implementación De Un Controlador Robusto Para El Módulo Experimental De Control De Temperatura De Un Flujo De Aire PCT-2, 2008.
- [6] OGATA, Katsuhiko, Ingeniería de control Moderna, 1993.

DISEÑO E IMPLEMENTACIÓN DE UN SUPRESOR DE ENERGÍA EN STAND BY PARA EQUIPOS ELECTRÓNICOS DE POTENCIA MEDIA

David Agualsaca, Paúl Ayala, Wilson Yépez

Resumen— En la actualidad existe un uso irracional de la energía eléctrica en los hogares por la inclusión de equipos electrónicos en las actividades cotidianas y a los malos hábitos de consumo de la misma, como dejar luces encendidas en áreas inutilizadas y equipos en modo stand by. Las tendencias mundiales por el cuidado del medio ambiente exigen medidas para contribuir al ahorro de energía y disminuir el impacto que genera el producirla, por lo tanto no es posible pasar por alto el consumo de los equipos electrónicos de potencia media en modo stand by, que si bien los consumos individuales son relativamente bajos, la suma de cada uno de los aparatos electrónicos es un valor a ser tomado en cuenta. El presente artículo pretende dar una guía en el diseno y la implementación de un supresor de energía en estado stand by para equipos electrónicos de potencia media, y brindar una idea clara del ahorro tanto energético como económico que podría generar al ser implementado en hogares y oficinas principalmente.

Palabras claves – energía, stand by

I. PARÁMETROS INTERNACIONALES DE CONSUMO ENERGÉTICO EN MODO STAND BY

Estudios realizados en Australia indicaron que alrededor del 11% del consumo eléctrico residencial corresponde al consumo en modo stand by. Expertos estiman que en Estados Unidos existirá un alcance del 30% del consumo residencial para el 2030.

Desde 1999, la Unión Europea tiene en marcha códigos de conducta, en el 2001 se implementó un código cuya finalidad era comprometer a los fabricantes de televisores, videos, lectores de DVD, sistemas de sonido, ordenadores, impresoras y otros aparatos electrónicos para reducir el consumo de energía en modo stand by.

Otra iniciativa adoptada en varios países es el etiquetado ecológico, en el que detalla información del consumo en

modo stand by de equipos eléctricos y electrónicos y un cálculo de la energía anual que este representa.

II. SUPRESOR DE ENERGÍA EN STAND BY PARA EQUIPOS ELECTRÓNICOS DE POTENCIA MEDIA

El objetivo del principal del estudio es diseñar e implementar un sistema automático que permita reducir en al menos un 80% el consumo de energía en modo stand by generado por los equipos electrónicos conectados al mismo, y de esta manera contrarrestar el desperdicio de energía eléctrica.

A. Descripción de los componentes del supresor de energía stand by

A1. Sensor infrarrojo: Debido a que gran cantidad de equipos electrónicos poseen un mando remoto infrarrojo, se implementara un receptor infrarrojo que permitirá habilitar el paso de la energía eléctrica desde la red de baja tensión hacia el equipo electrónico, dicho receptor será compatible con señales infrarrojos de controles de diversos fabricantes.

A2. Sensor de audio y detector de aplausos: Con la finalidad de disponer de un sistema que permita controlar el suministro de energía eléctrica hacia los equipos electrónicos cuando no se dispone de un mando remoto infrarrojo, se implementara un detector de aplausos. El mismo que deberá poder diferenciar entre las diversas señales auditivas presentes en el entorno y el sonido de un aplauso.

A3. Sistema de energía de respaldo: Para contribuir a una mayor disminución del consumo de energía mientras los equipos electrónicos no están siendo utilizados se adicionará al supresor una batería NiMh recargable que brinde total autonomía de la energía proveniente de la red eléctrica de baja tensión. En función de esto se implementara también un sistema cargador de baterías con desconexión automática.

A4. Sensor de corriente: Es necesario conocer el nivel de consumo del equipo electrónico conectado para determinar el momento en el que este se encuentra en modo stand by y proceder a la desconexión de la energía eléctrica hacia el equipo, eliminando el periodo en que el equipo permanece en stand by.

*Resrach supported by ABC Foundation.

F. A. Author is with the National Institute of Standards and Technology, Boulder, CO 80305 USA (corresponding author to provide phone: 303-555-5555; fax: 303-555-5555; e-mail: author@boulder.nist.gov).

S. B. Author, Jr., was with Rice University, Houston, TX 77005 USA. He is now with the Department of Physics, Colorado State University, Fort Collins, CO 80523 USA (e-mail: author@lamar.colostate.edu).

T. C. Author is with the Electrical Engineering Department, University of Colorado, Boulder, CO 80309 USA, on leave from the National Research Institute for Metals, Tsukuba, Japan (e-mail: author@nrim.go.jp).

A5. *Sistema de reajuste de parámetros:* Debido a que el supresor de energía stand by controlara el suministro de energía para diversos tipos de equipos electrónicos, es necesario reconocer el nivel de consumo en modo stand by de cada uno de ellos, para lo cual se deberá implementar un método de reajuste de parámetros que permita su correcto funcionamiento.

A6. *Microcontrolador:* Para definir el modo de operación del supresor de energía stand by se utilizara un micro controlador el mismo que deberá tener un conversor análogo digital integrado para realizar el análisis de las señales analógicas provenientes de los diferentes sensores.

A7. *Fuentes de energía:* El sistema deberá poseer dos fuentes de energía continua, la fuente principal que brindara la tensión adecuada tanto a la fuente de alimentación secundaria y al cargador de baterías. La fuente de energía continua secundaria regulara el nivel de tensión al requerido para el correcto funcionamiento de los circuitos integrados y el microcontrolador.

A8. *Etapa de potencia:* La etapa de potencia estará constituida por los elementos que controlan el suministro de energía eléctrica hacia el equipo electrónico de potencia media y al supresor de energía.

B. Diseño del supresor de energía en stand by

A continuación se detallan los componentes a ser considerados para la implementación del supresor de energía y el diseño de cada uno de los sistemas.

B1. *Diseño del sensor de corriente:* Existen diversos métodos empleados para realizar mediciones de corriente, sin embargo uno de los mas sencillos y que mejor respuesta presenta es la medición de corriente a través de la bobina de rogowski. La bobina de rogowski se basa en medir los cambios del campo magnético que se produce alrededor de un conductor portador de corriente produciendo una señal de voltaje a su salida. Entre las ventajas que presenta este método se encuentran: una alta linealidad en el rango de operación, capacidad de medición de altas corrientes sin cambiar el sensor, al no poseer núcleo ferro magnético no existen problemas de saturación ni de histéresis, en la figura 1 se puede observar el esquema de una bobina de rogowski.

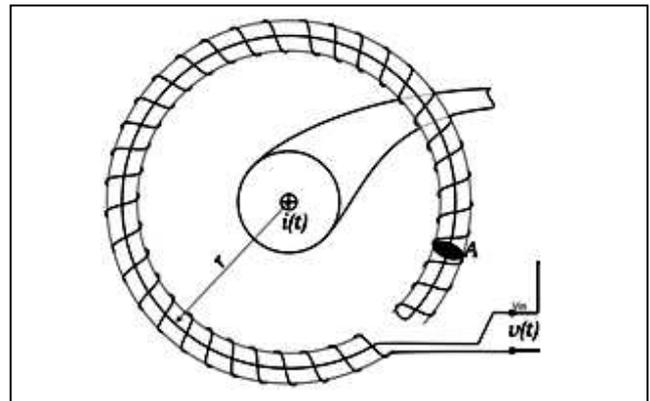


Fig. 1. Bobina de rogowski.

La tensión de salida de la bobina estará dado por la ecuación 1:

$$V_{salida} = -M * \frac{dI}{dt} \quad (1)$$

Siendo M el valor de la inductancia mutua de la bobina determinada por la ecuación 2:

$$M = \frac{\mu_{nucleo}}{2 * \pi} * N * h * \ln \frac{b}{a} \quad (2)$$

; donde N es el numero de espiras, h es la altura de la bobina, b el diámetro exterior y al diámetro interior de la bobina.

Debido a que la tensión de salida de la bobina de rogowski es muy pequeña, se implementa una etapa de amplificación utilizando el circuito integrado LM388 estableciendo una ganancia de 200, como lo indica el esquema de conexión de la figura 2.

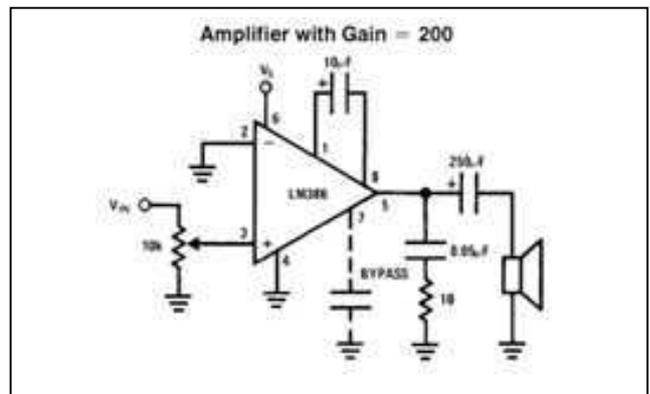


Fig. 2. Esquema de amplificación.

Debido a que la tensión de salida se encuentra en función de la derivada de la corriente respecto al tiempo se hace necesario utilizar un circuito integrador que brinde una señal de salida en función de la corriente que circula por el conductor.

El circuito integrador será implementado utilizando un amplificador operacional según el esquema de la figura 3.

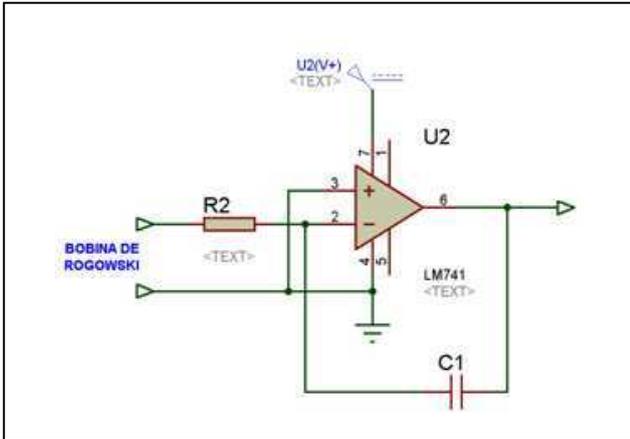


Fig. 3. Circuito integrador.

El valor de tensión de salida estará dado por la ecuación 3.

$$V_{salida} = -\frac{1}{R \cdot C} * \int V_{entrada}^t \quad (3)$$

A continuación en la figura 4 se puede observar el diagrama de conexión completo del sensor de corriente.

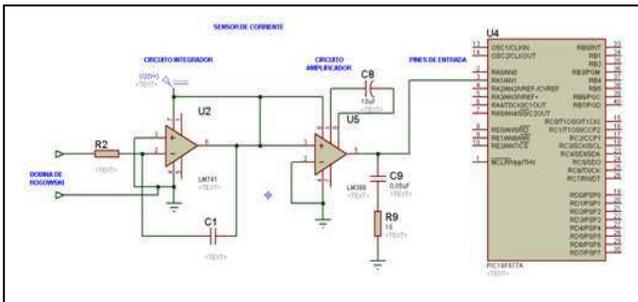


Fig. 4. Diagrama de conexión del sensor de corriente.

B2. Diseño del sensor infrarrojo: El sensor infrarrojo se encuentra constituido por un receptor infrarrojo que detecte señales con frecuencia portadora de 38KHz, y se deberá conectar de acuerdo al esquema de la figura 5.

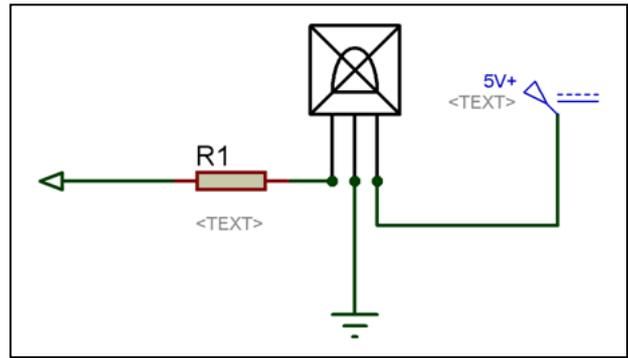


Fig. 5. Diagrama de conexión sensor infrarrojo

Al recibir una señal infrarrojo el sensor tendrá a su salida un 0 lógico.

B3. Diseño del sensor de audio y detector de aplausos: La señal de audio será captada a través de un micrófono electrolítico, antes de ser enviada al pic atravesara una etapa de amplificación en el circuito integrado lm386, el diagrama de conexión corresponde al mostrado en la figura 6.

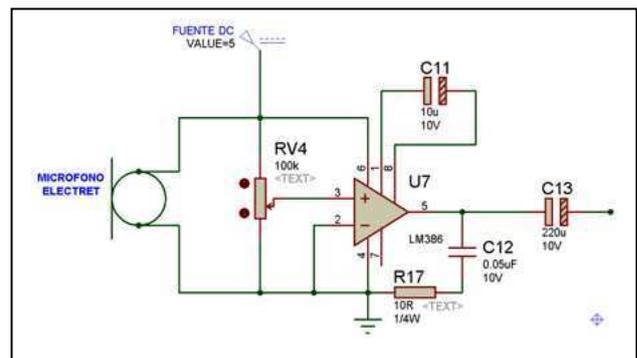


Fig. 6. Diagrama de conexión sensor de audio.

La señal proveniente del sensor de audio será filtrada en el pic para diferenciar un aplauso del resto de señales auditivas captadas.

Para el diseño del filtro digital es necesario definir el rango de frecuencias en el cual se encuentra el sonido de un aplauso, para lo que se utiliza el análisis de frecuencia. Con la ayuda de las herramientas para el diseño de filtros digitales en matlab se obtiene los coeficientes de la función de transferencia, la misma que deberá ser expresada a través de la ecuación a diferencias, para poder realizar su implementación en el pic.

La ecuación 4 muestra la ecuación a diferencias determinada en el presente filtro.

$$y[n] = x[n] - x[n - 2] + 1.9408y[n - 1] - 0.98y[n - 2] \quad (4)$$

La señal obtenida después de ser filtrada con la ecuación a diferencias es mostrada en la figura 7.

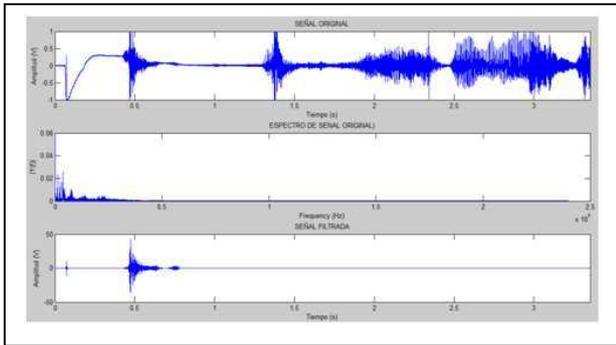


Fig. 7. Señal de audio filtrada.

B4. Sistema de energía de respaldo: El sistema de energía de respaldo está constituido por: una batería recargable de 8.4V 170mAh, sistema cargador y el sistema medidor de carga, el cual permitirá conocer cuando la batería requiere iniciar su ciclo de carga.

El medidor de carga será implementado de acuerdo al esquema de la figura 8.

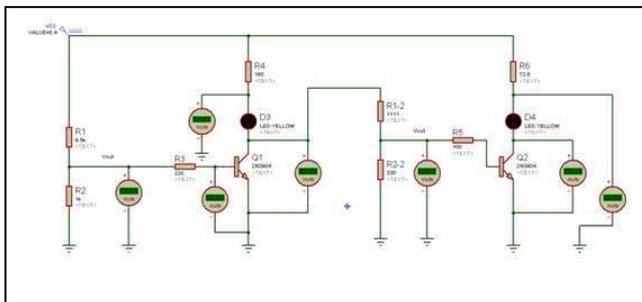


Fig. 8. Diagrama de conexión del medidor de carga.

El divisor de tensión a la entrada permitirá tener un voltaje de 0.8V es decir el mínimo para excitar la base del transistor teniendo como VCC 8.4V, esto permitirá que se encienda el led verde indicando que la batería se encuentra cargada, la segunda etapa es diseñada de manera similar; cuando la tensión proveniente de la batería cae hasta un valor cercano a 7.56 el transistor deja de conducir permitiendo que la corriente circule por el segundo transistor y causando que el led rojo conectado en su colector se encienda indicando que la batería debe iniciar su ciclo de recarga.

El cargador de batería se implementara según el diagrama de conexión especificado en la hoja de datos del circuito integrado LM317T mostrado en la figura 9, se determino que la corriente de carga de la batería deberá ser de 17mA.

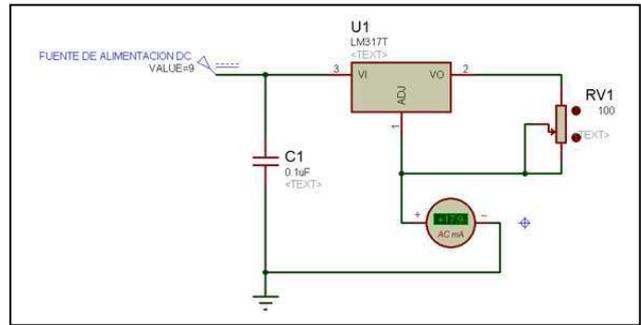


Fig. 9. Diagrama de conexión cargador de batería.

La finalización del proceso de carga de la batería se lo realizará al detectar el pico de voltaje que se genera cuando la batería se encuentra totalmente cargada.

B5. Fuentes de alimentación: El esquema de conexión a seguir para la implementación de las fuentes de alimentación será el especificado en la hoja de datos del circuito integrado LM317T mostrado en la figura 10, en la que se lo emplea como regulador de tensión.

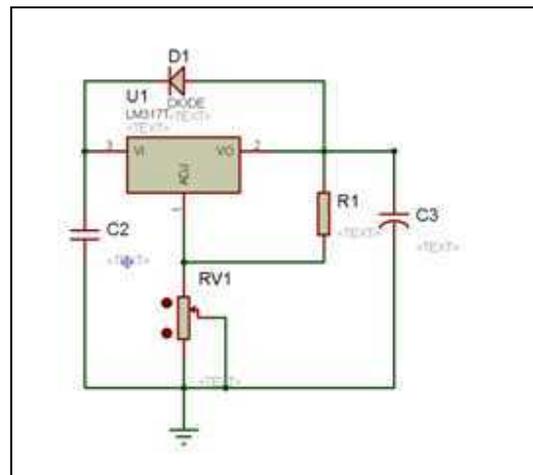


Fig. 10. Diagrama de conexión fuente de alimentación.

Debido a que la fuente principal recibe 12V provenientes de un transformador, rectificado a través de un puente de diodos, es necesario realizar el análisis respectivo para determinar el filtro capacitivo necesario a la entrada del circuito integrado que permita obtener una señal de similares características a la mostrada en la figura 11.

La fuente de alimentación secundaria deberá proveer una tensión de cinco voltios requerida para el correcto funcionamiento de los circuitos integrados y el micro controlador.

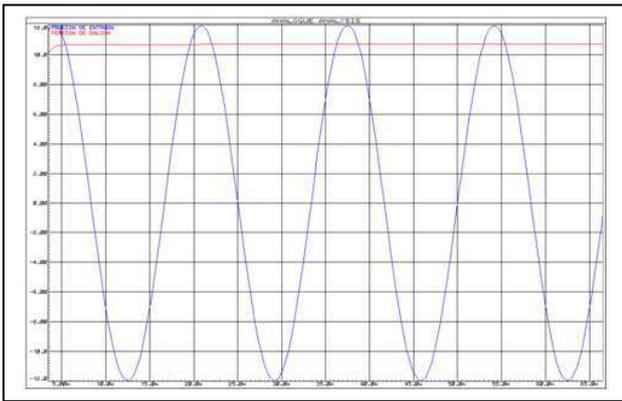


Fig. 11. Rectificador de onda completa con filtro capacitivo.

B6. Etapa de potencia: La conmutación del suministro de energía tanto de AC como DC para el sistema se la realizara a través de 4 relés electromecánicos, dispuestos de la siguiente manera: el primer relé conmutara la energía proveniente de la red de baja tensión hacia el equipo electrónico conectado, el segundo relé proveerá de energía a la fuente de alimentación principal, el tercer relé controlara el suministro de energía proveniente de la fuente de alimentación principal hacia el cargador de baterías y finalmente el cuarto relé conmutara entre la fuente de alimentación principal y la batería para brindar energía a la fuente de alimentación secundaria.

B7. Sistema de ajuste de parámetros: El ajuste de parámetros se lo realizara cuando se provoque una interrupción en el micro controlador, al detectarla el pic registrara el valor conectado en su entrada analógica correspondiente al sensor de corriente y almacenara este valor.

C. Implementación del supresor de energía en stand by

Una vez diseñados los sensores y habiendo definido las conexiones tanto de entrada como de salida del pic16f877A, se procede a implementar siguiendo el diagrama de conexiones de la figura 12.

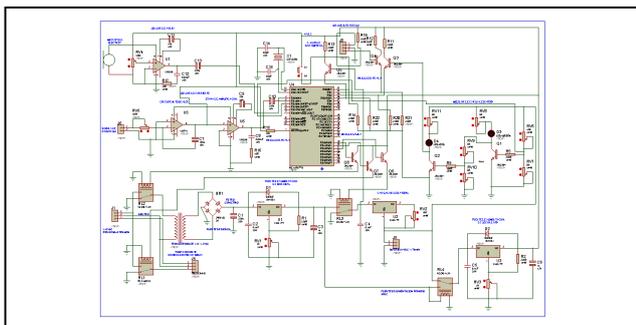


Fig. 12. Diagrama de conexión de supresor de energía en stand by.

Se deberá programar el pic de tal manera que su funcionamiento sea el siguiente:

- Cuando se presione el pulsador conectado a su entrada RB0 se producirá una interrupción permitiendo registrar el 5 valor de su entrada analógica correspondiente al sensor de corriente, cada vez que en la entrada analógica se presente dicho valor se deberá deshabilitar el suministro de energía al equipo electrónico conectado, así mismo se interrumpirá el paso de energía proveniente de la red de baja tensión hacia el transformador de 110 - 12 VAC.
- Al recibir una señal infrarroja o al detectar un aplauso, se deberá restituir el suministro de energía tanto al transformador como al equipo electrónico conectado.
- Al detectar una señal en la entrada conectada al medidor de carga de la batería se deberá iniciar el ciclo de carga activando el relé que se encuentra conectado entre la fuente de alimentación principal y el cargador de baterías.
- Una vez iniciado el ciclo de carga el pic deberá determinar a través de su entrada analógica conectada al primer divisor de tensión del medidor de carga el pico de voltaje generado cuando la batería se encuentra totalmente cargada.

D. Pruebas de funcionamiento

Se realizaron las pruebas de funcionamiento del supresor de energía en estado stand by utilizando tres equipos electrónicos: un televisor, un equipo de sonido y un computador de sobremesa.

Se registraron los siguientes consumos de energía mientras los equipos electrónicos se encontraban en modo stand by: televisor 127mA, equipo de sonido 313mA, computador de sobre mesa 98mA.

Al conectar el supresor de energía stand by entre la red de baja tensión y equipo electrónico se elimina el modo stand by de los equipos, y el consumo de energía es únicamente el generado por el supresor, un promedio de 42,3mA. También disminuyó el tiempo en el que se genera el consumo stand by debido a que el supresor de energía posee una batería recargable que le permite tener autonomía total de la alimentación proveniente de la red de baja tensión.

E. Ahorro de recursos energéticos y económicos

Tomando como referencia el valor de los consumos medidos en los equipos electrónicos durante el modo stand by, estimando el tiempo que cada uno permanece activo y el periodo que se encuentra en modo stand by; y cuantificando el consumo mensual generado por los equipos electrónicos en 30 días, se calcula un consumo de 27,9108kWh con un costo de \$1.95.

Al proceder de la misma manera pero tomando en cuenta los consumos al implementar el supresor de energía en estado stand by, el valor calculado es 1.584kWh con un costo de \$0.11.

III. CONCLUSIONES Y RECOMENDACIONES

A. Conclusiones

- El presente trabajo de investigación ha permitido la implementación de un supresor de energía stand by para equipos de media potencia con un alto porcentaje de ahorro tanto energético como económico, poniendo al alcance una herramienta practica que contribuya a la disminución del gasto innecesario de energía.
- Para la implementación del supresor de energía stand by la bobina de Rogowski como medidor de corriente presento facilidades tanto en su diseño como en su posterior elaboración y adaptación al sistema, además, presenta una alta linealidad con respecto a la corriente que se requiere medir; al poseer núcleo de aire no sufre de saturación brindando la flexibilidad de censar corrientes bajas como corrientes altas con la misma bobina.
- El supresor de energía stand by implementado ha permitido disminuir satisfactoriamente el consumo de energía stand by en equipos de media potencia en un porcentaje alrededor del 94.35 %.
- El utilizar una batería de respaldo que brinde autonomía total al sistema de la energía proveniente de la red de baja tensión incrementa en una proporción de 4:1 el ahorro energético generado por el supresor de energía stand by.

B. Recomendaciones

- Con el fin de obtener una bobina de Rogowski conforme a lo diseñado y que no presente mayores perturbaciones se deberá tener en cuenta que el espaciado entre las espiras deberá ser igual.
- La vida de útil del supresor de energía stand by se encuentra limitada por la utilización de relés electromecánicos, por lo que se sugiere realizar la implementación con relés de estado sólido, que presentan una respuesta más rápida y efectiva, y un ciclo de vida útil mayor; sin embargo, se deberá tomar en cuenta que su costo es superior a los relés electromecánicos.

IV. BIBLIOGRAFÍA

- [1]<http://www.iea.org/textbase/papers/2007>, Standby Summary
- [2]http://www.energystar.gov/index.cfm?c=tv_vcr.pr_crit_tv_vcr, TVs Key Energy Star product criteria
- [3]<http://www1.eere.energy.gov/femp/pdfs/eo13221.pdf>, Executive Order 13221 – 30 de julio del 2001
- [4]WARD, D. A, and J. Exon. “Using Rogowski coils for transient current measurements”, Engineering Science and Education Journal, 1993
- [5]RAMBOZ, J. D, “Machinable Rogowski coil. Design and calibration”, IEEE Transactions on Instrumentation and Measurement, vol. 45, no. 2, pp. 511–515, April 1996.
- [6]ARGÜESO, Martha, Estudio de una bobina de rogowski como sonda detectora de pulsos de alta frecuencia, febrero 2005

V. BIOGRAFÍA

David Agualsaca - Recibió el título de Ingeniero en Electrónica, Control y Automatización en la Escuela Politécnica del Ejército en el mes de julio de 2012. Sus investigaciones incluyen el diseño y la implementación de un supresor de energía en estado stand by para equipos electrónicos de potencia media.

Ing. Paúl Ayala - Ingeniero Electrónico en Automatización y control, Máster en Mecatrónica , actualmente candidato a PhD en Automática y Controles por la CUJAE Cuba, docente investigador Escuela Politécnica del Ejército de Ecuador. Sus áreas de interés son la electrónica de potencia y la eficiencia energética.

Ing. Wilson Yépez - Ingeniero Eléctrico, su área de interés es eficiencia energética y auditoria energética, ha pertenecido a grupos de investigación en eficiencia energética del CYTED, docente investigador de la Escuela Politécnica del Ejército.

Diseño de Hardware y Software de Systems on Chip empleando tecnología Xilinx EDK

Julio Cadena S., Gabriel Mollocana L, Hugo Ortiz, y Vanessa Vargas V.

Resumen—El presente artículo resume el proceso empleado para obtener el primer *System on Chip* (SoC) diseñado, desarrollado, y emulado en la Escuela Politécnica del Ejército (ESPE) y en el Ecuador. Se demostrará que combinando las ventajas del diseño sobre *Field Programmable Gate Arrays* (FPGAs) empleando la reutilización de *IP Cores* y plataformas, junto al uso de la tecnología de desarrollo Xilinx EDK, se puede diseñar tanto el *hardware* como el *software* de un *chip* de manera rápida y económicamente fiable. Además, se detalla el uso de la metodología *Platform Based Design* (PBD) y del concepto de co-diseño de *hardware* y *software* para diseñar las capas de *hardware*, sistema operativo y aplicación de un *chip*. La capa de *hardware* contiene una serie de *IP Cores* gobernados por un procesador *MicroBlaze* trabajando dentro de la arquitectura *CoreConnect* de IBM. Mientras que la capa de sistema operativo está conformada por *drivers*, librerías y el Sistema Operativo en Tiempo Real (RTOS) *Xikernel*. Por último, la capa de aplicación tiene la funcionalidad de controlar una planta de temperatura, mediante la selección de dos técnicas de control: *ON-OFF* o PID. Cabe destacar que el co-diseño se desarrolló considerando un adecuado enfoque conceptual, arquitectural, y metodológico.

Palabras Claves- *SoC*; *IP Cores*; *Sistemas Embebidos*; *MicroBlaze*; *RTOS*.

I. INTRODUCCIÓN

La tendencia de la tecnología actual está basada en dispositivos electrónicos o sistemas embebidos, que posean más funciones y un mayor rendimiento, consuman menos potencia, tengan un menor tamaño y un menor precio. Además, estos sistemas deben estar disponibles lo antes posible en el mercado de consumidores. Estas características motivaron a la industria electrónica a crear una nueva metodología en el diseño de circuitos integrados. De esta manera aparecen los *System on Chip* (SoC).

System on chip es una tendencia a la que se le ha dado gran importancia en países que basan su economía y desarrollo en la fabricación de productos de alta tecnología. El nivel más avanzado de la tecnología en el campo de diseño de *chips* se ha logrado, mediante la implementación de sistemas embebidos basados en SoCs sobre *Field Programmable Gate Arrays* (FPGA).

Los FPGAs facilitan el desarrollo de nuevos productos gracias a su reprogramabilidad en el momento mismo del diseño. La finalidad de estos dispositivos es permitir a los diseñadores de circuitos integrados plasmar sus ideas, en un menor tiempo, realizando constantes pruebas y cambios, hasta llegar al objetivo deseado. Para esto, los fabricantes de FPGA se esmeran en promover el diseño de herramientas que faciliten el diseño de plataformas de *hardware*, así como el desarrollo de herramientas para el desarrollo del *software* que se ejecutará sobre esta plataforma.

Cabe señalar que el desafío de los diseñadores de dispositivos electrónicos es integrar un mayor número de elementos en un simple *chip*, sin incrementar el tamaño del mismo, disminuyendo el tiempo de salida del producto al mercado (*time-to-market*) y aumentando el tiempo del producto en el mercado (*time-in-market*). De allí la importancia de los sistemas embebidos basados en SoCs que están diseñados para hacer alguna tarea específica, en lugar de ser un computador de propósito general para múltiples tareas.

En la actualidad, los productos basados en SoCs se encuentran abundantemente en el mercado, y van desde dispositivos portátiles, como los relojes digitales, celulares, reproductores de MP3, hasta grandes instalaciones estacionarias, luces de tráfico, controladores industriales y sistemas de control de las centrales eléctricas.

Por otra parte, el Ecuador, considerado un país en vías de desarrollo, ha estado tradicionalmente limitado en el diseño de tecnología debido a costos y a la falta de profesionales capacitados en este campo. Sin embargo con el uso de FPGAs se puede iniciar con el estudio, diseño e implementación de SoCs de forma económicamente fiable. De esta manera se augura que en un futuro cercano el Ecuador se convierta en desarrollador y exportador de tecnología.

II. FUNDAMENTO TEÓRICO

A. *System on Chip*

De acuerdo a Martin y Chang 2003, SoC es un circuito integrado complejo que integra la mayoría de elementos funcionales de un producto final completo dentro de un simple *chip* [1]. El uso de SoCs permite crear sistemas embebidos de menor tamaño y que incorporen mayor tecnología. La idea fundamental es convertir lo que hoy en día es un *Printed Circuit Board* (PCB)* con

Julio Cadena S., Gabriel Mollocana L., Hugo Ortiz, Vanessa Vargas V., Carrera de Ingeniería en Electrónica, Automatización y Control, Departamento de Eléctrica y Electrónica, Escuela Politécnica del Ejército, ESPE, Sangolquí, Ecuador, E-mails: juliocadena20@hotmail.com, resistron@hotmail.com, hortiz@espe.edu.ec, vcvargas@espe.edu.ec.

* *Printed Circuit Board*: Tarjeta de Circuitos Impresos que contiene

componentes discretos en un simple SoC integrado. Tradicionalmente, diferentes componentes eran colocados e interconectados sobre una tarjeta PCB con la finalidad de cumplir una función específica (Fig. 1).

Con la utilización de *Intellectual Property Cores (IP Cores)*, los *chips* individuales que conformaban los componentes en *hardware* fueron reemplazados por componentes virtuales, que cumplen las mismas funciones (Fig. 2). Agrupar los componentes dentro de un mismo *chip* disminuye notablemente el tamaño y consumo de potencia de los productos ofrecidos, obteniéndose una gran ventaja respecto a sistemas tradicionales.

Cabe señalar que los SoCs se basan en el diseño y reutilización de los bloques de propiedad intelectual *IP Cores* [2]. En la Fig. 3, se observa varios elementos que conforman un SoC, entre los que se destacan un procesador programable, memorias *on chip*, unidades de aceleración implementadas en *hardware*, interfaces con dispositivos periféricos, y aunque no consta en el gráfico, en un futuro podrían incluirse componentes analógicos y *opto/microelectronic mechanical system (O/MEMS)* [1].

B. IP Cores

Los *IP Cores* o Núcleos de Propiedad Intelectual son bloques con funciones preestablecidas, previamente probadas y verificadas por empresas desarrolladoras, para que posteriormente puedan ser integrados en sistemas SoC.

Una ventaja adicional de la reutilización de *IP Cores*, es que ofrecen una gran reducción en el riesgo de diseño de nuevos dispositivos al basarse en módulos pre-probados.

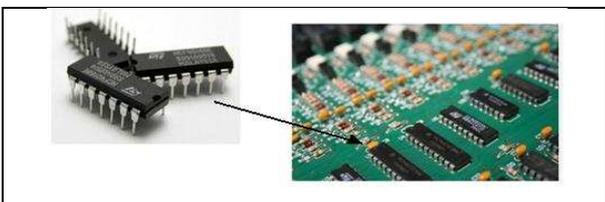


Fig. 1. Componentes Reales

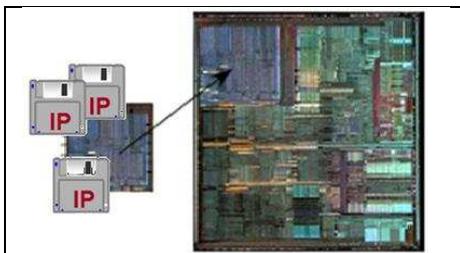


Fig. 2. Componentes Virtuales

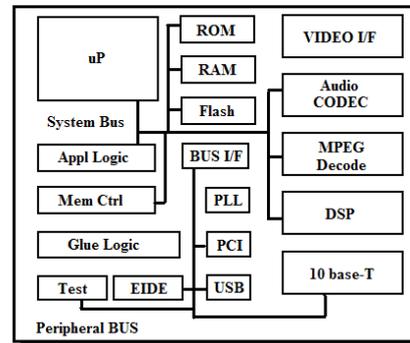


Fig. 3. System on Chip

Existen 3 tipos de *IP Cores*:

- *Hard Cores*
- *Soft Cores*
- *Firm Cores*

La Tabla I muestra un resumen de las características de cada tipo de *IP Core*.

C. Metodologías de Diseño

Las metodologías de diseño primarias de circuitos integrados se dividen en tres segmentos:

- Diseño Guiado por Tiempo (TDD)
- Diseño Basado en Bloques (BBD)
- Diseño Basado en Plataforma (PBD)

Los diseñadores prefieren utilizar la tecnología de Diseño Basado en Plataforma (PBD) puesto que permite disminuir el *time to market* expandiendo las oportunidades y la velocidad de distribución de sus productos derivados. Además, reduce varios riesgos involucrados en el diseño, facilitando la verificación de un SoC complejo debido a la gran reutilización de combinaciones de *IP Cores*.

Una plataforma está constituida por un conjunto de equipos y *software* básico, sobre el cual un grupo o familia de productos se pueden diseñar o construir gracias a que posee características comunes y una gestión integrada [1] (Fig. 4).

En la metodología PBD, el diseño agrega la reutilización de grupos de *IP Cores* en una arquitectura en lugar de mirar a la reutilización de *IP Cores* bloque por bloque [3]. La idea principal de la plataforma es simplificar el proceso de diseño.

Una vez analizados los conceptos de plataforma en la siguiente sección se va describir la plataforma utilizada en el desarrollo de este proyecto.

varios componentes discretos interconectados a través de rutas o pistas de material conductor.

TABLA I. RESUMEN DE LAS CARACTERÍSTICAS DE IP CORES

Tipo	Soft Core	Firm Core	Hard Core
NIVEL DE ABSTRACCION	Register Transfer Level (RTL), gate level	Gate level, layout	Layout
DESCRIPCION	VHDL, Verilog	Netlist ^a	Descripción de transistores
PORTABILIDAD	A todas las tecnologías	Limitada a tecnologías probadas	Optimizada a una tecnología específica
FLEXIBILIDAD	Alta	Limitada	Muy poca
PREVISIBILIDAD	Baja	Buena	Alta y definida por la tecnología
PROTECCION PROPIEDAD INTELECTUAL	Difícil	Fácil	Fácil

a. Netlist: Representación en lenguaje de descripción de hardware de la conectividad de un circuito.

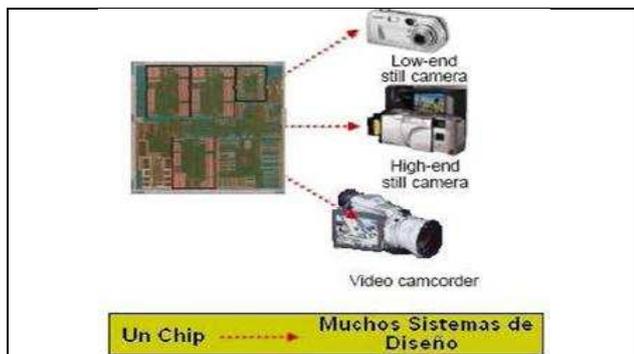


Fig. 4. Plataforma para diferentes equipos de electrónica de consumo

D. Co-Diseño de Hardware y Software

En el flujo o proceso de diseño convencional, grupos independientes de expertos diseñan el *hardware* y el *software* de un *chip*, sin que exista necesariamente cooperación entre ellos (Fig. 5a). Sin embargo en el diseño de SoCs se plantea un nuevo concepto, llamado “Co - Diseño”, en el cual el *chip* es diseñado por grupos de expertos en cooperación (Fig. 5b).

En el Co-diseño, el *hardware* y el *software* de un sistema embebido se desarrollan en paralelo, realizando constantes realimentaciones entre los equipos de diseño. El resultado es que cada parte puede tomar ventaja de lo que la otra puede hacer. La explicación de las fases del co-diseño se realizará junto con la implementación en la sección IV.

III. PLATAFORMA DE DESARROLLO XILINX SPARTAN-6 FPGA EMBEDDED KIT

A. Plataforma de Hardware

El Xilinx Spartan-6 FPGA Embedded Kit tiene como tarjeta de desarrollo el modelo SP605 [4]. Esta tarjeta

permite a los diseñadores de *hardware* y *software* emular sus diseños sobre el FPGA *Spartan 6 LX45T* (parte central de la Fig. 6). Cabe mencionar que este kit incluye toda la documentación del *MicroBlaze Processor Subsystem*, el cual es un SoC que puede ser utilizado como plataforma base para el desarrollo de proyectos, como es el caso del sistema implementado.

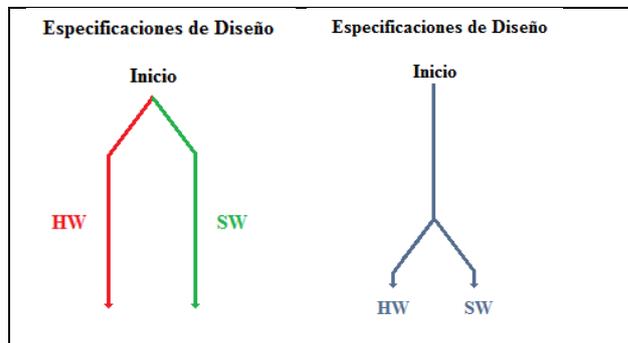


Fig. 5. (a) Flujo de Diseño Tradicional (b) Flujo de Co-Diseño



Fig. 6. Tarjeta de desarrollo SP605

B. Plataforma de Software

Está constituida por el *ISE Design Suite Embedded Edition 12.1*. Este *software* proporciona herramientas para el diseño embebido y una serie de *IP Cores* adaptados a las necesidades comunes de los desarrolladores. Una de sus herramientas principales es el *Embedded Development Kit* (EDK).

El EDK incluye *Xilinx Platform Studio (XPS)* (Fig. 7), para el diseño de *hardware*, y *Software Development Kit (SDK)* (Fig. 8) para el diseño de *software*. Así como, la documentación de la mayoría de *IP Cores* que se podrían necesitar en el diseño de SoCs con procesadores *PowerPC* y/o *MicroBlaze* [5 - 6].

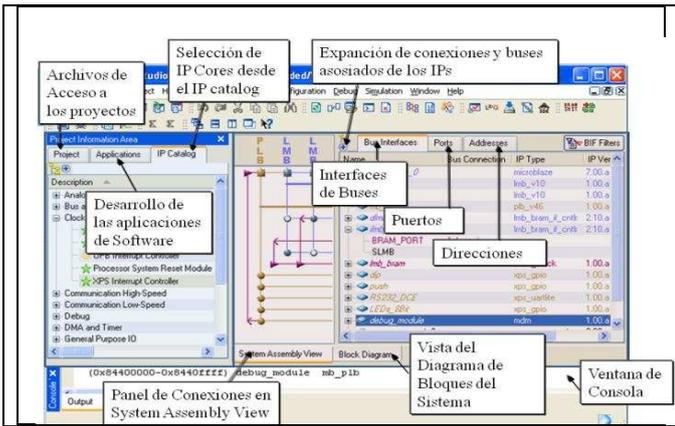


Fig. 7. Vista general del XPS

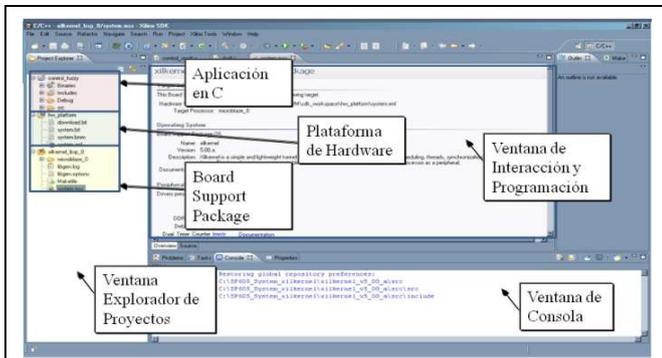


Fig. 8. Vista general del SDK

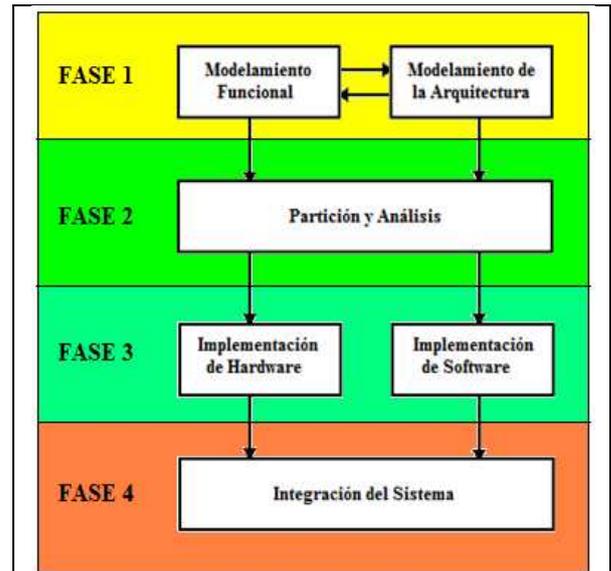


Fig. 9. Fases del Co-Diseño HW/SW

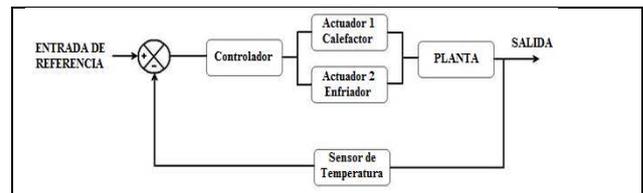


Fig. 10. Esquema de Proceso de Control para Planta de Temperatura

IV. IMPLEMENTACIÓN DEL CO-DISEÑO DE HARDWARE Y SOFTWARE

El SoC diseñado en este proyecto se basa en las fases del proceso de Co-diseño, (Fig. 9) propuestas por Martin y Chang en el libro *Surviving the SoC Revolution* de 1999.

A continuación se detallará cada fase con los resultados obtenidos en este proyecto:

A. Fase 1

1) Modelamiento Funcional

En esta fase se establece los requerimientos del producto, y se verifica las especificaciones del funcionamiento del sistema.

La planta que se desea controlar tiene las siguientes especificaciones técnicas: un rango de control de temperatura entre 40 y 65 grados centígrados, y un consumo de corriente de 1.35 [A].

El proceso de control de la planta se muestra en la Fig. 10. Donde, el elemento controlador está conformado por el SoC emulado sobre la tarjeta de desarrollo SP605.

Dadas las especificaciones de la planta, el SoC a diseñarse requiere:

En el *hardware*: Un procesador, memorias, buses, y periféricos de entrada/salida de propósito general, adquisición de datos, controlador de interrupciones, módulo de depuración, interfaz de comunicación serial y soporte para un Sistema Operativo en Tiempo Real (RTOS).

En el *software*: Un RTOS para el trabajo con hilos, semáforos e interrupciones, *drivers* para dispositivos de *hardware*, código de rutinas e hilos para realizar el control de la planta, y una Shell CLI (*Command Line Interface*) que permita la selección de varios sub-programas a través del ingreso de comandos.

2) Modelamiento de la Arquitectura

Una vez que las especificaciones funcionales están definidas se procede a escoger una arquitectura que ejecute las funciones del sistema. Generalmente esta arquitectura queda definida por la plataforma que se vaya a emplear.

Tal como se señaló la plataforma de desarrollo que se utilizó es XILINX SPARTAN-6 FPGA EMBEDDED KIT. Sus herramientas facilitan la implementación de una arquitectura de *hardware*, basada en el estándar

CoreConnect de IBM y en un procesador *Microblaze* para el procesamiento de la información y toma de decisiones. Esta arquitectura se define en el *software* XPS.

CoreConnect implementa un *Processor Local Bus* (PLB) para conectar el CPU a los periféricos, y un *Local Memory Bus* (LMB) para conectarlo a las memorias del sistema. Además, su topología es tipo bus, lo que significa que los *IP Cores* comparten una misma línea y protocolo de comunicación. La ventaja de utilizar esta topología es que si falla un elemento no genera el fallo de todo el sistema (Fig. 11).

B. Fase 2: Partición y Análisis

En esta fase se realiza una partición del modelo funcional sobre el modelo de la arquitectura. Es decir, se asigna las tareas del sistema a un recurso específico de *hardware*, o a un recurso de *software*.

El modelo funcional ha sido establecido en forma de capas, en base a las especificaciones necesarias del sistema, como se muestra en la Fig. 12.

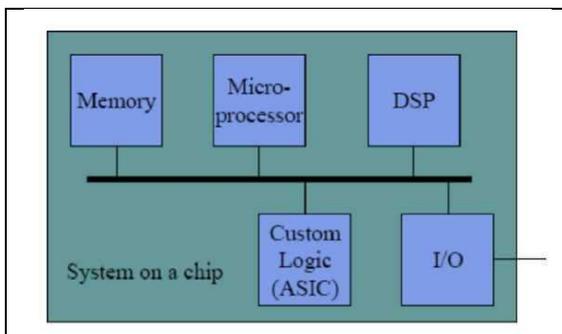


Fig. 11. SoC basado en topología BUS



Fig. 12. Vista en Capas del Diseño

- **CAPA HARDWARE:** Diseño realizado en XPS de la plataforma de *hardware*.
- **CAPA SISTEMA OPERATIVO:** BSP creado en SDK de la plataforma de *software*.
- **CAPA APLICACIÓN:** Aplicación de *software* en lenguaje C desarrollada en SDK.

La Capa de *Hardware* ejecutará las siguientes tareas:

- Adquisición de datos del sensor de temperatura – *XPS ADC core*.
- Manejo de actuadores de calefacción (Foco) y de enfriamiento (Ventilador) – *XPS GPIO core*.
- Interfaz de usuario RS232 – *UART_16550_core*.
- Controlador de memoria externa DDR3 – *MPMC DDR3 SDRAM*.
- Reloj del sistema – *clock generator*.
- Soporte para RTOS – *XPS Timer*.
- Generación de periodo de muestreo – *XPS Timer*.
- Controlador de interrupciones – *XPS Interrupt Controller*.
- Depuración del sistema – *Debug Module*.

Por otro lado, el *software* del sistema contiene las capas de Sistema Operativo y de Aplicación. Las funciones que cumple la Capa de Sistema Operativo, a través de las librerías del RTOS Xilkernel son:

- *Scheduling*
- APIs para hilos POSIX
- APIs para semáforos
- APIs para interrupciones
- *Drivers* de periféricos de *hardware*

En tanto que a la Capa de Aplicación, realizar las siguientes rutinas de *software* en lenguaje C:

- Interfaz de línea de comandos (*Shell CLI*).
- Control de temperatura ON-OFF.
- Control de temperatura PID.
- Gestión del reloj del sistema.
- Gestión de interrupciones.
- *Hardware Setup*.

C. Fase 3

1) Implementación de Hardware

Esta fase abarca el diseño de nuevos bloques de *hardware* y la integración de bloques reusables o *IP Cores*. Finaliza con la síntesis del código VHDL de la plataforma de *hardware* resultante.

Para crear el SoC controlador se tomó como referencia la plataforma *MicroBlaze Processor Subsystem*, basada en el procesador *MicroBlaze*. De esta plataforma se eliminó los *IP Cores* que no eran de interés. Además, se añadió otros *IP Cores* para complementar el sistema y se realizó nuevas configuraciones en algunos de los ya existentes.

a) Capa de Hardware

El procedimiento de diseño de la capa de hardware empleando las herramientas XPS es el siguiente:

- Personalización del *Microblaze Processor Subsystem*
- Asignación De Pines Del FPGA *Spartan 6* en el Archivo UCF
- Generación del Archivo .bit (*Bitstream*) de la Plataforma De *Hardware*
- Exportación de la Plataforma de *Hardware* al SDK

El SoC creado tiene el diagrama de bloques (Fig. 13) expresado a partir de la vista RTL que ofrece el XPS. En este diagrama constan los *IP Cores* listados en la Tabla II.

El mapa de memoria a través del cual el procesador *MicroBlaze*, accede a los registros internos de cada uno de estos *IP Cores* se muestra en la Tabla III.

Los resultados de la síntesis de este *hardware* se muestran en la Tabla IV.

De acuerdo a los datos proporcionados por el XPS se puede acotar que el grado de utilización del FPGA *Spartan 6* fue aproximadamente un 25% de su , como se

observa en la Tabla V. Es decir, esta tarjeta brinda la posibilidad de agregar gran cantidad de *hardware* que aumente las funcionalidades del sistema.

TABLA II. IP CORES PRESENTES EN LA CAPA DE HARDWARE

Nombre	IP Core	Versión
Debug_Module	mdm	1.00.g
Microblaze_0	microblaze	7.30.a
mb_plb	plb_v46	1.04.a
lmb	lmb_v10	1.00.a
Dlmb	lmb_v10	1.00.a
LocalMemory_Cntlr_D	lmb_bram_if_cntlr	2.10.b
LocalMemory_Cntlr_I	lmb_bram_if_cntlr	2.10.b
lmb_bram	bram_block	1.00.a
RS232_Uart_1	xps_uart16550	3.00.a
clock_generator_0	clock_generator	4.00.a
DDR3_SDRAM	mpmc	6.00.a
proc_sys_reset_0	proc_sys_reset	2.00.a
Interrupt_Cntlr	xps_intc	2.01.a
timer_xilkernel	xps_timer	1.02.a
timer_clock	xps_timer	1.02.a
timer_sample	xps_timer	1.02.a
PWM	xps_timer	1.02.a
ADC	xps_deltasigma_adc	1.01.a
gpio_ventilador	xps_gpio	2.00.a

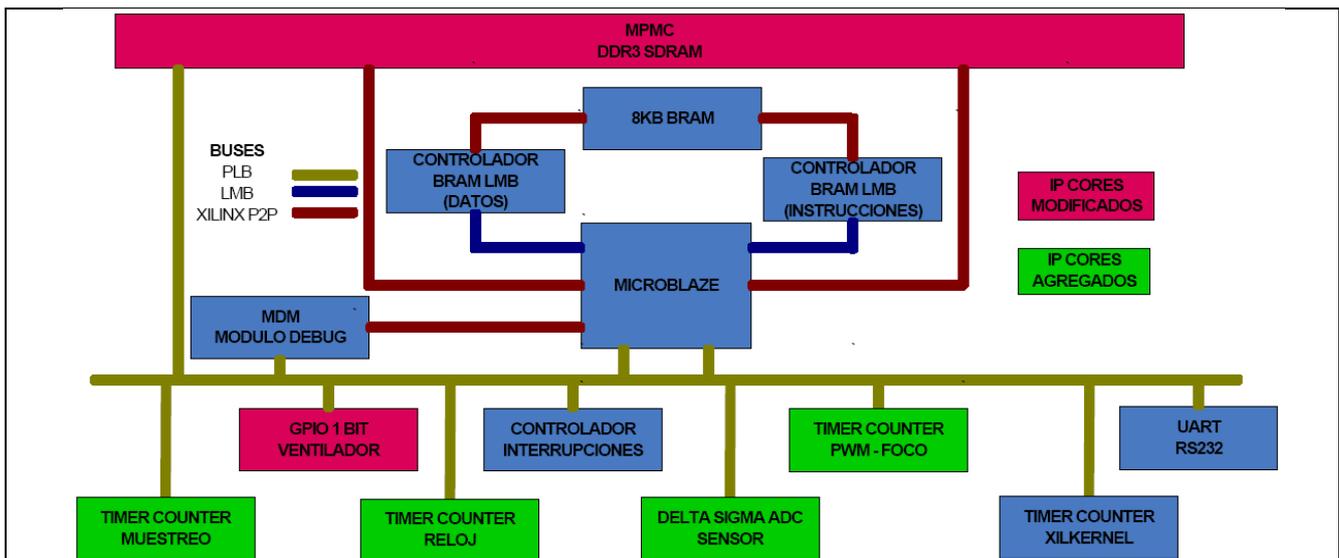


Fig. 13. Diagrama de Bloques del SoC

TABLA III. MAPA DE MEMORIA PARA MICROBLAZE

Nombre Módulo	Dirección Base	Dirección Superior
LocalMemory_Cntlr_D	0x00000000	0x00001fff
LocalMemory_Cntlr_I	0x00000000	0x00001fff
Debug_Module	0x84400000	0x8440ffff
RS232_Uart_1	0x83e00000	0x83e0ffff
DDR3_SDRAM	0x88000000	0x8fffffff
Interrupt_Cntlr	0x81800000	0x8180ffff
timer_xilkernel	0x83c00000	0x83c0ffff
timer_clock	0x83c40000	0x83c4ffff
timer_sample	0x83c20000	0x83c2ffff
PWM	0x83c60000	0x83c6ffff
ADC	0x80400000	0x8040ffff
Gpio_ventilador	0x81400000	0x8140ffff

TABLA IV. RESULTADOS DE LA SÍNTESIS DEL SOC

Resumen Síntesis XPS			
Reporte	Uso Flip Flops	Uso LUTs	Uso BRAMs
system	5403	5882	14
clock_generator_0_wrapper		1	
gpio_ventilador_wrapper	77	44	
adc_wrapper	217	183	
pwm_wrapper	361	344	
timer_sampler_wrapper	361	344	
timer_clock_wrapper	361	344	
timer_xilkernel_wrapper	361	344	
interrupt_cntlr_wrapper	192	162	
proc_sys_reset_0_wrapper	67	52	
ddr3_sdram_wrapper	918	1083	
rs232_uart_1_wrapper	370	423	

lmb_bram_wrapper			4
localmemory_cntrl_i_warppe	2	6	
localmemory_cntrl_d_warppe	2	6	
dldb_wrapper	1	1	
ilmb_wrapper	1	1	
mb_plb_wrapper	160	423	
microblaze_0_wrapper	1833	2001	10
debug_module_wrapper	119	120	

TABLA V. RESUMEN DE UTILIZACIÓN DEL DISPOSITIVO FPGA

Resumen de Utilización del Dispositivo			
Utilización de bloques lógicos	Uso	Disponible	Uso
Number of Slice Registers	4,810	54,576	8%
Number used as Flip Flops	4,809		
Number used as Latches	0		
Number used as Latch-thrus	0		
Number used asAND/OR logics	1		
Number of Slice LUTs	5,455	27,288	19%
Number used as logic	4,343	27,288	15%
Number used as Memory	263	6,408	4%
Number occupied Slices	2,076	6,822	30%
Number of LUT Flip Flop pairs used	5,753		
Number with an unused Flip Flop	2,167	5,753	37%
Number with an unused LUT	298	5,753	5%
Number of fully used LUT-FF pairs	3,288	5,753	57%
Number of unique control sets	384		
Number of slice register sites lost to control set restrictions	1,500	54,576	2%
Number of bonded IOBs	58	296	19%
Number of LOCed IOBs	58	58	100%
IOB Flip Flops	1		
Number of RAMB16BWERS	14	116	12%
Number of RAMB8BWERS	0	232	0%
Number of BUFIO2/BUFIO2_2CLKS	2	32	6%

2) Implementación de Software

En esta fase se realiza:

- La programación de la aplicación de *software* a través de un IDE, utilizando los *drivers* y librerías necesarios
- La compilación del código del programa, dado en lenguajes como C o C++, y
- Su almacenamiento en el núcleo del procesador.

El procedimiento de diseño empleando las herramientas SDK es el siguiente:

- Creación de un *Workspace* en SDK
- Importación de la Plataforma de *Hardware*
- Creación y Configuración del *Board Support Package* (BSP)
- Creación o Importación un proyecto de *Software*
- Descarga del archivo .bit (*bitstream*) de *hardware* al FPGA para emulación.

Los resultados en las capas Sistema Operativo y Aplicación fueron los siguientes:

a) Capa Sistema Operativo

El Board Support Package de esta capa contiene los *drivers* y librerías para el manejo de las funciones de *hardware*, y el RTOS *Xilkernel* para el trabajo con hilos, semáforos e interrupciones.

El sistema operativo es el *xilkernel* versión 5.00.a. En tanto que los *drivers* de los dispositivos periféricos del BSP se enlistan a continuación:

- ADC (dsadc)
- DDR3_SDRAM (mpmc)
- Debug_Module (uartlite)
- Interrup_Cntrlr (intc)
- LocalMemory_Cntrlr_D (bram)
- LocalMemory_Cntrlr_I (bram)
- PWM (tmrctr)
- RS232_Uart_1 (uartns550)
- gpio_ventilador (gpio)
- timer_clock (tmrctr)
- timer_sample (tmrctr)
- timer_xilkernel (tmrctr).

La configuración de los módulos de *Xilkernel* se define a través de parámetros en el archivo *system.mss* del proyecto.

b) Capa Aplicación

En la Capa de Aplicación del sistema se desarrolló un proyecto de *software* que contiene los ficheros que se describen en la Tabla VI. El fichero *Shell.c* contiene una *Shell* CLI que ejecuta varios comandos para interactuar con el usuario. Además permite enlistar y ejecutar hilos previamente probados al sistema. En este caso se enlistó los hilos de control *On-Off* y *PID* a la aplicación que se ejecutan con los comandos *run 0* y *run 1* respectivamente.

D. Fase 4: Integración del Sistema

Con el *hardware* y *software* desarrollados, se procede a ensamblar el sistema completo para la realización de pruebas de laboratorio. El FPGA Spartan 6 de la tarjeta SP605 fue configurado con el *bitstream* de *hardware* generado en XPS y el código de *software* creado en SDK.

La implementación de un producto final suele incluir emuladores y prototipos rápidos antes de la fabricación en serie, para verificar las funciones de *hardware* y *software* del sistema. En este proyecto se llega únicamente hasta la emulación del producto sobre la tarjeta SP605.

La Fig. 14 muestra en un diagrama de bloques la disposición física de elementos de la sistema completo.

TABLA VI. DESCRIPCIÓN DEL PROYECTO DE LA CAPA DE APLICACIÓN

ARCHIVO	DESCRIPCION
shell.c	Este código implementa una Shell CLI que contiene comandos básicos para interactuar con el sistema operativo, es capaz de cargar y ejecutar nuevos hilos. Se le ha cargado los hilos para control <i>on-off</i> y PID.
clock.c	Implementa un hilo que sirve de reloj del sistema capaz de ser seteado. Se ejecuta siempre en paralelo al resto de hilos.
control_on_off.c	Contiene el hilo para control on-off de temperatura y su bucle de control. Se lo ejecuta a través del ingreso del comando “run 0” en la Shell, y termina con la interrupción externa del pulsador de la tarjeta SP605.
control_pid.c	Contiene el hilo para control PID de temperatura y su bucle de control. Se lo ejecuta a través del ingreso del comando “run 1” en la Shell, y termina con la interrupción externa del pulsador de la tarjeta SP605.
control_header.c	Contiene funciones para realizar <i>setup</i> de <i>hardware</i> , lectura del sensor a través del ADC, inicializar el <i>timer</i> de muestreo y para el ingreso de números enteros. Estas funciones son usadas en diversas partes del código por lo que conforman una librería extra, asociada a la aplicación a través del archivo de cabecera “control_header.h”
control_header.h	Archivo de cabecera que contiene los prototipos de las funciones del archivo control_header.c, además de definiciones generales de la aplicación.
Lscript.ld	<i>Linker Script</i> de la aplicación. Asocia todas las secciones del programa a la memoria DDR3 externa de la tarjeta SP605. Define un tamaño de pila (stack size) de 2Kb necesario para ejecutar los hilos de control.

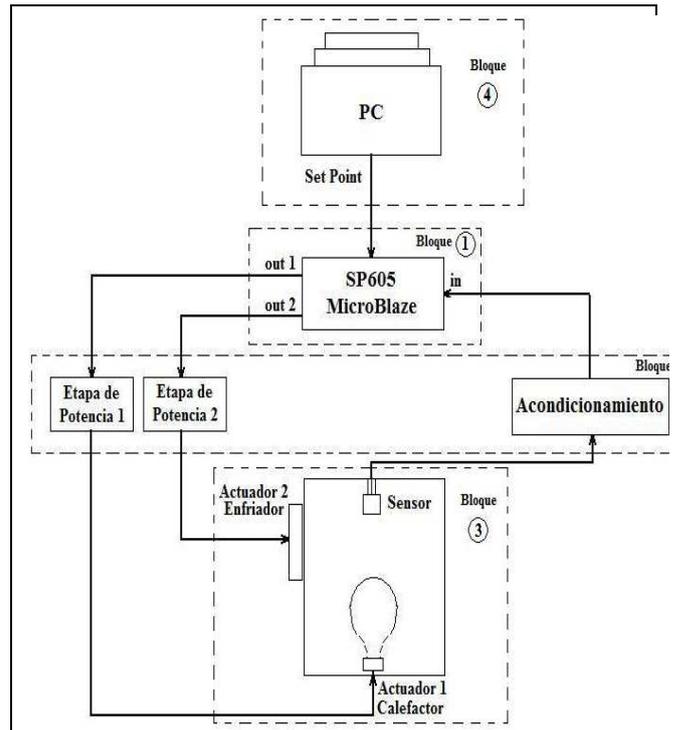


Fig. 14. Disposición Física de Elementos de la Aplicación

1) Descripción de Bloques

a) *Bloque 1.*- Este bloque corresponde a la plataforma de emulación SP605, sobre la cual se encuentra el SoC controlador que ha cumplido con las especificaciones del sistema.

b) *Bloque 2.*- Este bloque corresponde a la tarjeta de acondicionamiento de entradas y salidas, que contendrá los circuitos necesarios para trabajar con la planta de temperatura y la tarjeta SP605. Los circuitos externos implementados fueron:

- Dos etapas de potencia para los actuadores.
- Acondicionamiento para el sensor de la planta.
- *Hardware* externo necesario para trabajar con los *IP Cores* del SoC.

c) *Bloque 3.*- Corresponde a la planta.

d) *Bloque 4.*- Consiste de una terminal RS232 que sirva como interfaz de usuario, y permita el ingreso de comandos y la visualización de resultados. Se puede utilizar la consola del SDK o la *hyperterminal* de *Windows* para este propósito.

2) Ejecución del Sistema Integrado

Para ejecutar el sistema se debe configurar el FPGA con el *bitstream* de *hardware* y cargar el código del programa en la memoria. En la terminal RS232 se observará lo siguiente:

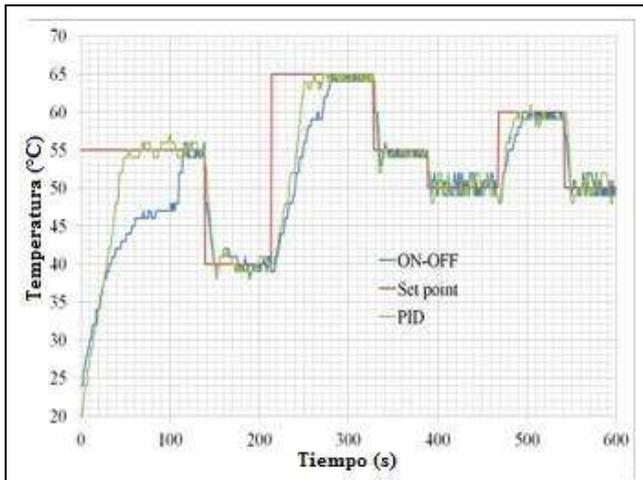


Fig. 15. Resultado control On-Off y control PID

SETUP: Plataforma de hardware inicializada correctamente.

Iniciando Xilkernel...

SHELL: Xilkernel inicializado

SHELL: Inicializando reloj...

RELOJ: Registrado gestor de interrupciones para el timer del reloj.

RELOJ: Configurando timer del reloj para generar interrupciones cada segundo ..

RELOJ: Interrupcion de reloj habilitada ...

shell> _

Para ejecutar las rutinas de control On-Off y PID se ingresa los comandos *run 0* y *run 1* respectivamente. Los resultados del control On-Off y del control PID se muestran en la Fig. 15.

Es importante señalar que si bien los resultados de ambos tipos de control son aceptables, se debería trabajar en la sintonización del controlador PID. Cabe recalcar que no se puso énfasis en esta parte puesto que el objetivo principal de este proyecto fue el crear un SoC bajo el enfoque de la metodología PBD. La aplicación de control de la planta de temperatura es solo un ejemplo de la capacidad y flexibilidad que se tiene al realizar el co-diseño de *hardware* y *software*.

V. CONCLUSIONES

El objetivo de crear un *System on Chip* (SoC) orientado a una aplicación de automatización y control que incluye un Sistema Operativo en Tiempo Real (RTOS), mediante el co-diseño de *hardware* y *software* fue cumplido a cabalidad.

La plataforma del sistema de control diseñado es fácilmente escalable para el desarrollo de nuevas aplicaciones de control.

La versatilidad que ofrece diseñar sobre *Field Programmable Gate Array* (FPGA) debe ser aprovechada

en el diseño de sistemas que satisfagan las necesidades de la sociedad ecuatoriana.

Se demostró que el concepto de co-diseño y el uso de FPGAs permiten al diseñador intervenir en la implementación de cada capa de un sistema embebido (*hardware*, sistema operativo, y aplicación). Esta característica permite realizar optimizaciones en cualquier capa y en cualquier momento del diseño, de forma económicamente fiable.

Por otro lado, se concluye que las herramientas de diseño con altas prestaciones, como las de Xilinx, constituyen un factor clave en la rápida implementación de SoCs. La ayuda que brindan al generar automáticamente la arquitectura de *hardware*, el mapa de direcciones, la asignación de pines, el *Board Support Package* (BSP) y los *test* de memorias y periféricos, disminuye enormemente la complejidad de un diseño.

Por último, se concluye que el presente proyecto fue el primer paso del Departamento de Eléctrica y Electrónica (DEEE) en la incursión hacia un nuevo modelo de negocios, que se basa en el desarrollo y exportación de tecnología SoC. Dentro de este ámbito se encuentran empresas desarrolladoras de *IP Cores*, arquitecturas y plataformas de *hardware*, RTOS, y soluciones basadas en FPGA.

VI. TRABAJOS FUTUROS

Utilizando como base el presente proyecto se presenta una lista de líneas de trabajo en el campo de diseño de SoCs que se recomiendan abordar. Estas son:

- Buses PCI con *IP Core PCIPLBv46 RC/EP y Bridge for PCI Express*
- *Networking* con *IP Core XPS LL TEMAC*.
- Sistema con dos procesadores utilizando *IP Cores XPS Mailbox* y *XPS Mutex*.
- Uso de protocolos de comunicación: Bus CAN, Ethernet Industriales, USB entre otros.
- Sistema que incluya *IP Cores* creados por el usuario.
- Depuración de *hardware* con *ChipScope Pro*
- Profundizar en el uso de Xilkernel
- Estudio de otros RTOS como Petalinux.
- Implementar técnicas de control adaptativo, difuso, o por redes neuronales en un SoC.
- Desarrollar control y monitoreo de procesos con HMI sobre un SoC.
- Estudio de la arquitectura AMBA de ARM.

RECONOCIMIENTO

Al ingeniero Byron Navas, por ser el mentor de este proyecto y la persona guía durante la etapa inicial.

BIBLIOGRAFÍA

- [1] MARTIN, grant y CHANG, henry, *Winning the SoC Revolution - Experiences in Real Design*, Kluwer Academic Publisher, Estados Unidos 2003, 311 páginas.
- [2] NAVAS, Byron, *Chips Diseñados en Ecuador*, Revista E-Ciencia ESPE, Edición 2, Diciembre 2009
- [3] MARTIN, grant y CHANG, henry, *Surviving the SoC Revolution - A Guide to Platform – Based Design*, Kluwer Academic Publisher, Estados Unidos 1999, 235 páginas.
- [4] XILINX, Inc., Getting Started with the Spartan-6 FPGA SP605 Embedded Kit, documento UG727 (v1.1), June 21, 2010.
- [5] XILINX, Inc., *Hardware and Demonstration Setup Guide*, documento UG526 (v1.4), Septiembre 24, 2009.
- [6] XILINX, Inc., EDK Concepts, Tools, and Techniques, documento UG683, 2009.

Generación de Transport Stream con Audio, Video y Datos de Interactividad para el Sistema de Televisión Digital Terrestre ISDB-Tb

Diego Villamarín, Gonzalo Olmedo, Román Lara y María Augusta Illescas

Resumen--El estándar de televisión digital terrestre, japonesa brasileña ISDB-Tb, permite transmitir múltiples programas de televisión con aplicaciones de interactividad y contenido en alta definición. En este artículo se detallan las pruebas de generación, transmisión y recepción del flujo de datos TS con información multimedia, audio, video y datos con aplicaciones de interactividad, utilizando herramientas de distribución abierta. Este artículo es una referencia inicial para quienes quieran empezar a experimentar de manera rápida, sencilla y a bajo costo, con la generación de TS con contenidos multimedia interactivos.

I. INTRODUCCIÓN

Ecuador adoptó oficialmente el estándar japonés-brasileño ISDB-Tb (*International System Digital Broadcasting, Terrestrial, Brazilian version*) para televisión digital terrestre (TDT) el 26 de marzo del 2010, el mismo que permitirá ofrecer una televisión abierta, gratuita y con mejores prestaciones [1].

La TDT permite revolucionar la forma de ver televisión, mejorar la calidad de imagen y sonido, interactividad con el televidente, más opciones de programas, recepción en dispositivos portátiles y móviles, son algunas de las nuevas posibilidades ofrecidas. En TDT es posible mezclar un número determinado de canales de video, audio y datos en un solo flujo de datos (TS – *Transport Stream*), los que son transmitidos por la capa física en una única señal robusta, que puede combatir los efectos de ruido impulsivo, desvanecimiento e interferencias. Al trabajar con una señal digital, los errores en la transmisión pueden ser corregidos y evitar interferencias y distorsiones en la pantalla. De esta manera, queda garantizada una óptima calidad de imagen y sonido y además la posibilidad de habilitarse la transmisión en alta definición (HD – *High Definition*) [2].

En el presente trabajo se explica la forma de generar el flujo de datos TS con información multimedia, audio, video y datos con aplicaciones de interactividad, para ser emitida por el Broadcaster. Son utilizadas herramientas de distribución abierta.

II. ESTÁNDAR ISDB-Tb

El TS de ISDB-Tb es el protocolo de transporte para audio, video y datos, definido para los sistemas que trabajan con el estándar MPEG-2 ISO/IEC 13818-1 [3], el mismo que genera un flujo de datos que se adaptan para comunicar o almacenar uno o más programas de televisión junto con datos adicionales.

*Departamento de Eléctrica y Electrónica de la ESPE.
(e-mail: dfvillamarin@hst.com.ec, gfolmedo@espe.edu.ec, ralar@espe.edu.ec, mailillescas@hst.edu.ec)

La función principal del TS es permitir la multiplexación sincrónica de video, audio y datos, lo cual se aprecia en la “Fig.1”.

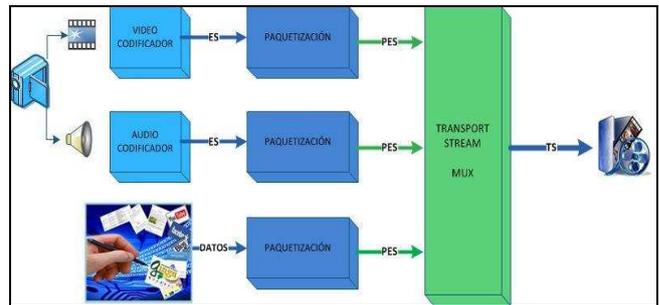


Fig 1. Multiplexación - Transport Stream.

En el sistema japonés ISDB-T la compresión de video y audio se hace con MPEG-2, mientras que en la versión brasileña MPEG-4 es empleado para la codificación del video y HE-AAC para el audio. Para ambos sistemas la generación y transporte del flujo de datos se utiliza MPEG-2 para la paquetización.

En la “Fig. 2” se puede observar que el TS se encuentra formado por flujos de datos ES (*Elementary Stream*) y PES (*Packetized Elementary Stream*) para audio y video.

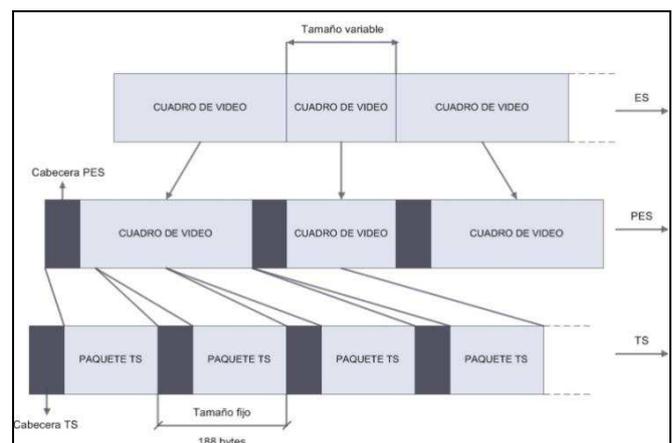


Fig 2. Formación de ES, PES y TS.

En la etapa de codificación el audio y video se comprimen de manera independiente con ACC y MPEG-4, respectivamente, formando cada uno de ellos un flujo de ES, el cual está organizado en paquetes de tamaño variable que

dependen de la calidad del video y del audio. Los bits provenientes del codificador de audio o video son estructurados en forma de paquetes PES. Estos paquetes tienen una cabecera inicial seguidos por la carga de audio, video o datos. Esta cabecera transporta información de datos presentes en la carga, tamaño del paquete PES y el tiempo para informar al decodificador cuando se debe presentar la información del video y del audio.

La compresión del paquete PES está relacionada con el tiempo del cuadro. La tasa de compresión de la señal de video y audio varía instantáneamente, el tamaño del paquete PES también es variable.

Los paquetes PES son divididos en paquetes menores con un tamaño fijo de 188 bytes, dando así origen al flujo de datos TS. Con paquetes de tamaño fijo es más fácil la detección de errores y la multiplexación de varios programas en un mismo flujo de datos. Por lo tanto, el flujo de datos del TS transporta las señales de audio y video, multiplexados y comprimidos junto con información adicional sobre el flujo de datos.

Así, el TS está formado por paquetes de tamaño fijo de 188 bytes, de los cuales 4 son de cabecera y 184 de carga; los cuales transportan diferentes tipos de información, como partes de PES, información sobre servicios, datos e información de relleno (paquetes nulos) utilizados para obtener una tasa de transmisión fija.

“Fig. 3” muestra como se encuentra formada la cabecera de un TS y cada uno de sus elementos los detallamos a continuación [4]:

- *Byte de sincronismo*: es utilizado como referencia del inicio del paquete TS, tiene un valor fijo de 47H (0100 0111 bits).
- *Transport error indicator*: indica si el paquete tiene errores, ocasionados durante la transmisión. Tiene valor de 1 cuando al menos 1 bit está errado, caso contrario tiene un valor de 0.
- *Payload unit start indicator*: en los paquetes nulos tiene un valor de ‘0’, para los paquetes que transportan las tablas del sistema asume ‘1’, cuando los datos de formación de las tablas se inician en este paquete es ‘0’. Cuando el paquete transporta información de audio y video, tendrá un valor de ‘1’. Si el paquete estuviera transportando el inicio de un paquete PES es ‘0’.
- *PID - Packet identifier*: identifica cada paquete del TS. El valor del PID depende del tipo de información que está transportando en su carga.
- *Transport priority*: cuando tiene valor de ‘1’ indica que el paquete que está transportando tiene mayor prioridad que los demás paquetes con el mismo PID.
- *Transport scrambling control*: indica si el contenido del paquete sufrió algún tipo de criptografía.
- *Adaptation field control*: indican si entre la cabecera inicial y la carga del paquete existe un campo especial llamado *adaptation field*. Dentro de la información que es transportada se encuentra el *Program Clock*

Reference (PCR). Esta referencia de tiempo hace que se tenga una correcta y síncrona decodificación al momento de la presentación de las señales de audio y video.

- *Continuity counter*: transporta el valor de un contador que es incrementado por cada paquete enviado con el mismo PID.

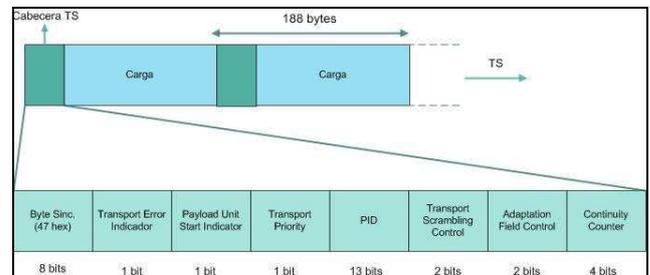


Fig 3. Cabecera de un paquete de TS.

En el proceso de multiplexación del TS se une información contenida en dos o más flujos diferentes, lo que se indica en el ejemplo de la “Fig. 4”. En la multiplexación de diferentes flujos se debe garantizar que el orden de envío de los paquetes de cada TS no sea alterado. Otro punto importante es que las tablas del nuevo flujo formado deben indicar correctamente todos los programas y componentes resultantes del proceso de multiplexación.

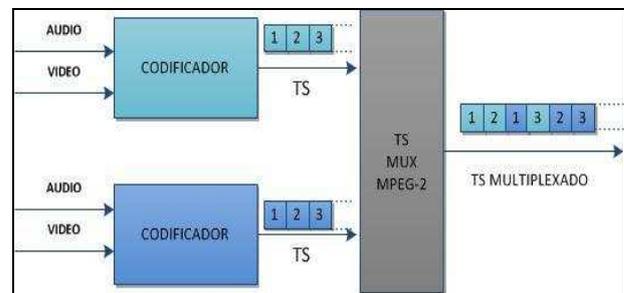


Fig 4. Multiplexación de dos TS.

Cada paquete que forma el TS posee una identificación individual, PID. Por lo tanto, no existe un valor de PID predeterminado para el video o el audio. Existen algunos paquetes que transportan información adicional de cómo está estructurado el flujo, identificando cuantos programas están siendo transmitidos, a que programa pertenecen los videos y audios, entre otras. Todo esto se coloca en las denominadas tablas de información del sistema, quienes poseen una estructura de formación bien definida y son transportadas en la carga de los paquetes. Cada tabla posee un valor de PID asociado, conforme se muestra en la “Tab. 1” [4].

TABLE I. VALORES DE PID.

Valor del PID	Descripción
0x0000	Paquetes que transportan a la tabla PAT (<i>Program Association Table</i>)
0x0001	Paquetes que transportan a la tabla CAT (<i>Conditional Access Table</i>)

0x0003-0x000F	Valores de PID Reservados.
0x0010	Paquetes que transportan a la tabla NIT (<i>Network Information Table</i>)
0x0011	SDT (<i>Service Description Table</i>) y BAT (<i>Bouquet Information Table</i>)
0x0012, 0x0026 y 0x0027	EIT (<i>Event Information Table</i>)
0x0013	RST (<i>Running Status Table</i>)
0x0014	TDT (<i>Time and Date Table</i>) y TOT (<i>Time Offset Table</i>)
0x0011 – 0x1FFE	Otras tablas, excluyéndose PAT, CAT, NIT y paquetes nulos
0x0022	PCAT (<i>Partial Content Announcement Table</i>)
0x0024	BIT (<i>Broadcaster Information Table</i>)
0x0025	NBIT (<i>Network Board Information Table</i>) y LDT (<i>Linked Description Table</i>)
0x1FFF	Identificación de los paquetes nulos.

Adicionalmente, existen las tablas PSI/SI (*Program Specific Information / Service Information*), que permiten al receptor identificar y decodificar correctamente los programas que forman un TS. Por ejemplo la tabla PAT, asocia cada flujo de programa a un PID de los paquetes que transportan a su PMT. La PMT a su vez es una tabla que enlista los PID's de los paquetes de audio, video, datos, PCR, entre otras, que están asociadas a un determinado programa. En las "Tab. 2 y 3" se muestran las funciones de las principales tablas PSI y SI.

TABLE II. TABLAS PSI PRINCIPALES DEL SISTEMA ISDB-Tb.

Nombre	Significado/ Función
PAT	Tabla de Asociación de programas Asocia cada programa a un PID de la PMT.
PMT	Tabla de Mapeo de Programas Especifica los componentes de un programa o servicio.
CAT	Tabla de acceso condicional Información sobre el acceso condicional a los programas.

TABLE III. TABLAS SI PRINCIPALES DEL SISTEMA ISDB-Tb.

Nombre	Significado/ Función
AIT	Tabla de información de aplicación. Transmite información y control sobre las aplicaciones transmitidas en el flujo.
BIT	Tabla de información de radiodifusor. Designa las unidades radiodifusoras y los parámetros SI para cada una de ellas.
EIT	Tablas de información de eventos. Transporta información sobre los eventos existentes en cada servicio y su orden cronológica de exhibición.
NIT	Tabla de información de red. Transporta información sobre la formación del TS y sobre su medio de transmisión.
RST	Tabla de estado de evento. Permite la actualización del estado de eventos, por ejemplo cuando hay alteraciones en el horario de programación.
SDT	Tabla de descripción de servicios. Lista e identifica los servicios existentes en un TS.
TDT	Tabla de fecha y horario. Informa la hora y la fecha al sistema.
TOT	Tabla de cambio de fecha y hora. Informa al receptor la hora, fecha y huso horario.

III. GENERACIÓN DE TRANSPORT STREAM

Para la generación del TS se requiere una PC que trabaje con el sistema operativo GNU/Linux, y que cumplan con las características mínimas que se describen en la "Tab. 4".

TABLE IV. REQUERIMIENTOS PARA GENERACIÓN TS.

Hardware	Software
	Sistema Operativo GNU/Linux Ubuntu 9.04 o superior
Computador tipo PC: Procesador: Dual-Core Memoria RAM: 1GB Disco duro: 160 GB	OpenCaster2.4: -Compilador de C -Compilador de GCC -Python

El software que se utilizó para la generación de TS es OpenCaster, desarrollado por AVALPA Digital Engineering SRL [5]. Esta herramienta permite generar el TS MPEG2 para el sistema DVB. Las modificaciones para trabajar con ISDB-T fueron realizadas por investigadores del laboratorio de LIFIA en la Universidad de la Plata en Argentina [6].

En la "Fig. 5" se puede observar el proceso de generación de un TS para un servicio con interactividad, para lo que es necesario contar con un archivo multimedia (video + audio) con extensión AVI y una aplicación interactiva desarrollada en GINGA NCL o GINGA Java.

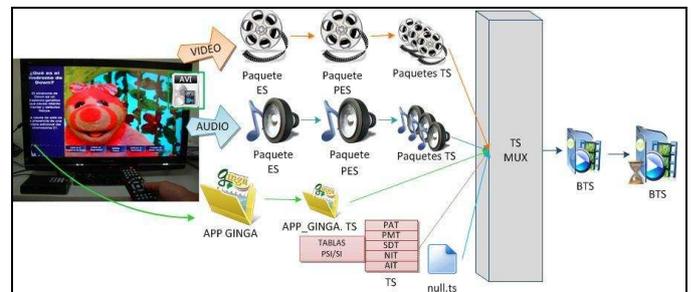


Fig 5. Proceso de generación de un TS con un servicio e Interactividad.

Para el proceso de codificación se parte de una fuente común de audio y video, pero cada uno de ellos son codificados de manera independiente, lo que se puede observar en la "Fig. 6". Para codificar el video y el audio utilizamos los códigos del "Listado 1 y 2", respectivamente, cuyos parámetros se detallan en las "Tab. 5 y 6", respectivamente.

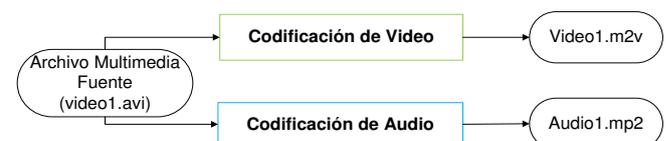


Fig 6. Codificación de audio y video por separado.

```
ffmpeg -i video1.avi -an -vcodec mpeg2video -f mpeg2video -s 1920x1080 -r 25 -aspect 16:9 -deinterlace -b 8000k -maxrate 8000k -minrate 8000k -bf 2 -bufsize 1835008 video1.m2v
```

Listado 1. Codificación de video.

```
ffmpeg -i input.avi -vn -ac 2 -acodec mp2 -f mp2 -ab 128000 -ar 48000 audio1.mp2
```

Listado 2. Codificación de audio.

“Fig. 7”, muestra el proceso de paquetización en dos etapas, la primera para la conversión de paquetes ES a paquetes PES y la segunda para la conversión de los paquetes PES a paquetes TS de tamaño fijo de 188 bytes.



Fig 7. Paquetización de audio y video.

TABLE V. PARÁMETROS CODIFICACIÓN VIDEO.

Parámetro	Descripción
-i	Archivo fuente de audio y video en formato .avi
-an	No audio, ignora a la señal de audio si es que está presente en la entrada.
-vcodec	Códec de video, en este caso se trata de mpeg2video que es el códec que se necesita para que sea compatible con la señal de Transport Stream.
-f	Formato de salida, en este caso el formato que se necesita es mpeg2video.
-s	Resolución del video en pixeles, ejemplo 1920x1080.
-r	Número de frames por segundo. El que utilizaremos para nuestro estándar es de 25 fps.
-aspect	Indica el aspecto de la presentación en la pantalla.
-deinterlace	Define una opción para desentrelazar imágenes.
-b	Tasa de bits de la señal codificada en Kbps, para mantenerla constante se coloca el mismo parámetro en maxrate y minrate, que son las tasas máximas y mínimas respectivamente.
-bf	Número de cuadros del tipo b para cada GOP
-bufsize	Tamaño del buffer en bits. Esta cantidad está directamente relacionada con el buffer VBV (video buffer verifier) mediante la siguiente expresión: $vbv_buffer_size * 1024 * 16 = buffer_size = 1835008$, donde el vbv_buffer_size es 112.
video1.m2v	Nombre del archivo generado.

TABLE VI. PARÁMETROS CODIFICACIÓN AUDIO.

Parámetro	Descripción
-i	Archivo fuente de audio y video en formato .avi
-vn	No video, ignora a la señal de video si es que está presente en la entrada.
-ac	Define el número de canales. Por defecto es igual a 1.
-acodec	Códec de audio, en este caso se trata de mp2 que es el códec que necesitamos para que sea compatible con nuestra señal de Transport Stream.
-f	Formato de salida (mp2).
-ab	Tasa de bits de la señal de audio en bits por segundo. En este ejemplo la tasa de bits es de 128kbps.
-ar	Define la frecuencia de muestreo de la señal de audio. La frecuencia por defecto es de 44100 Hz.
audio1.mp2	Nombre del archivo generado.

Para el proceso de paquetización del video se utiliza el comando `esvideo2pes`, que permite pasar el archivo ES `video1.m2v` al archivo PES `video1.pes`. Para el proceso de paquetización del TS de video se utiliza el comando `pesvideo2ts`, que permite pasar el archivo PES `video1.pes` al archivo TS `video1.ts`. Los códigos de paquetización PES y TS se muestran en el “Listado 3” y en la “Tab. 7” se muestran los parámetros que se requieren para crear el archivo TS.

```
$ esvideo2pes video1.m2v > video1.pes
$ pesvideo2ts 2065 25 112 9200000 0 video1.pes > video1.ts
```

Listado 3. Codificación PES y TS de video.

TABLE VII. PARÁMETROS PESVIDEO2ES.

Valor del parámetro	Descripción
2065	Número de PID asignado al video.
25	Número de Frames por Segundo.
112	Es el valor del VBV (Video Buffer Verifier). En este caso el valor será fijo ya que así está definido en el estándar MPEG-2.
9200000	Es el ancho de banda de la señal de Transport Stream. Es recomendado que el ancho de banda sea un 15% más grande que la tasa de bits de la señal de video definida en la función <code>ffmpeg</code> . En este caso $8000k + (15\% \text{ de } 8000K) = 9200K$
0	Indica que el video no va a estar en un loop.
video1.pes	Video PES a ser convertido.
Video1.ts	Video de salida en formato TS.

El audio es paquetizado en PES y TS de forma similar que el video. Los códigos de paquetización PES y TS se muestran en el “Listado 4” y en las “Tab. 8 y 9” se muestran los parámetros que se requieren para crear cada uno de estos archivos.

```
$ esaudio2pes audio1.mp2 1152 48000 384 3600 > audio1.pes
$ pesaudio2ts 2075 1152 48000 384 0 audio1.pes > audio1.ts
```

Listado 4. Codificación PES y TS de video.

Para generar el carrusel de objetos para los datos de Interactividad, se crea una carpeta que contiene la aplicación `Ginga`. Tanto la carpeta como el archivo principal de la aplicación `Ginga`, deben tener el nombre que se haya definido en la tabla AIT.

La herramienta `oc-update.sh` genera el carrusel de objetos con el código del “Listado 5”, lo que genera el archivo `app_ginga.ts`. En la “Tab. 10” se describen los parámetros requeridos para la generación de interactividad.

```
$ oc-update.sh app_ginga 0x0C 1 2004 2
```

Listado 5. Carrusel de objetos para los datos de Interactividad.

TABLE VIII. PARÁMETROS ESAUDIO2PES.

Valor del parámetro	Descripción
audio1.mp2	Audio ES a ser convertido.
audio1.pes	Audio convertido a PES.
1152	Número de muestras por frame.
48000	Frecuencia de muestreo, debe ser la misma que se definió en el ES.
384	Tamaño del frame de audio.
3600	Desplazamiento del PTS (Presentation Time Stamp), se define para poder sincronizar con el video.

TABLE IX. PARÁMETROS PESAUDIO2TS.

Valor del parámetro.	Descripción
2075	Número de PID asignado al audio.
1152	Número de muestras por frame, se debe mantener el valor que se definió en el PES.
48000	Frecuencia de muestreo, se debe mantener el valor que se definió en el PES.
384	Tamaño de frame de audio, se debe mantener el valor que se definió en el PES.
0	Indica que el audio no va estar en un loop.
audio1.pes	Audio PES a ser convertido.
audio1.ts	Audio de salida ya en formato TS.

TABLE X. PARÁMETROS PARA LA GENERACIÓN DE INTERACTIVIDAD.

Parámetro	Descripción
app_ginga	El directorio donde está la aplicación. También define el nombre del archivo generado.
0x0C	El association_tag del carrusel generado.
1	El número de versión de los módulos generados.
2004	El PID en el que se envía el carrusel.
2	El identificador del carrusel.

Para la generación de tablas PSI/SI, se lo hace mediante un script en python creado por LIFIA [6]. Al compilar este script se obtiene las secciones de la tabla en paquetes, las mismas que son necesarias para la multiplexación, ya que contienen información básica para que el TS pueda ser transmitido. El script, debe ser guardado en un archivo con el nombre "tablas.py", dentro del mismo directorio donde se encuentran el resto de archivos generados anteriormente.

Para ejecutar el archivo "tablas.py", se debe abrir el terminal, ingresar al directorio donde se encuentran todos los archivos y escribir el código del "Listado 6", que lo copilará y ejecutará. Se generan los archivos que se muestran en la "Tab. 11".

```
$ chmod u+x tablas.py
$ ./tablas.py
```

Listado 6. Generación de Tablas.

TABLE XI. SECCIONES Y PAQUETES TS GENERADOS POR LAS TABLAS.

Secciones	Paquetes TS
nit.sec	nit.ts
pat.sec	pat.ts
sdt.sec	sdt.ts
ait.sec	ait.ts
pmt.sec	pmt.ts

Hasta ahora se ha generado los flujos de transporte de las señales de audio, video, datos de interactividad y de las tablas PSI/SI. Se genera un archivo vacío "null.ts", el cual guardara los paquetes nulos para completar el ancho de banda que se transmite en los 6MHz.

En la "Fig. 8" se observan gráficamente los archivos necesarios para la multiplexación. Además, indica que después de la etapa de multiplexación se tiene que sincronizar el TS y con esto finalmente se obtiene a la salida el BTS (Broadcast Transport Stream), listo para ser transmitido por el Broadcaster. Para multiplexar se usa el comando tscbrmuxer en el código del "Listado 7", cuyos parámetros se muestran en la "Tab. 12".

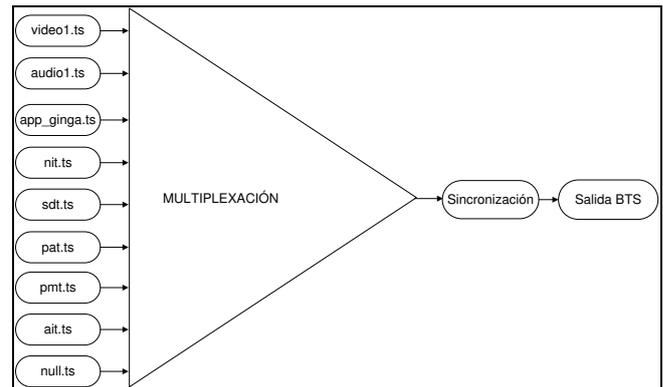


Fig 8. Proceso de Multiplexación.

Listado 7. Generación de BTS.

```
$ tscbrmuxer 1200000 b:15040 pat.ts b:15040 pmt.ts b:3008 sdt.ts b:3008 nit.ts b:3008 ait.ts b:1000000 app_ginga.ts b:9200000 video1.ts b:188000 audio1.ts b:20534198 null.ts > audiovideo1.ts
```

TABLE XII. Parámetros tscbrmuxer.

Valor del Parámetro	Descripción
1200000	Es la cantidad de paquetes a multiplexar. El sistema ISDB-T transmite cerca de 20000 paquetes por segundo. Para este ejemplo la duración del video es de un minuto, con lo cual, si el archivo generado es de cerca de 60 segundos se va a necesitar 1200000 paquetes.
b: 15040	Tanto la PAT como la PMT, se quiere enviarla al menos 10 veces por segundo. Sabiendo que cada una de las tablas entra en un solo paquete de 188 bytes, tomando en cuenta que se tiene que enviar 10 paquetes por segundo y cada paquete es de 188 bytes * 8 = 1504 bits.
b: 3008	NIT, SDT y AIT, para llegar a este valor se sigue un análisis similar al de la PAT y la PMT, a diferencia que

	estas tablas son enviadas 2 veces por segundo.
b: 1000000	Es el ancho de banda que se desea dar para la transmisión de los paquetes de la aplicación interactiva.
b: 9200000	Es el ancho de banda del video que ya se definió previamente en el proceso de paquetización.
b: 188000	Es el ancho de banda del audio que ya se definió previamente en el proceso de paquetización.
b: 20534198	Es el ancho de banda asignado a los paquetes nulos, el sistema ISDB-T tiene un ancho de banda fijo de 29.958.294 bps. Para determinar este valor se debe realizar el siguiente calculo: $29958294 - 15040 * 2 - 3008 * 2 - 9200000 - 188000 = 20534198$.
audiovideo1.ts	Es el nombre del archivo de salida .ts

En el proceso de multiplexación se cambia la posición de los paquetes de video, por lo tanto la llegada de los mismos serán imprecisos en el STB. Para solucionar este problema se usa la herramienta tsstamp, para sincronizar el audio y el video utilizando el código del "Listado 8".

```
$ tsstamp audiovideo1.ts 29958294 > videofinal1.ts
```

Listado 8. Sincronización.

Para la generación de múltiple programación se realiza el proceso detallado anteriormente para los n audios, videos y datos que se deseen transmitir. En el proceso de multiplexación se agrega todas las fuentes de los archivos multimedia que se vayan a transmitir. También hay que tener en cuenta que se debe agregar una nueva tabla PMT para la programación del nuevo servicio y en el caso de que este canal tenga una aplicación interactiva, también crearía una nueva tabla AIT. En la "Fig. 9", se muestra un ejemplo de la generación de TS que contiene dos programas de audio y video con interactividad independiente cada uno.

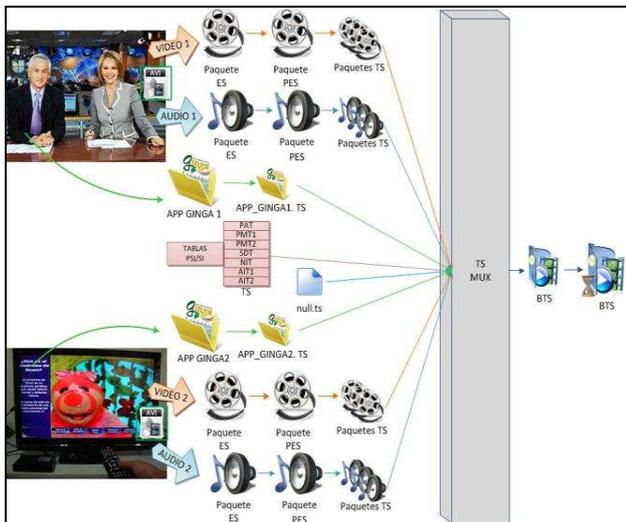


Fig 9. Generación Transport Stream con dos servicios e interactividad.

IV. PRUEBAS DE RECEPCIÓN

El TS generado es cargado y transmitido a través del modulador ISDB-T Dektect DTA-115. "Fig. 10", muestra la recepción de un servicio de TDT en alta definición. En la parte

superior izquierda de la imagen se puede ver el número (5) y el nombre del canal ESPETV1.

El decodificador (STB - Set Top Box) descarga automáticamente la aplicación interactiva. La "Fig. 11" muestra que en la parte inferior derecha de la pantalla aparece una barra con un proceso para indicar que se está cargando la aplicación.

En la "Fig. 12", se puede observar la aplicación interactiva que contiene una Guía Hospitalaria de Quito, en la cual el televidente puede acceder a información como dirección, teléfonos y especialidades de los hospitales más importantes de la ciudad.



Fig 10. Recepción de un servicio de TV digital.



Fig 11. Proceso de carga de una aplicación interactiva.



Fig 12. Aplicación Interactiva Guía Hospitalaria.

V. CONCLUSIONES

En este artículo se presentó una prueba de transmisión y recepción del sistema ISDB-Tb. En la cual se determinó la metodología para la generación del TS con audio, video y datos de interactividad utilizando el middleware Ginga.

Se presentaron con detalles conceptos e informaciones necesarias para la generación de flujos de datos TS, volviéndose una referencia importante para aquellas personas que quieran iniciar sus investigaciones en esta área, ya que la solución que se presenta para la generación de TS se lo hace en software libre que está al alcance de todos.

VI. REFERENCIAS

- [1] Superintendencia de Telecomunicaciones Ecuador, “Adopción del estándar para TDT”, <http://www.supertel.gob.ec/tdt-ecuador/>, 2010, Fecha de consulta 10-01-2011.
- [2] Televisión Digital Argentina, “Ventajas Televisión Digital”, http://www.minplan.gov.ar/html/tv_digital/a.php, 2010, Fecha de consulta 10-01-2011.
- [3] ISO/IEC 13818-1, “MPEG-2”, http://webstore.iec.ch/preview/info_isoiec138181%7Bed3.0%7Den.pdf, Tercera Edición 2007-10-15, Fecha de consulta 28-05-2011.
- [4] ABNT NBR 15603-2, “Televisão Digital Terrestre - Multiplexação e serviços de informação (SI) Sintaxes e definições da informação básica de SI”, primeira edição, Dezembro 2.007, Fecha de consulta 28-05-2011.
- [5] OpenCaster the free digital tv software, “Descarga del manual de OpenCaster”, <http://www.avalpa.com/the-key-values/15-free-software/33-opencaster>, Fecha de consulta 15-11-2010.
- [6] OpenCaster para SADTV Lífia, “Manual de OpenCaster para SADTV”, <http://wiki.ginga.org.ar/lib/exe/fetch.php?media=lifia:guiaopencaster.pdf>, Fecha de consulta 16-11-2010.

Desarrollo de aplicaciones para TDT con GINGA-J

Alulema D.

Abstract— This article is an introduction to the events that led to Ecuador to the adoption of ISDB-Tb standard for digital terrestrial television, and is considered an analysis of the Ginga middleware, and especially Ginga-J for developing interactive applications and finally presents an application developed using Netbeans.

I. INTRODUCTION

La televisión, merecida o inmerecidamente ha tomado un lugar preponderante en los hogares ecuatorianos, constituyéndose en el principal medio de entretenimiento y acceso a la información, pero se ha estancado en su desarrollo, considerando que sus 2 grandes revoluciones fueron la incorporación del color y el teletexto. Es así que el Ecuador el 26 de marzo del 2010, adopta el estándar ISDB-T, para la transición, de la televisión analógica a la televisión digital terrestre (TDT), con lo que se llega a la tercera revolución en la televisión, dando la posibilidad al usuario de elegir lo que quiere ver y cuando lo quiere ver, además le ofrece interactividad empleando un canal de retorno, integrando así contenidos gubernamentales, educativos, de salud, comerciales, etc.; lo que abre un nuevo mundo de oportunidades para quienes las saben aprovechar, ya que es necesario el desarrollo de aplicaciones interactivas, para lo cual el estándar ISDB-T, incorpora el middleware Ginga, para su desarrollo empleando NLC-LUA o JAVA.

II. LA TDT EN EL ECUADOR

Dentro de la perspectiva del actual gobierno por incluir nuevas tecnologías de información (TIC's), la Televisión Digital Terrestre, tiene su espacio, por lo que el Presidente de la República en decreto ejecutivo 681 del 18 de octubre del 2007, delegó a la SUPERTEL, el análisis, las pruebas y recomendaciones para definir el estándar más adecuado para la realidad del Ecuador; es así que se estableció contacto con el Gobierno de Japón y la Comunidad Europea, para el préstamo de equipos de transmisión de televisión digital para los estándares ISDB-T y DVB-T.

Las pruebas con los equipos se llevaron a cabo el 9 de diciembre del 2008, con los equipos proporcionados por el Gobierno de Japón para el estándar ISDB-T; el 11 de febrero del 2009, con los equipos proporcionados por la Comunidad Europea, para el estándar DVB-T; el 22 de abril del 2009, se adaptan los equipos para ISDB-T para que funcionen con SBTVD (Brasileño) y por último el 24 de Junio del 2009, se prueban los equipos para el estándar DTMB, Chino.

Alulema D., es docente en el Departamento de Eléctrica y Electrónica de la Escuela Politécnica del Ejército. (cell: 098622881, e-mail: darwin_oafotmail.com)

La SUPERTEL presentó el informe en el que recomendaba adoptar el estándar ISDB-T, con lo que el 26 de Marzo del 2010 el CONARTEL acepta la recomendación para adoptar el estándar ISDB-T, en su versión internacional, por prestar una mejor calidad de señal, mayor número de canales; interacción de usuarios y operadores, entre otros.

La SUPERTEL estima que en un plazo de 6 a 10 años el Ecuador podrá hacer el apagón analógico, en el que todas las transmisiones analógicas cesarán y serán reemplazadas por la TDT, para lo cual los usuarios tendrán dos alternativas para la recepción: disponer de un televisor digital o de un decodificador.

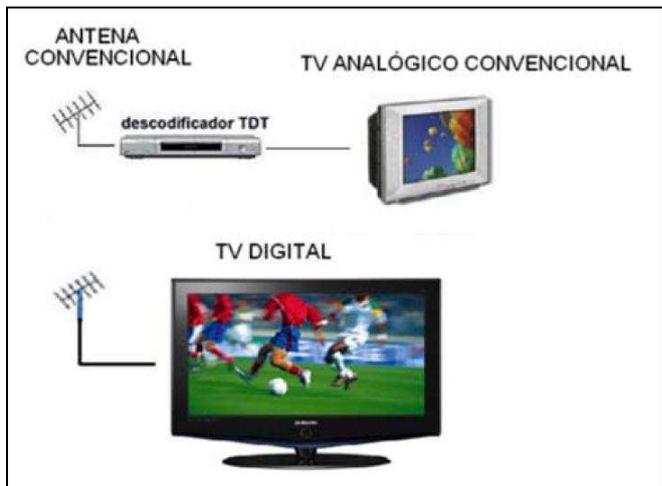


Fig. 1. Sistema de recepción de la TDT

III. DIFUSIÓN DIGITAL DE SERVICIOS INTEGRADOS TERRESTRES (ISDB-T)

Todo estándar se base en tres principios:

- Estándar tecnológico de codificación y transmisión de la señal.
- Arquitectura y plataforma tecnológica del origen de los servicios (middleware).
- Modelo de explotación de negocio.

Es así que uno de los estándares existentes hoy en día es el ISDB, el cual fue creado en Japón, el cual se divide en tres:

- ISDB-S.- Creado para la televisión digital vía satélite.
- ISDB-C.- Creado para la televisión digital por cable.
- ISDB-T.- Creado para las difusiones terrestres

ISDB-T presenta la ventaja de ahorro del espectro radioeléctrico, transmisión simultánea de varios programas por el mismo canal, recepción móvil, inmunidad a multitrayecto, transmisores de menor potencia e interactividad

Cabe notar que el Ecuador adopta el estándar ISDB-T, en su versión internacional, o japonés con modificaciones brasileñas, al cual también se lo conoce como ISDB-Tb, o SBTVD-T (Sistema Brasileño de Televisión Digital Terrestres); diferenciándose del estándar ISDB-T en el códec de video utilizando H.264 o MPEG4, en vez de MPEG2; y en el middleware utilizando GINGA en vez de ARIB; lo que determina que la modificación brasileña presenta mejor calidad de video en condiciones más desfavorables y un middleware enfocado principalmente a la inclusión social.

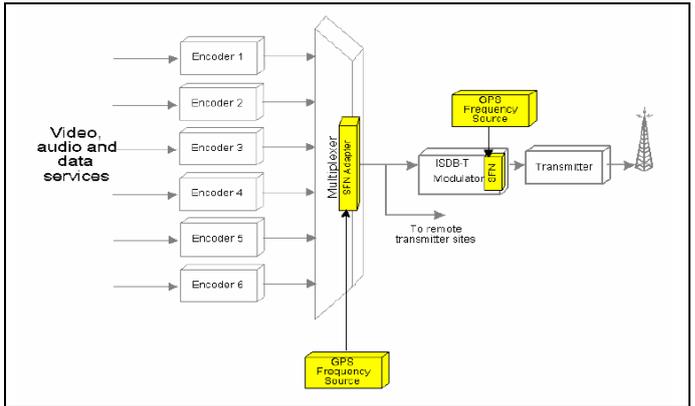


Fig. 3. Composición de la señal

El multiplexor, trabaja con MPEG-2, cabe mencionar que no se debe confundir con la compresión de video de ISDB-T, para fusionar los contenidos de la televisión así como las aplicaciones de interactividad, para formar una trama del Transport Stream; este permite llevar hasta cinco programas en formato SDTV (Standard Definition Television); o un programa de HDTV (High Definition Television) con un programa en SDTV; por un canal digital que utiliza el mismo ancho de banda que un canal de 6 Mhz de televisión analógica.

	ISDB-T	ISDB-Tb
Aspecto	4:3 16:9 LDTV SDTV HDTV	4:3 16:9 LDTV SDTV HDTV
Middleware	ARIB	GINGA
Compresión Audio	MPEG-II AC	MPEG-II AC
Compresión Video	MPEG-2	MPEG-4
Código externo	Reed Solomon	Reed Solomon
Intercalador	bit, tiempo y frecuencia	bit, tiempo y frecuencia
Código interno	Convolutcional	Convolutcional
Transmisión y Modulación	BPSK, QPSK, 16-QAM y 64-QAM BST-OFDM	BPSK, QPSK, 16-QAM y 64-QAM BST-OFDM
Frecuencia intermedia	44 MHz, 57 MHz	44 MHz, 57 MHz
Ancho de Banda	6 MHz	6 MHz

Fig. 2. Comparación del estándar Japonés y el Brasileño

Para que se puedan transmitir señales compuestas de video, audio y datos, estas deben ingresar a un multiplexor para formar una trama TS (Transport Stream), la salida del multiplexor se conecta a los moduladores, (PDH, SDH, fibra óptica, satelital), para que su señal de salida ingrese al trasmisor y por último la señal va a la antena.

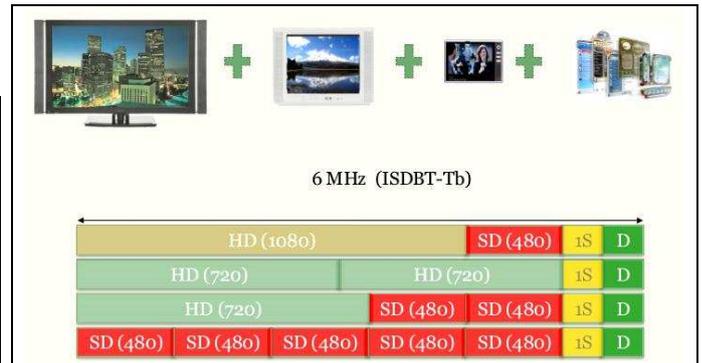


Fig. 4. Posibles divisiones del canal de 6Mhz

El modulador ISDB-Tb, trabaja con COFDM (Coded Orthogonal Frequency Division Multiplexing) para la codificación del canal y la modulación del Transport Stream MPEG-2, el cual soporta altos niveles de multi-trayecto, como los que se encuentran en las zonas urbanas; alta dispersión de retardos entre las señales recibidas; e interferencia co-canal de banda estrecha, como los que se presentan en los sistemas analógicos.

Para la recepción de la señal, es necesario demodular, demultiplexar y decodificar la señal, es necesario un dispositivo que capture dichas señales, llamado set top box, para conectarlos a un televisor analógico o adquirir un televisor que lo tenga incorporado; con lo que los usuarios pueden recibir la programación convencional y una serie de servicios asociados; por lo que es necesario que incorporen, un sistema de acceso condicional CA, interfaces de

programación API y herramientas de navegación; los que están estrechamente relacionados con el hardware y el ancho de banda.

ISDB-Tb permite la recepción portátil y móvil; la primera se la consigue sin mayor dificultad utilizando una antena telescópica en una zona de cobertura; mientras que la segunda consiste en que la señal de televisión no solo pueda ser vista desde cualquier lugar de la zona de cobertura, sino incluso en movimiento. Considerando que hay canales que tiene errores en ráfagas, ISDB-Tb para permitir una mejor recepción móvil, incorpora entrelazado de datos. El entrelazo de datos es necesario porque la intensidad de la señal recibida en un móvil varía con el movimiento, provoca errores por ráfaga que son incorregibles con FEC (Correlation Error Forward), por lo que, se coloca antes de la transmisión datos adyacentes con una separación máxima de 0,5 segundos antes del entrelazado temporal, por lo que, el error de ráfaga en el móvil se convierte en un error aleatorio, luego de pasar por el entrelazado temporal, y es corregible por el sistema de corrección de errores.

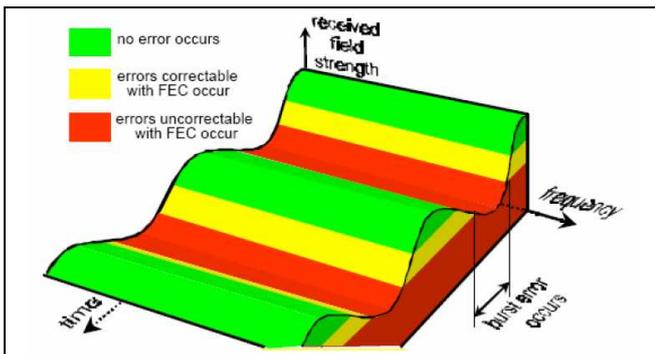


Fig. 5. Variación de la intensidad de la señal

Para conseguir una interactividad total, es necesario un canal de retorno, pero a diferencia de lo que ocurre con la televisión por cable, la arquitectura de la TDT no contempla directamente un canal de retorno para garantizar la interactividad con el proveedor; por lo cual se suele emplear cualquier otra tecnología disponible para el acceso a la red de datos

IV. MIDDLEWARE GINGA

Para el desarrollo de aplicaciones interactivas el estándar ISDB-Tb, propone como middleware GINGA, el cual tiene la posibilidad de desarrollar aplicaciones de manera declarativa, llamando a este subsistema GINGA-NCL (Nested Context Language) y de manera imperativa, llamando a este subsistema GINGA-J (Java), que son exigidos en los receptores fijos y portátiles.

GINGA es la capa intermedia de software entre el sistema operativo del Set Top Box y la infraestructura de ejecución; ahora bien al ser de código abierto, presenta las facilidades de que sea independiente de la plataforma y del tipo de receptor.

Las aplicaciones desarrolladas con GINGA residen en la capa Host, pudiendo ser un celular, un set top box o una TV digital.

Para permitir la compatibilidad entre aplicaciones el grupo DVB propone un sistema unificado llamado GEM (Globally Executable MHP), el cual es adoptado por el estándar ISDB-Tb.

La arquitectura del middleware GINGA, está compuesta por el módulo GINGA-NCL, GINGA-J y GINGA-CC (Common Core).



Fig. 6. Arquitectura del Middleware

GINGA-NCL provee soporte para aplicaciones declarativas escritas en NCL, llamadas XML, que provee interactividad, sincronismo, espacio temporal entre objetos de mídia, adaptabilidad, soporte a múltiples dispositivos y soporte a la producción de programas interactivos no-lineales.

GINGA-J provee para aplicaciones imperativas basadas en Java, llamadas Xlet, que tienen como base una máquina virtual de Java, se basa en tres API's llamados Verde, Amarillo y Azul. Está compuesto por alrededor de 800 mil líneas de código y se caracteriza por ser: multi-red; multi-sistema; y compatible.

GINGA-CC es el subsistema lógico que provee la funcionalidad común al soporte de los ambientes de programación declarativo e imperativo.

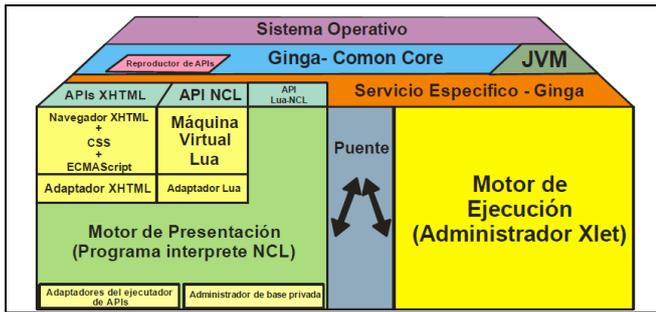


Fig. 7. Arquitectura ampliada del Middleware

GINGA-NCL y GINGA-J se constituyen de los servicios ofrecidos por GINGA-CC, cuya arquitectura se muestra a continuación.

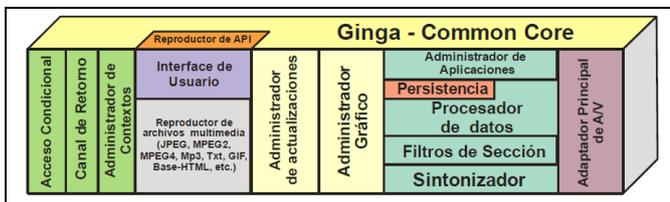


Fig. 8. Arquitectura de GINGA-CC

GINGA-J para mantener la compatibilidad con GEM se basa en los siguientes APIS:

- Verde.- Está compuesto por las APIS compatibles con GEM (Sun JavaTV, DAVIC, DVB y HAVI).
- Amarillo.- Está compuesto del JMF 2.1, que permite trabajar con contenido multimedia.
- Azul.- Define la forma de comunicarse a través de una interfaz común.

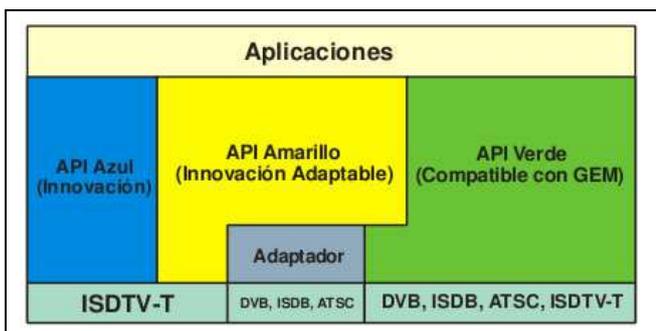


Fig. 9. APIS GINGA-J

El API estándar se ha organizado en los siguientes paquetes:

- Paquete de API JavaTV
- Paquetes de DAVIC
- Paquetes de HAVi
- Paquetes de DVB

- API de control de ajuste
- API de flujos de los medios de comunicación
- API de canal de retorno
- API con la especificación ARIB B-23
- API de integración de los dispositivos
- API de puente GINGA-NCL

JAVATV.- Permite realizar streaming de audio y video; acceso a datos en el canal de transmisión; aplicaciones con interactividad; y gestión del ciclo de vida de las aplicaciones. Proporciona los siguientes paquetes:

- javax.tv.carousel
- javax.tv.graphics
- javax.tv.locator
- javax.tv.media
- javax.tv.net
- javax.tv.service
- javax.tv.util
- javax.tv.xlet

DAVIC.- Proporciona interoperabilidad de extremo a extremo. Proporciona los siguientes paquetes:

- org.davic.media
- org.davic.resources
- org.davic.mpeg
- org.davic.mpeg.sections
- org.davic.net
- org.davic.net.dvb
- org.davic.net.tuning

HAVI.- Permite crear la interfaz de usuario, es una extensión del paquete java.awt, y da soporte para el control remoto. Proporciona los siguientes paquetes:

- org.havi.ui
- org.havi.ui.event

DVB.- Incrementa la funcionalidad de JavaTV, DAVIC y HAVI, como es la información de servicio, intercomunicación entre Xlets, persistencia, etc. Proporciona los siguientes paquetes:

- org.dvb.aplication
- org.dvb.dsmcc
- org.dvb.event
- org.dvb.io.ixc
- org.dvb.io.persistent
- org.dvb.lang
- org.dvb.media
- org.dvb.net
- org.dvb.net.tuning
- org.dvb.net.rc
- org.dvb.test
- org.dvb.ui

El modelo de aplicación Ginga-J debe estar de acuerdo con el modelo de aplicación definido en JAVADTV 1.3:2009, de tal manera que las aplicaciones Ginga-J deben contener una clase implementando la interfaz *javax.microedition.xlet.Xlet*.

Las aplicaciones deben ser ejecutadas en un ambiente orientado a servicios y mantenidas por un gestor de aplicaciones; ya que todo servicio se presenta en un contexto, y la clase que define el contexto es *javax.microedition.xlet.ServiceContext*.

Las aplicaciones Ginga-J se pueden controlar tanto por un *zapper* (aplicación residente, desarrollada por el fabricante del set top box), por la emisora, por otra aplicación Ginga-J usando la API “*Application Management and LifeCycle Control*” o por documentos Ginga-NCL.

La invocación de aplicaciones Ginga.J en Ginga-NCL o viceversa, es posible ya que existe un núcleo común, y para lo cual es necesario crear un puente bidireccional:

- En NCL se crea un elemento <link> que referencia a uno <media> que representa a un Xlet.
- En LUA se referencia métodos GINGA-J
- En JAVA se captura un evento NCL.

Cada aplicación Ginga-J debe ser procesada en un ambiente de ejecución aislado, debe haber una entidad de sistema que represente una JVM en donde cada aplicación debe ser ejecutada sin que haya interferencia en la ejecución de cualquier otra aplicación. Para ello, este ambiente de ejecución debe permitir que cada aplicación sea ejecutada por medio de un cargador (*ClassLoader*) propio. Una vez cargada e iniciada una instancia de una aplicación, está prohibida la creación o iniciación de otra instancia de la misma aplicación.

Para poder establecer un canal de retorno para disponer de interactividad total, es necesaria la clase *java.net.Socket* o *java.net.URLConnection*, incluidos en el paquete *java.net* que se mantiene en Ginga-J.

Las aplicaciones Ginga-J son empaquetadas, autenticadas y autorizadas de acuerdo con las definiciones especificadas en JAVADTV 1.3:2009. Cada aplicación Ginga-J puede contener uno o más archivos JAR. El archivo JAR principal contiene los archivos de clase de la aplicación, archivos de recurso y un archivo *manifest* que describe la aplicación y sus requisitos.

Si la transmisión se hace con el carrusel de objetos, no se puede utilizar el empaquetamiento en un archivo JAR, pero obligatoriamente el sistema de archivos transmitido debe estar organizado de la misma manera.

Si la aplicación es transmitida por el canal de interactividad es obligatorio que ésta sea transmitida en archivos JAR.

A. Interface Xlet

El modelo normal de aplicaciones Java hace una serie de supuestos sobre el ambiente de ejecución que no son compatibles con los set top box, ya que sólo una aplicación se ejecuta en la JVM y que cuando la aplicación deja de funcionar también lo hace la máquina virtual. En un PC, esto no es un problema, pero, si lo es en un sistema en el que no se puede hacer estas suposiciones. El ciclo de vida normal también asume que una aplicación una vez que se carga comienza su ejecución y luego termina, pero esta consideración tampoco es aplicable en la TDT.

El ciclo de vida de los applets de Java en la Web es mucho más adecuado para entender como se va ejecutar una aplicación en la TDT: el navegador web carga un applet de Java en una JVM, la inicializa, y lo ejecuta. Si una página contiene dos subprogramas, los dos se pueden ejecutar en la máquina virtual sin interferir uno con otro. Cuando un applet termina, se retira de la máquina virtual sin afectar ninguna otra aplicación que se ejecuta en la máquina virtual. Debido a que el modelo applet tiene funcionalidades propias de la Web, no es apropiado para todos los casos. El Xlet es la base para todos los sistemas basados en JavaTV. Al igual que los applets, la interfaz Xlet permite una fuente externa para controlar el ciclo de vida de una aplicación, y proporciona a la aplicación una manera de comunicarse con su entorno.

En la creación de un Xlet es necesario implementar la interfaz Xlet que se encuentra en el paquete *javax.tv.xlet*.

```
public interface Xlet {  
  
    public void initXlet(XletContext ctx)  
        throws XletStateChangeException;  
  
    public void startXlet()  
        throws XletStateChangeException;  
  
    public void pauseXlet();  
  
    public void destroyXlet(boolean unconditional)  
        throws XletStateChangeException;  
  
}
```

Aunque existen algunas similitudes entre un Xlet y un applet, también hay una serie de diferencias. La mayor de ellas es que la ejecución de un Xlet se puede pausar y reanudar; esto debido a que en un entorno como un receptor de televisión digital varias aplicaciones pueden ejecutarse al mismo tiempo, y sin embargo, las restricciones de hardware sólo hacen que una de las aplicaciones pueda ser visible para

el usuario a la vez. Un Xlet es también mucho más simple que un applet.

Los Xlets contienen al menos cuatro métodos que son llamados por la plataforma para informar a la aplicación de cambios de ciclo de vida, los cuales fueron definidos sus prototipos en la interfaz Xlet, antes mencionada.

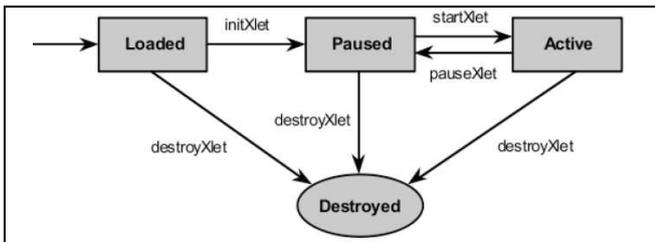


Fig. 10. Ciclo de vida de un Xlet

Después que se obtengan los datos de la aplicación, es creado el objeto que implementa *javax.microedition.xlet.Xlet* usando su constructor. Si el constructor estándar vuelve sin lanzar una excepción, la instancia de la aplicación será considerada como en el estado “Loaded”, sino la instancia de la aplicación será considerada como en el estado “Destroyed” y descartada.

Los recursos utilizados por la aplicación son inicializados en el método *initXlet()* y no en el constructor de la clase. Para iniciar la aplicación del método *initXlet* llama a un objeto de tipo *XletContext*, que posee información del contexto de ejecución para la aplicación, incluyendo propiedades y mecanismos para notificación de cambios de estados iniciados por la aplicación, de tal manera que el gestor de aplicaciones pueda cambiar el estado de la instancia de aplicación a “Paused”.

El método *startXlet* es llamado para informar a la aplicación que pasa al estado “Active”, iniciando su ejecución.

El método *pauseXlet* puede ser llamado para informar a la aplicación que debe pasar al estado “Paused” y que debe minimizar su consumo de recursos. La aplicación puede nuevamente pasar al estado “Active” tras una nueva llamada al método *startXlet*.

Una instancia de aplicación en el estado “Paused” debe reducir su consumo de recursos si tiene la intención de maximizar su probabilidad de supervivencia, ya que no puede mantener todos los recursos por lo escasos que son en los Set Top Box.

El método *destroyXlet* puede ser llamado en cualquier estado y se usa para informar a la aplicación que está lista para terminar su ejecución. La aplicación debe guardar la información de su estado (si fuera posible y necesario) y

liberar recursos previamente utilizados lo más rápido posible.

Si un método en la interfaz Xlet lanza la excepción *XletStateChangeException*, el Xlet permanece en el estado en que estaba inmediatamente antes de la llamada que lanzó la excepción. La única excepción a esta regla es el método *destroyXlet*.

V. DESARROLLO DE APLICACIONES CON GINGA - J

Las aplicaciones pueden ser desarrolladas en emisoras de televisión y transmitidas directamente por un canal al Set Top Box; o desarrolladas individualmente, para lo cual es necesario cargar las aplicaciones en el Set Top Box a través de una entrada externa (USB)

Para este caso como la aplicación es desarrollada individualmente, será necesario disponer de un emulador (XletView) y de un IDE (Netbeans) que disponga de las API’s necesarias para ejecutar aplicaciones para TDT.

Para ilustrar el proceso de desarrollo de una aplicación, se trabaja con la presentación de un mensaje simple, para lo cual se procede a crear una aplicación en Netbeans de la misma manera que se crea una aplicación en consola y se referencia los JAR que contienen las API’s para la TDT (*javatv.jar* y *xletview.jar*) *xletview.jar*, es necesario para poder agregar las bibliotecas de MHP y HAVI.

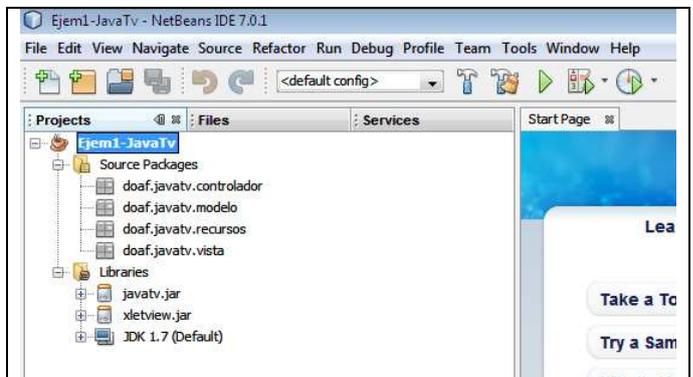


Fig. 11. Referencia a las API’s de Ginga-J

Para el desarrollo de aplicaciones se trabaja con el patrón de diseño MVC (Modelo - Vista- Controlador), con lo que se busca una mayor modularidad de las aplicaciones.

A continuación en el paquete Vista, se crea la clase principal que implementa la interfaz Xlet.

```

package doaf.javatv.vista;

import java.awt.Color;
import java.awt.Font;
  
```

```

import javax.tv.xlet.Xlet;
import javax.tv.xlet.XletContext;
import javax.tv.xlet.XletStateChangeException;
import org.havi.ui.HScene;
import org.havi.ui.HSceneFactory;
import org.havi.ui.HScreen;
import org.havi.ui.HStaticText;

public class Saludo implements Xlet {

    private XletContext contexto;
    private HScene escena;
    private HStaticText texto;
    private String mensaje;

    @Override
    public void destroyXlet(boolean bln) throws
XletStateChangeException {
    }

    @Override
    public void initXlet(XletContext xc) throws
XletStateChangeException {
        this.mensaje = "DARWIN ALULEMA";
        this.contexto = xc;
    }

    @Override
    public void pauseXlet() {
    }

    @Override
    public void startXlet() throws XletStateChangeException {
        escena =
HSceneFactory.getInstance().getFullScreenScene(
HScreen.getDefaultHScreen().getDefaultHGGraphicsDevice()
);
        texto = new HStaticText(mensaje,
escena.getWidth()/3,escena.getHeight()/3,
escena.getWidth()/3,escena.getHeight()/3);
        texto.setBackground(Color.blue);
        texto.setForeground(Color.red);
        texto.setFont(new Font("Comic Sans
MS",Font.ITALIC,20));
        escena.add(texto);
        escena.setVisible(true);
    }
}

```

Para ejecutar la aplicación en XletView es necesario compilar el proyecto para obtener el .class. En el emulador se crea un nuevo grupo y se carga la aplicación que para el caso particular se llama Saludo.

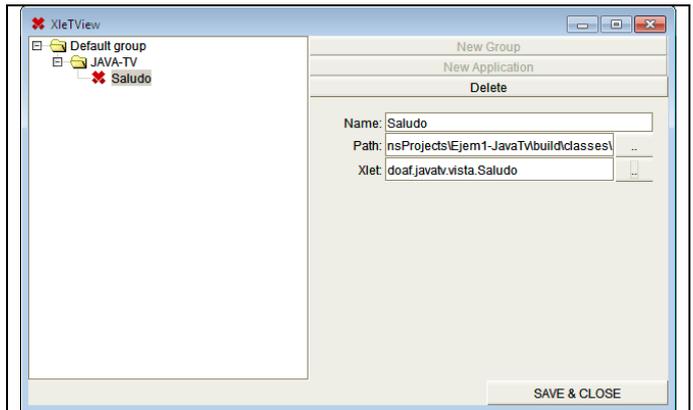


Fig. 12. Aplicación cargada en XletView

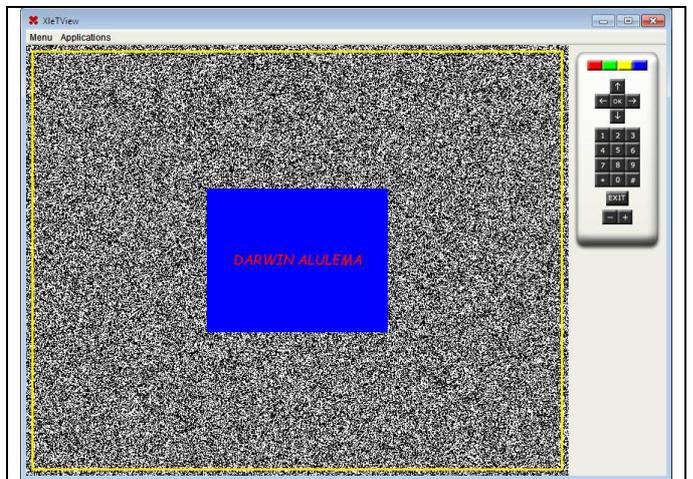


Fig. 13. Ejecución de la aplicación

VI. CONCLUSIONES

El estándar ISDB-Tb, es el resultado de la investigación realizada en Brasil, sobre el estándar japonés, para que sea más adecuado a la región.

GINGA-NCL y GINGA-J, son las posibilidades presentes en el estándar ISDB-Tb para el desarrollo de aplicaciones; el primero es un script, que constituye una de las principales aportaciones al estándar; y el segundo se basa en Java, pero incorpora algunas APIs propias.

Aunque al parecer Ginga-J no ha tenido un mayor desarrollo en el estándar ISDB-Tb, no se debe considerar retirarlo del mismo, ya que provocaría una incompatibilidad con las aplicaciones desarrolladas en los otros middleware existentes para TDT.

Trabajar con Ginga-J para el desarrollo de aplicaciones, tiene la ventaja que los programadores disponen de un lenguaje bastante difundido, aunque la información

específica no sea tan fácil de encontrar, pero permite que un programador con experiencia pueda desarrollar aplicación sin mayores inconvenientes.

El hecho de que Sun Microsystems fuera adquirida por Oracle, ha marcado un punto de tensión con respecto al futuro de Java.

REFERENCIAS

- [1] SUPERTEL, Revista Institucional No.3. Ecuador.
- [2] SUPERTEL, Revista Institucional No.4. Ecuador.
- [3] Llanos, A., Díaz, D. Desarrollo de software Analizador Cabecera de Transport Stream para ISDB-T. INICTEL-UNI.
- [4] SUPERTEL, Informe para la definición e implementación de la televisión digital terrestre en el Ecuador. Ecuador.
- [5] Universidad Nacional de Ingeniería, Investigación del Estudio del Middleware GINGA y Guía de usuario del Middleware GINGA. Lima, Perú.
- [6] Torres, J. ESPE. Curso de Ginga NCL. Quito. Ecuador.
- [7] Torres, J. Diseño y desarrollo de una aplicación de contenidos interactivos para TV Digital basada en el middleware Ginga del sistema brasileño. Ecuador. 2010.
- [8] Guerra, H. Estudio de factibilidad para la implementación de servicio de Television ISDB-T(Integrated Services Digital Broadcasting-Terrestrial) en el Ecuador. Ecuador . 2006.
- [9] Armas, F. Análisis de prueba de medición de campo para definir el sistema de TV Digital en el Ecuador. Ecuador. 2008.
- [10] Quingaluisa, A, y otros. Estudio e investigación del middleware Ginga-J para el estándar brasileño de televisión digital. Caso práctico: desarrollo de una aplicación interactiva aplicando metodología Openup/Basic.
- [11] Televisión digital terrestre – Codificación de datos y especificaciones de transmisión para radiodifusión digital ASBNT NBR 15606-4
- [12] Burlamaqui, y otros. Construcción de programas interactivos para TV digital utilizando o Ginga. <http://gingarn.wdfiles.com/local--files/tvdiepoca08/capituloTVDIEPOCAFinal.pdf>
- [13] Morris, S. Interactive TV Standars. Elsevier
- [14] TV Without Borders. <http://www.mhp-interactive.org/>.

ICC Como Instrumento de Comunicación para Pacientes en Estado Vegetativo

A. Roman-Gonzalez, Member, IEEE

Resumen—El objetivo del presente artículo es introducir y presentar las interfaces cerebro-computador (BCI por sus siglas en ingles) como un sistema de comunicación con personas en estado vegetativo. Usando las señales de las funciones mentales creadas por el cerebro, podemos intercambiar preguntas y respuestas, tareas y reacciones y en general para interactuar con las personas con una pérdida de sus capacidades normales de comunicación. Para alguna definición, el estado vegetativo describe el comportamiento del observador. Una BCI normalmente es implementada usando electrodos para capturar las señales EEG para luego implementar procesos de extracción de características y finalmente aplicar métodos de clasificación.

Palabras Clave—BCI, procesamiento de señales EEG, estado vegetativo, comunicación y control, pensamiento.

I. INTRODUCCION

DESDE hace unos años se viene investigando y desarrollando la tecnología que permite capturar las señales electroencefalograficas (EEG), procesarlas e interpretarlas para poder implementar una interface cerebro-computador o BCI por sus siglas en ingles (Brain – Computer Interface). En un inicio, estos sistemas fueron orientados a brindar un medio de comunicación a las personas discapacitadas que por diferentes motivos perdieron su capacidad motora; estos trabajos se puede observar por ejemplo en [1] donde el autor desarrolla un método para la interpretación de señales EEG y mover un cursor en la pantalla de un computador. En [2], [3], [4] y [5] se presentan los recientes avances relacionados con el desarrollo de los BCI, tanto el pre-procesamiento, métodos de extracción de características, procedimientos de clasificación e interpretación son descritos. Luego, los BCI también fueron orientados no solo a las personas discapacitadas, sino también a personas con las capacidades motoras intactas pero para aplicaciones en videojuegos, aplicaciones en robótica y misiones aeroespaciales, etc. tal como se menciona en [2], [3] y [6]. Ahora ultimo se están orientado las investigaciones relacionadas a los BCI para aplicaciones en comunicación con personas discapacitadas tal como se muestra en [7] y [8] donde se muestran los primeros avances en este tipo de aplicaciones.

Actualmente se cuenta con varios procedimientos y métodos para la implementación de los BCIs, como los descritos en [3], [5], [9], [10], [11]. El primer paso es poder entender las señales EEG, que es un registro y evaluación de los potenciales eléctricos generados por el cerebro y obtenidos por medio de electrodos situados sobre la superficie del cuero cabelludo. El electroencefalograma (EEG) es el registro de la actividad eléctrica de las neuronas del encéfalo. Las señales

EEG tiene diferentes ritmos dentro de la banda de frecuencia con las siguientes características: [1] [12]

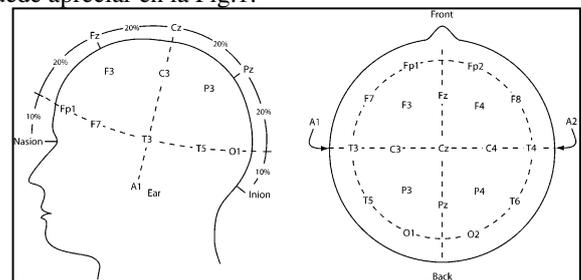
Ritmo Alfa o Mu: Voltaje bajo (20-60 μv / 3-4mm) con morfología variable. Frecuencia alta (8-13 Hz).

Ritmo Beta: Voltaje bajo (10-15 μv / 1-1.5 mm) con morfología variable. Frecuencia alta (13-25 ó + Hz).

Ritmo Theta: Voltaje alto (50 μv / 7mm). Frecuencia (4-8 Hz).

Ritmo Delta: Voltaje alto (70 -100 μv / 9 -14 mm) con morfología variable. Frecuencia baja (4 ó - Hz).

Para fijar los electrodos en el cuero cabelludo, se cuenta con el sistema de posicionamiento internacional 10/20 el cual se puede apreciar en la Fig.1.



El presente articulo esta estructurado de la siguiente manera: en la Sección II se presenta la descripción de las interfaces cerebro-computado y el principio en el cual se basan. La Sección III presenta una definición y descripción de lo que es considerado clínicamente como estado vegetativo en las personas. Finalmente en la Sección IV se pueden encontrar la discusión y las conclusiones de si es factible la utilización de un BCI como medio de comunicación con personas en estado vegetativo.

II. INTERFACE CEREBRO COMPUTADOR

Para la implementación de una Interfaz Cerebro-Computador (BCI) lo que se tiene que hacer es medir la actividad del cerebro a través de electrodos y capturando las señales EEG, se procesa esta señal de tal manera de identificar los diferentes patrones de pensamiento que puedan ser detectados y, por último, se comunica con el sistema externo que se desea controlar o con quien se desea comunicar, también es posible tener una etapa de retroalimentación que permita aprender y mejorar la comunicación. El diagrama de bloques general para un BCI se muestra en la Fig. 2.

A. Roman Gonzalez, Universidad Nacional San Antonio Abad del Cusco, Universidad Andina del Cusco, Universidad Alas Peruanas; Perú.
avid.roman-gonzalez@ieee.org

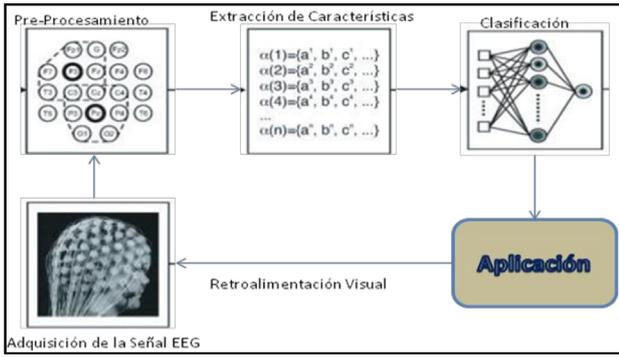


Fig. 2 Diagrama de bloques general para un BCI [2]

Dentro de las diferentes etapas que se puede observar en el diagrama de bloques, podríamos indicar que la etapa de extracción de características es una de las más críticas, ya que influirá de manera directa tanto el rendimiento como la precisión del algoritmo de clasificación utilizado posteriormente. Distintos criterios pueden ser observados a la hora de llevar a cabo el proceso de extracción de características y tenemos distintos métodos para realizar dicha tarea, entre ellas tenemos: Los parámetros autoregresivos utilizados en [1] [13], el promedio de la transformada rápida de Fourier (FFT) utilizado en [14] y [15], el promedio de la señal en el dominio del tiempo por ventanas utilizado en [15] y [16], análisis de componentes independientes en [17] y [18], etc.

Para la caracterización de la señal EEG es muy importante analizar el ritmo mu, que corresponde a una oscilación de la señal EEG comprendida entre los 8 y 13Hz, es captado en la zona sensorimotora situada en la región central del cuero cabelludo. Dicho ritmo, presente en la mayoría de los adultos, tiene la particularidad de presentar una atenuación en su amplitud cuando se lleva a cabo algún tipo de movimiento, o lo que es más importante cuando se tiene la intención de realizar algún movimiento, o sencillamente imaginando movimientos de las extremidades, tal y como se muestra en las Fig. 3 y Fig. 4. Es justamente este comportamiento el que debemos caracterizar mediante los distintos métodos mencionados como el basado en la transformada rápida de Fourier; el método basado en el cálculo de la potencia en el tiempo cuya formula es la siguiente:

$$PST = \frac{1}{N} \sum_{n \rightarrow 0}^N Y_t^2 \quad (1)$$

Donde: PST = Energía espectral de la señal.
 N = Numero de muestras por ventana.

Usando los parámetros adaptativos autoregresivos (AAR) tal como se presenta en [1] para representar las características, pues logramos una representación de la respuesta en frecuencia de la señal EEG. Un modelo AAR de orden p es escrita de la siguiente manera:

$$y(t) = a_1(t) * y(t-1) + \dots + a_p(t) * y(t-p) + x(t) \quad (2)$$

$$= a(t)^T * Y(t-1) + x(t)$$

La predicción de del error se calcula de la siguiente manera:

$$e(t) = y(t) - \hat{a}(t-1)^T * Y(t-1) \quad (3)$$

Para el cálculo de los parámetros existen bastantes métodos, en esta oportunidad utilizamos el método de Last-Mean-Squares (LMS) cuya formula esta dada por:

$$\hat{a}(t) = \hat{a}(t-1) + (UC/MSY) * e(t) * Y(t-1) \quad (4)$$

Donde: $UC \rightarrow$ Coeficiente de Actualizacion = 0.0055

$$MSY \rightarrow$$
 Varianza de la Señal = $\frac{1}{N} \sum_{t=1}^N Y_t^2$

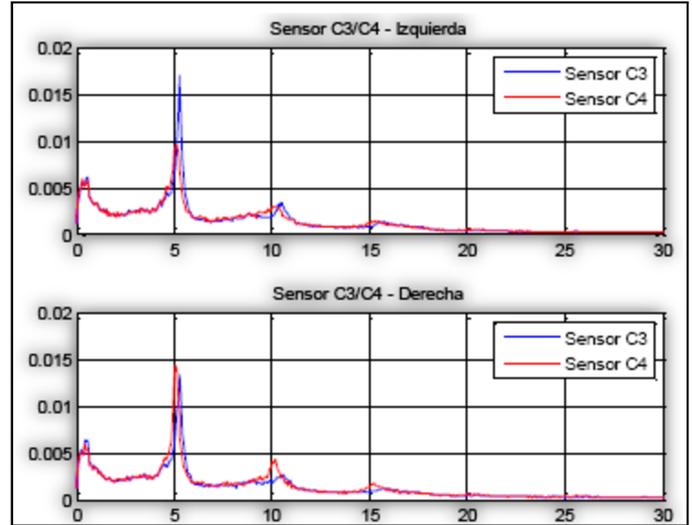


Fig. 3 Señales promedio de las pruebas elaboradas. Cuando se piensa en Izquierda, el sensor C4 ubicado en el lóbulo derecho experimenta una disminución de amplitud de la señal. Cuando se piensa en Derecha, el sensor C3 ubicado en el lóbulo izquierdo experimenta una disminución de la señal [15]

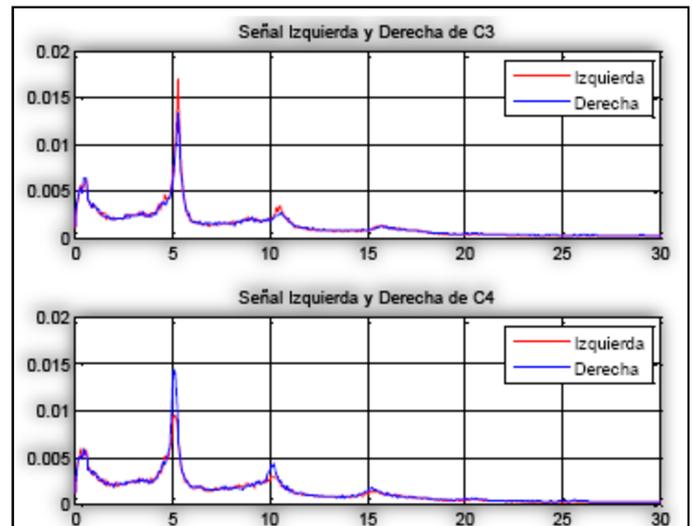


Fig. 4 Señales promedio de las pruebas elaboradas por Sensor. El sensor C3 muestra señales derechas con menor amplitud en comparación con la izquierda debido a que es el área que controla el lado derechos del cuerpo. El sensor C4 muestra señales izquierdas con menor amplitud en comparación con la derecha debido a que es el área que controla el lado izquierdo del cuerpo. [15]

La fase de clasificación es la tarea final del procesado. Para la entrada al algoritmo de clasificación justamente tenemos el conjunto de características extraídas en la etapa anterior y la salida es una interpretación del estado mental del usuario. Al igual que en el paso anterior, existen varios métodos para clasificar los datos, los cuales son explicados en cada uno de los artículos mencionados en las referencias, en especial en [15] y [19], entre ellos podemos mencionar:

- Red Neuronal Artificial
- Máquina de Soporte Vectorial (Support Vector Machine)
- Análisis Discriminante Lineal (Linear Discriminant Analysis)

III. EL ESTADO VEGETATIVO

La definición del “Estado Vegetativo” según la definición del UK’s Royal College of Physicians nos dice que es un estado de falta de conciencia sobre uno mismo y sobre el entorno, en el que el paciente respira espontáneamente, con un estado circulatorio estable, con ciclos de vigilia y sueño. Además, la función hipotalámica y las funciones autonómicas del tronco del encéfalo deben estar conservadas.

El diagnóstico correcto para determinar un estado vegetativo es realmente difícil y normalmente requiere de largas observaciones en centros especializados. Algunos de estos pacientes, con una adecuada atención y rehabilitación, logran salir del estado vegetativo. Pero en muchos otros casos, permanecen en ese estado, incluso durante mucho tiempo y sin los soportes tecnológicos.

La definición más simplista para el diagnóstico del estado vegetativo de los pacientes, se puede basar en la falta de una señal que muestre una actividad cortical del cerebro, pero el debate está abierto para tomar o no tomar en cuenta ciertos comportamientos como una actividad cortical [20].

También sería bueno mencionar algunas definiciones del “Estado de Coma”, presentadas en [21]:

El “Coma”: proviene del griego “sueño profundo y permanente”, es el grado más severo de una perturbación del conocimiento y manifestación de una grave disfunción cerebral. El paciente no despierta ante estímulos externos ni reacciona ante el dolor. Su gravedad se determina con diferentes escalas. Hay diferentes tipos de coma y sus causas también pueden ser diversas: heridas en la cabeza, ataques de apoplejía, infecciones cerebrales, enfermedades cardiovasculares, intoxicaciones, exceso o falta de azúcar por diabetes, hipertensión arterial o fallos hepáticos. Es posible despertar del coma.

Coma Vigil: los pacientes tienen los ojos abiertos pero la mirada perdida. Normalmente no tienen conciencia, no pueden establecer contacto emocional ni responder al mismo. El tronco cerebral se encuentra todavía activo y la presión arterial, la respiración y muchos reflejos continúan regulados. Este tipo de coma suele ser consecuencia de una grave falta de oxígeno en el cerebro o por paro respiratorio y ataque de apoplejía. Estos pacientes pueden ser alimentados de forma

artificial. Se considera bastante improbable que recuperen la conciencia pasados tres meses. La mayor parte de los pacientes mueren debido a las complicaciones tras dos o tres años.

Muerte Cerebral: se paralizan de forma irreversible todas las funciones del cerebro, cerebelo y tronco cerebral. Las causas pueden ser heridas en el cráneo, hemorragias cerebrales o paralización de la circulación. El paciente no respira, pero su circulación sanguínea puede mantenerse a través de respiración artificial.

Analizando la actividad cerebral de los pacientes en estado vegetativo evaluados en [7], los cinco pacientes en mostraron actividad en la corteza lateral superior temporal en respuesta a las instrucciones auditivas, coherente con el procesamiento auditivo conservado sus características básicas. La activación auditiva fue muy variable.

IV. DISCUSION Y CONCLUSIONES

En los diferentes trabajos relacionados con la implementación de sistemas BCI han mostrado que su realización es completamente factible y muestran muy buenos resultados aplicados a personas con pérdida severa de las capacidades motoras.

Las etapas de extracción de características y la de clasificación, son las fases más importantes dentro del sistema BCI sin dejar de lado las otras fases que también tienen su importancia.

Con el presente artículo se ha presentado la posibilidad de utilizar los sistemas BCI como un medio de comunicación con aquellas personas que se encuentran en estado vegetativo clínicamente hablando.

A pesar de que los resultados mostrados en otros trabajos, porcentualmente hablando son bajos, pues muestran ya una capacidad de comunicación con ciertos pacientes en estado vegetativo, lo cual conlleva a que deducir que ciertos pacientes conservan el funcionamiento mental del cerebro por lo que es posible comunicarse con ellos. Esto deriva en que se hace necesaria una nueva definición y clasificación para diagnosticar a los pacientes en estado vegetativo, por lo menos determinar una escala, ya que con algunos de ellos se puede lograr la comunicación mediante un BCI.

Es necesario continuar con la investigación en esta línea y poder realizar más pruebas con más pacientes respetando la ética profesional así como la dignidad humana de los pacientes.

REFERENCIAS

- [1] A. Roman Gonzalez, “System of Communication and Control based on the Thought”, IEEE International Conference on Human System Interaction – I’10, Poland, May, 2010, pp. 275-280.
- [2] A. Roman Gonzalez, “Communication Technologies Based on Brain Activity”, World Congress in Computer Science, Computer Engineering and Applied Computing – WORLDCOMP 2010, Las Vegas, Nevada, USA, July 2010; pp. 864-869.
- [3] U. Hoffmann, J. Vesin, T. Ebrahimi, “Recent Advances in Brain-Computer Interfaces”, Ecole Polytechnique Federale de Lausanne (EPFL), Switzerland.

- [4] A. Roman-Gonzalez, "EEG Signal Processing for BCI Applications", *Human-Computer Systems Interaction: Backgrounds and Applications 2*, Springer, 2012, pp. 571-591.
- [5] C. Lecocq, F. Cabestaing, "Les Interfaces Cerveau-Machine pour la Palliation du Handicap Motor Severe", LAGIS – Laboratoire d'Automatique, Génie Informatique & Signal, Université des Sciences et Technologie de Lille, 2008.
- [6] Z. Ma, R. Millar, R. Hiromoto, A. Krings, "Logics in Animal Cognition: Are They Important to Brain Computer Interfaces (BCI) And Aerospace Mission", *IEEE AC*, 2010.
- [7] T. A. Bekinschtein, F. F. Manes, M. Villareal, A. M. Owon, V. Della-Maggiore. "Functional Imaging Reveals Movement Preparatory Activity in the Vegetative State", *Frontiers in Human Neuroscience*, January 2011.
- [8] D. Cruse, S. Chennu, C. Chatelle, T. A. Bekinschtein, D. Fernandez-Espejo, J. D. Pickard, S. Laureys, A. M. Owen. "Beside Detection of Awareness in the Vegetative State: A Cohort Study", *Thelanel*, November 2011, vol. 5, Article 5.
- [9] J. R. Wolpaw, N. Birbaumer, D. J. McFarland, G. Pfurtscheller, T. M. Vaughan, "Brain-Computer Interfaces for Communication and Control", *Clinical Neurophysiology* 113 (2002) – ELSEIVIER, pp. 767-791.
- [10] J. C. Lee, D. S. Tan, "Using a Low-Cost Electroencephalograph for Task Classification in HCI Research", *UIST 2006*, Montreux Switzerland.
- [11] S. Kuo-Kai, L. Po-Lei, L. Ming-Huan, L. Ming-Hong, L. Ren-Jie, Ch. Yun-Jen, "Development of a Low-Cost FPGA-Based SSVEP BCI Multimedia Control System", *IEEE Transaction on Biomedical Circuits and Systems*, vol. 4, N° 2, April 2010, pp. 125-132.
- [12] M. Kirby, "Some Mathematical Ideas for Attacking the Brain Computer Interface Problem", *Departement of Mathematics*, Colorado State University.
- [13] F. Faradji, R. K. Ward, G. E. Birch, "A Brain-Computer Interface Based on Mental Task with Zero False Activation Rate", *IEEE EMBS Conference on Neural Engineering*, April 2009, Turkey.
- [14] F. Alarid-Escudero, T. Solis-Escalante, E. Melgar, R. Valdes-Cristerna, O. Yañez-Suarez, "Registro de Señales de EEG para Aplicaciones de Interfaz Cerebro Computadora (ICC) Basado en Potenciales Evocados Visuales de Estado Estacionario (PEVEE)", *Universidad Autónoma Metropolitana, México*.
- [15] S. Córdova-Villar, W. A. Pérez-Oviedo, "Implementación de Métodos de Procesamiento de Señales EEG para su Análisis Comparativo en Aplicaciones de BCI", *Tesis de Ingeniería*, UNSAAC, Noviembre 2010..
- [16] G. Pfurtscheller, F. H. Lopes da Silva, "Event-related EEG/MEG Synchronization and Desynchronization: Basic Principles", *Clinical Neurophysiology* 110 (1999) 1842-1857, ELSEIVIER.
- [17] B. Kamousi, Z. Liu, B. He, "Classification of Motor Imagery Tasks for Brain-Computer Interface Applications by Means of Two Equivalent Dipoles Analysis", *IEEE Transaction on Neural Systems and Rehabilitation Engineering*, vol. 13, N° 2, pp. 166-171, June 2005.
- [18] A. Kachenoura, L. Albera, L. Senhadji, P. Comon, "ICA: A Potential Tool for BCI System", *IEEE Signal Processing Magazine* 2008, 25(1): 57-88.
- [19] K. Tavakolian, F. Vasefi, K. Naziripour, S. Rezaei, "Mental Task Classification for Brain Computer Interface Applications", *Canadian Student Conference on Biomedical Computing*.
- [20] B. Jennett, "The Vegetative State", *Journal of Neurology, Neurosurgery & Psychiatry*, 73, 2002, pp. 355-357.
- [21] "Caso Mubarak: Diferencia entre Coma y Muerte Cerebral", *Diario El Comercio*, Miércoles 20 de Junio, 2012.

Design and Development of a Software Defined Radio for the Ecuadorian Army, through the use of a USRP and Simulink tool of Matlab

Hugo A. Angulo and Capt. Manolo Paredes

Abstract— This research presents a design of software defined radio using the USRP and Simulink software of Matlab. Based on voice digitization, it was considered necessary to implement the codec G.726 of ITU, in 32Kbps version, to perform the respective comparison with 64 Kbps G.711 codec, which was developed as a Simulink's blockset. To provide sturdiness to the system, it was used an appropriate channel coding. This was achieved through the use of block codes and interlaced or Trellis, such as Convolutional codes.

Finally, both systems are proposed with QPSK modulation and frequency modulation, with the hope of providing a significant contribution and comparative development to SDR systems, through the assessment by the BER.

Index Terms—USRP, G.726, QPSK, SDR, BER.

I. INTRODUCTION

Due to advancements in telecommunication, in order to provide users with higher quality of service and increasing reliability, digital communication systems have emerged, where signal processing is simplified by binary digits field. By providing the communication service through a digital system, some disadvantages arise, such as the infrastructure size, mainly based on the device's dimensions used to give effect to that purpose, the communication.



Fig. 1. Universal Software Radio Peripheral.

As a result, in 1992, the Department of Defense of the United States (DoD)[1], decided to start a development project of Software Defined Radio, which had its inception in 1970, both in Europe and in the mentioned country. The project was named "SpeakEasy" and its initial goal was to operate in 2 to 2000 MHz band. Around the middle of 1995,

Hugo A. Angulo and Capt. Manolo Paredes, Electronics and Telecommunications Engineering, Army Polytechnic School, ESPE, Sangolquí, Ecuador.

the project succeeded by achieving all set goals, which was a strong argument for the second stage development, that began in the same year and ended in 2000. The second stage was to give it a complete radio system's functionality, that complements the first stage, so that had a modem functionality[2].

Software Defined Radio is a relatively new field in both, the industrial and wireless. For this reason in 2000, several radio hams began to generate some development projects focused on this latest technology. One of them was SDR-1000, which was released by FlexRadioSystems in 2003. In 2001, a team led by Eric Blossom, called GNU Radio[3], began a tool development for signals processing [4]. Shortly after, Matt Ettus developed a card capable of providing front-end radio section. Thus the so-called USRP [3], [5], [6] was born, which is detailed in Fig. 1.

Aside from the front-end device used in communication systems, there is also a very important section, which is an initial step used for signal processing, audio in this case, and is the source coding stage, which is responsible for digital encoding signals or information transmitted by a tone.

As for audio signal, and in order to optimize bandwidth use, it must be compressed, this was achieved using a codec like G.711 [7] or G.726 [8], ITU's recommendations. The next stage is a signal encoded processing; this information must be encoded by a particular algorithm in order to reduce errors generated by introduced channel noise, as well as to amend these when they appear. This process is achieved by Convolutional, encoding and decoding, using their respective Viterbi algorithm, for instance. Another way to perform a similar task, but with some constraints, is by using Hamming code, which only detects errors, while the first one has the ability to, not only detect, but also correct them.

The step before sending signals to the channel is modulation of information, for this, different modulation techniques are used in baseband as: phase modulation, quadrature, M-PSK, it also can be done using an analog modulation as frequency modulation or FM.

Consequently, decoding process is run using the same algorithms, in the right order to obtain a signal approximation emitted by source and get proper performance of the system.

II. DESIGN AND DEVELOPMENT OF SDR

A. Overview

A communications system has several essential and fundamental processes to assure information reaches the receiver timely and effectively. For the present design have been analysed and selected the best processes according to their performance under conditions the radio equipments will operate, this implies, for instance, to consider frequency band. This, in turn, involves existence of wavelengths in meters, this is HF and VHF, with low frequencies that allow a wide coverage area. Channels, in the same way, suffer interference and noise insertion. As a result, the equipment must be capable to operate in adverse weather conditions on land that's orography is complicated, and other factors that can be added according to location and operating conditions[9].

On this basis, it is considered that the radio equipment will be made in the way detailed in the following diagram.

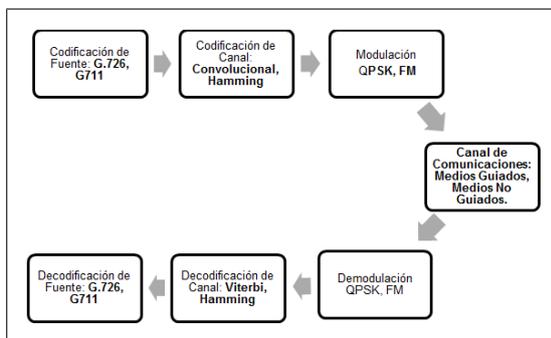


Fig. 2. Digital Communication System.

In Fig. 2, we can see a basic diagram of digital communications system. Under this premise, and considering all mentioned earlier, each communications system's block will be designed, except the channel[10]. Consequently, the system will include the following steps:

- Source Encoder - Decoder:
 - Codec: ITU Recommendations G.711 & G.726.
- Channel Encoder - Decoder:
 - Convolutional - Viterbi.
 - Hamming.
- Modulator Demodulator:
 - QPSK.
 - FM.
- Front End device:
 - USRP, that will be the device that performs link to make effective the communication process.

B. Source Coding

1) *G.711 Codec*: ITU - G.711 [7] The Recommendation is a speech codec that uses 8 bits to encode each speech signal sample. By being one of the first developed codec to optimize digitization and subsequent voice transportation, it helped to improve developed algorithms.

This codec has three very distinct stages:

- Sampling

- Quantization

- Coding

Furthermore, quantization is an allocation process of certain discrete values, depending on values obtained from samples. For this case there are two kinds of quantizers, Uniforms and Non Uniforms. In the first one, there are assigned values evenly spaced to each of the samples. In the second one, values assignment is governed by complex algorithms or laws of encoding and compression. Within the non-uniform, are:

- A-Law, used in Europe and Latin America.

- μ -Law, used in U. S. and Japan.

2) *G.726 Codec*: The design of this codec is configured to operate only 32kbps, it has been implemented on Simulink based on the recommendations established by the ITU on its G-REC G.726 [8] published in December 1990. Together, it was taken into account Annex A published in November 1994, Annex B published in July 2003 and the final corrections published in March 2005, which are available on the ITU website. Fig. 3 and Fig. 4 correspond to the encoder and decoder of ITU-G.726 Recommendation.

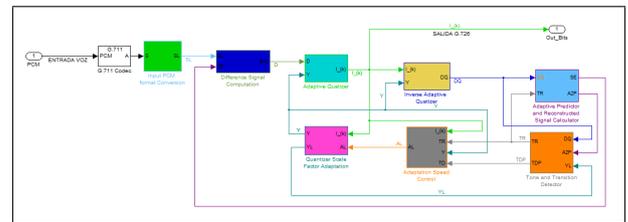


Fig. 3. G.726 Implemented Encoder Scheme.

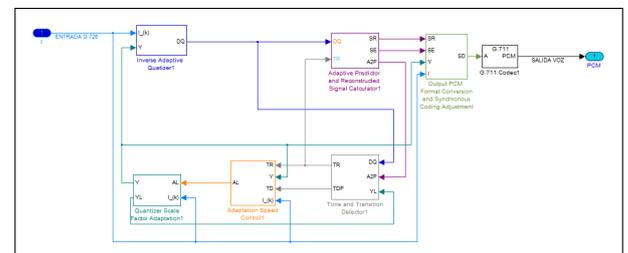


Fig. 4. G.726 Implemented Decoder Scheme.

Below, each of the blocks that were implemented within this research is detailed.

- *Input PCM format Conversion*

This block is responsible for transforming encoded A law signal into uniform PCM format, that means, it partially rebuilds a signal that was encoded using G.711 encoder, with the purpose that following stages can predict future values of signal[7], [8].

- *Difference Signal Computation*

This block is responsible to calculate the difference between the uniform PCM signal $s_l(k)$, from the previous block, and estimated signal $s_e(k)$ that emanates from adaptive predictor. In summary, this

block acts as a differentiator[8].

- *Adaptive Quantizer*

A quantifier is an element that is responsible for allocating certain discrete values, depending on the range of input signal. Thus, this block is a non-uniform quantizer 31, 15, 7 or 4 levels that are used to quantify the signal $d(k)$. The indicated levels, operate at 40, 32, 24 and 16 kbps, respectively[8].

It is important to stress this project only took into consideration non-uniform quantizer of 15 levels, that is, 32 Kbps.

To achieve the goal of making a non-uniform quantization, this block converts a signal $d(k)$ into a logarithmic base of 2. This value is limited by scale factor $y(k)$.

- *Inverse Adaptive Quantizer*

In contrast to the previous block, it is responsible for reproducing a quantized version of signal as a function of the scale factor $y(k)$. This signal switches to logarithmic domain[8].

- *Quantizer Scale Factor Adaptation*

To determine scale factor $y(k)$, this proceed under the principle of bimodal adaptation, which states that there are two adaptation speeds. A fast, for signals with prominent fluctuations, such as voice signals, and a slow, with minimum fluctuations for signals such as data signals using a tone. A combination of both speed results a more efficient adaptation[8].

This is explained as follows. Audio and voice signals have sharp changes, therefore it can separate the signal into sections, one in which the fluctuations are large, so a rapid adaptation is required and others which are undetectable in where slow adaptation is enough. Therefore, a mixture of both factors may be the ideal solution.

- *Adaptation Speed Control*

The control parameter $a_1(k)$ varies in range between 0 and 1. It approaches zero when tone signals are used for data signals and tends to one when signals are vowels. This means, this factor give it faster or slower speeds to adapt to the system, hence its importance is essential[8].

- *Adaptive predictor and reconstructed signal calculator*

The main task developed by this block is to deliver an estimated signal $s_e(k)$, from a quantified signal $d_q(k)$. The adaptive predictor consists of two sections that respond effectively to input signals diversity. The first section is a sixth order zeros bank and the second one, a second order poles bank. With this structure, this block aims to have all possibilities, so they can meet the demands raised by various kinds of signals[8].

These blocks were merged, Fig. 3 and Fig. 4, as required by the recommendations. However, this block

serves two purposes, first, as already mentioned, to predict a signal, and the second is to rebuild, that is not enough to predict data, but must also be reconstructed according to their previous states.

- *Tone and Transition Detector*

This block is useful in a tone signal used to transmit information, not necessarily voice. It is helpful, to detect the signal's tone stability, it also helps to slow down adaptive speed control block, and consequently the system could reach equilibrium. Opposite occurs with voice signals.

Based on issues raised in the aforementioned recommendations, the implemented design is shown in Fig. 3 and Fig. 4, which use Simulink tools such as embedded block or embedded code, that covers all the same functions and calculations contained in operating algorithm of the code.

On the decoder side, as shown in Fig. 4, the only difference is that besides all blocks mentioned above, it adds one more, the Synchronous Coding Adjustment. For that reason, only that block will be mentioned, since the others were already described.

- *Synchronous Coding Adjustment*

This block aims to eliminate cumulative distortion produced by cascaded synchronous encodings, that is switched from PCM to ADPCM and PCM again. Consequently, eliminating the chance of hearing errors in the signal at the output of the decoder.

III. PROOFS AND EXPERIMENTAL RESULTS

It is important to state that in this research, eight communications system models with different variations were developed, as shown in Fig. 2. However, all those models in which Hamming encoder as a channel coder was included, none of their results were acceptable, as indicated below in TABLE II. Next, in Table I, will show those implemented systems with their respective characteristics:

TABLE I
TABLE OF PROPOSED MODEL FEATURES

	Source Encoder	Channel Encoder	Modulation
Model I	G.711	Convolutional	QPSK
Model II	G.711	Hamming	QPSK
Model III	G.726	Convolutional	QPSK
Model IV	G.726	Hamming	QPSK
Model V	G.711	Convolutional	FM
Model VI	G.711	Hamming	FM
Model VII	G.726	Convolutional	FM
Model VIII	G.726	Hamming	FM

In Fig. 5 and Fig. 6 are displayed best-performing models, in audio signal reception.

As for the simulations using the BERtool of Matlab, the following results were obtained with models that only used base-band modulation, that is, those which used QPSK modulation.

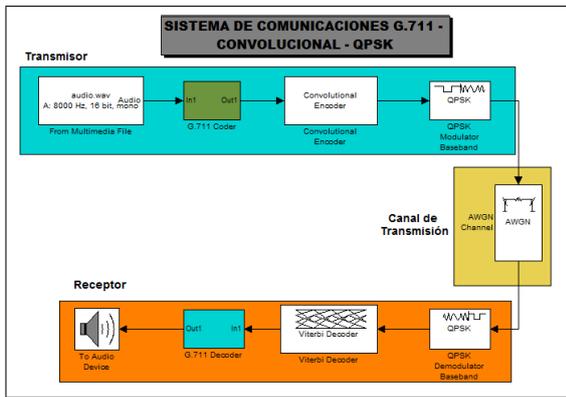


Fig. 5. Proposed Communications System Model I.

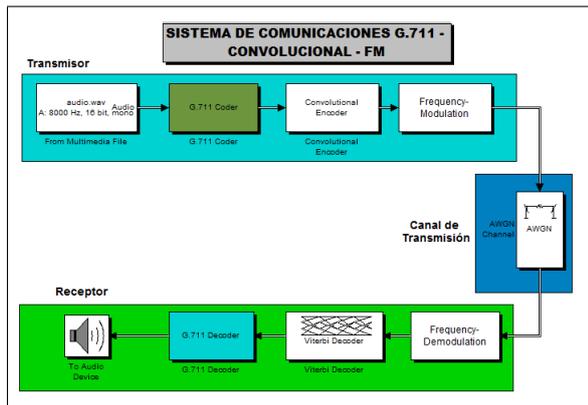


Fig. 6. Proposed Communications System Model V.

In addition, and because of research features, measurements made by use of the Agilent N1996A-506 Spectrum Analyzer are included.

Next, a comparative table of implemented systems and measurements are presented. The assessment of voice tangibility is based on the voice sharpness, considering a scale: Good, Bad and Noise. This according to whether: the signal is recognized without problems, the signal is recognized with difficulties or just noise is heard.

TABLE II
TABLE OF PROPOSED MODEL FEATURES

	Voice Tangibility	Output Power [dBm]	Transmission Rate [KSps]
Model I	Good	-8	64
Model II	Bad	-10	56
Model III	Good	-10	56
Model IV	Bad	-9	28
Model V	Good	-7	16
Model VI	Noise	-10	14
Model VII	Good	-10	8
Model VIII	Noise	-10	7

Finally, looking at both Table II and Fig. 8 and Fig. 9, power measurements made by Agilent N1996A-506 Spectrum Analyzer, it is concluded that the best performance systems were model I and model V.

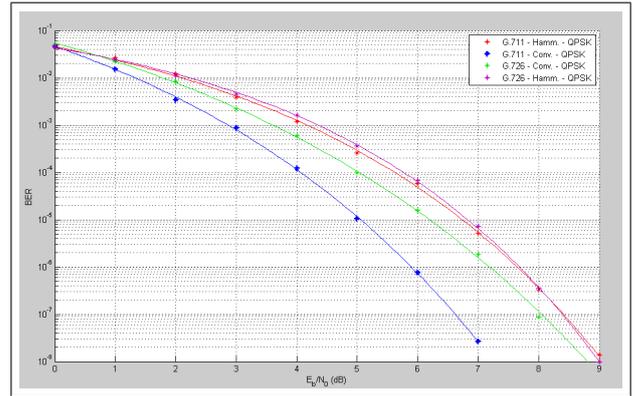


Fig. 7. Comparative BER of designed systems.

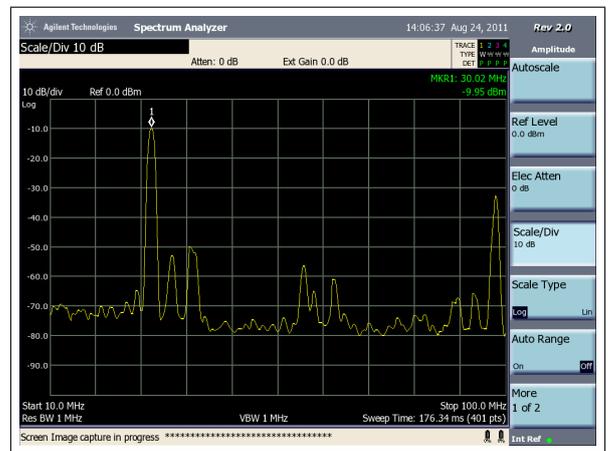


Fig. 8. Transmission Power of the Model I.

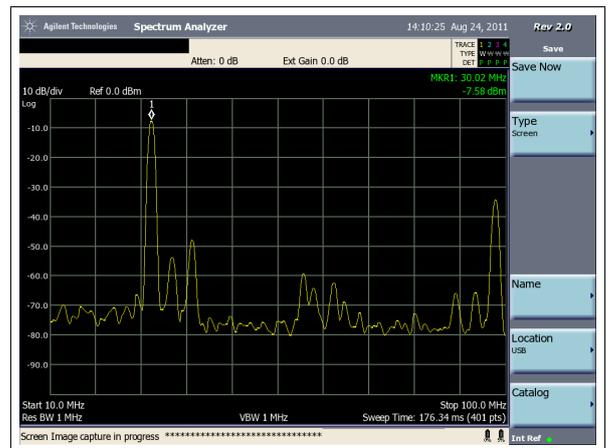


Fig. 9. Transmission Power of the Model V.

IV. CONCLUSION

It is important to mention that G.726 codec, implemented within this research, allowed that the process of voice coding and subsequent reconstruction, has better quality compared to the process performed by G.711 codec. According to this, it was possible to transmit the signal through space and obtain, at reception, an acceptable voice quality. Therefore, it is concluded that due to the performance provided by G.726 codec, it is more efficient than G.711 codec.

The goal of channel coding is to detect and correct errors, thereby reducing the error probability, to ensure information that reaches the receiver is similar to that was sent. According to the above, it was found in a practical way that a signal, even with noise induced by the channel, or due to processing carried out by USRP boards, in this case, can be transmitted and the decoder corrects some of these errors, while a signal that has no channel coding and during process, adopt errors, reception is not able to improve or correct these errors and the result will be a damaged signal or completely noisy.

BasicTX daughterboard card, although its specification details that the operating band range is from 1 to 250MHz, presents problems in practice when trying to operate across that band and it was found that actual working range is from 1 to 44MHz, which is the instance in which this card can properly propagate signals through space.

The USRP v.1.0 does not have the ability to guarantee good communication using any base-band modulation, because this, requires phase reaches the receiver accurately, so this can decode the information. As it can be interpreted, cards do not have enough capacity to keep the signal phase, since due to digital analog conversion and conversely, makes this vary sharply in alluded process that is generated by the FPGA together with USRP's converters. Hence, it is concluded that cards do not work well in digital modulation processes.

In regard to voice compression, initial coding should be taken into consideration, that is the transition between the analog section of the voice to digital section, it is run by the microphone Simulink's module, it uses 16 bits per sample to carry out the digitalization. To this must be added that, due to implementation of the 15 levels ITU G.726 codec, it was possible to compress each of these samples to 4 bits, representing a 75% bandwidth usage optimization.

Finally, it is recommended to use a signal filtering stage, before receiving it, since as can be seen in Fig. 8 and Fig. 9, the harmonics generate noise on information that is to be decoded.

REFERENCES

- [1] W. Turtlebee, *Software Defined Radio: Origins, Drivers and International Perspectives*, 1st ed. Chichester, England: John Wiley & Sons, 2002.
- [2] J. Bard and V. J. Kovarik, *Software Defined Radio: The Software Communications Architecture*, 1st ed. Chichester, England: John Wiley & Sons, 2007.
- [3] GNU Radio. [Online]. Available: <http://gnuradio.org>
- [4] P. Burns, *Software Defined Radio for 3G*, 1st ed. Norwood, U. S.: Artech House, 2003.

- [5] F. A. Hamza, *The USRP under 1.5X Magnifying Lens! GNU Radio*, 1st ed., Journal of GNU Radio, June 2008. [Online]. Available: http://gnuradio.org/redmine/attachments/129/USRP_Documentation.pdf
- [6] M. Ettus, *USRP User's and Developer's Guide*, Journal of Ettus Research LLC, 2007. [Online]. Available: http://www.olifantasia.com/gnuradio/usrp/files/usrp_guide.pdf
- [7] *Pulse Code Modulation (PCM) of Voice Frequencies*, ITU Std. ITU-T Recommendation G.711, 1988.
- [8] *40, 32, 24, 16 kbit/s Adaptive Differential Pulse Code Modulation (APCM)*, ITU Std. ITU-T Recommendation G.726, 1990.
- [9] R. Blake, *Electronic Communication Systems*, 2nd ed. Publishing House of Electornics Industry, 2002.
- [10] J. Proakis, *Digital Communications*, 4th ed. New York, U. S.: McGraw-Hill, 2008.

LPC-based Feature Coefficients for Voice Authentication Tasks

María Salomé Pérez and Enrique V. Carrera

Abstract—Voice authentication is a promising biometric technique based on extracting important information from the speech signal by means of computing a vector of feature coefficients. Based on that, this paper evaluates the effectiveness of linear predictive coefficients when combined with other simple metrics in voice authentication tasks. Linear predictive coefficients were chosen due to their relatively good performance and their not-so-complicated structures when compared to other similar alternatives. All the feature coefficients have been evaluated through an extensive parameter space study in order to apprehend the main limitations and potentials of voice authentication under different scenarios. For such an evaluation, a classifier based on artificial neural networks has been implemented.

Index Terms—Voice authentication, linear predictive coefficients, artificial neural networks.

I. INTRODUCTION

Nowadays, technology is been used for restricting access to our resources through user authentication. Although, there are several authentication techniques, biometric-based authentication is the most promising alternative. Biometric-based authentication measures individuals' unique physical or behavioral characteristics (*e.g.*, fingerprint verification, retinal scans, facial analysis, analysis of vein structures, voice authentication) [1]. Indeed, biometric-based authentication has some key advantages over other authentication techniques, since biometric characteristics are not easily forgotten, like a password, or lost like a key.

For the majority of biometric authentication techniques, sophisticated equipment and the physical presence of the person being authenticated is required. However, given the correct use of analytical techniques, a person's *voiceprint* can be as unique as any other biometric characteristic. Moreover, voice authentication is simple (*i.e.*, no extra hardware or software is required), is less personally intrusive, and the authentication itself can even be done remotely [2].

Considering that speech signals carry information about a speaker in various forms (*e.g.*, speaking style, context, emotional state of the speaker), developments in the voice-authentication field have generated several statistical, analytical and data processing techniques to support it properly. A convenient and well understood processing technique is to extract important information from the speech signal by means of computing a vector of feature coefficients [1]. There are many effective feature extraction algorithms

available. For instance, the short-term spectrum of the speech signal is the most famous method of representing this kind of signals. Nevertheless, several approximations to the short-term spectrum, such as linear prediction coding, Mel-cepstrum coefficients and filter bank magnitudes, are also popular [3].

Based on that, this paper focuses on evaluating the usage of linear predictive coefficients (LPCs) in voice authentication tasks. We are interested in using a vector of feature coefficients based mainly on LPCs due to their relatively good performance and their not-so-complicated structures when compared to other similar alternatives. Along this evaluation, LPCs are also combined with other feature coefficients (*e.g.*, fundamental frequency, standard deviation, energy, kurtosis) in order to have an extensive parameter space study.

In our particular implementation, the vector of feature coefficients is used to authenticate people using a classifier based on artificial neural networks (ANNs) [4]. In order to apprehend the main limitations and potentials of voice authentication under different scenarios, results for the identification of groups of people (*i.e.*, gender classification), identification of one person among a group of strange people, and individual authentication of people, are presented.

II. BACKGROUND

This section introduces some fundamental concepts required in tasks of voice-pattern classification.

A. The Essence of the Voice

For most people, speech is an efficient and natural form of exchanging information. Nevertheless, this condition is limited due to the variable characterization of some features depending of accent, emotional state and vocal tract modeling of the speaker. Thus, voice signals cannot be consider stationary processes, but within a sufficiently short interval, the first and second order statistical moments of voice show little variations. In other words, voice signals can be considered as wide-sense stationary processes around a period of 30 ms [5].

B. Voice Features

1) *Linear Predictive Coding*: Linear predictive coding models across its coefficients the future value of a signal from a linear combination of its past values. This coding is widely used as a strong tool for modeling vocal tracks. In this case, the transfer function of a vocal track can be approximated by an all-pole filter model [3]. This voice feature can also be examined through an auto-regressive algorithm, which is able to achieve higher resolutions with smaller number of samples and lower sampling frequencies when compared to the FFT (Fast Fourier Transform) approach [6].

M. S. Pérez studies Electronics and Telecommunications Engineering at the Ecuadorian Armed Forces University, P.O. Box 17-15-231B, Sangolquí, Ecuador msperez1@espe.edu.ec

E. V. Carrera is with the Department of Electrical Engineering, Ecuadorian Armed Forces University, P.O. Box 17-15-231B, Sangolquí, Ecuador evcarrera@espe.edu.ec

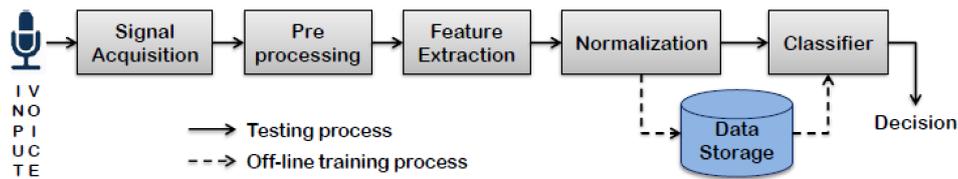


Fig. 1. Block diagram of the voice processing system.

2) *Fundamental Frequency*: The fundamental frequency F_0 , known also as pitch, models the main vibrations of the glottal cords that generate the sequence of quasi-periodic excitation pulses associated to each sound [7].

3) *Time-Domain Features*: In order to enhance LPC representation, it is usual to introduce statistical features such as the energy value (E) of the digital signal and the standard deviation (σ) of the samples contained in each frame [8]. Another possible factor for enhanced speech characterization is kurtosis (K), which represents the speech signal waveform by means of a numerical value, measuring the relative concentration (*i.e.*, flatness or peakedness) of a real-valued random variable when related to the normal distribution [5].

C. Artificial Neural Networks

ANNs are a combination of relatively simple non-linear adaptive processing elements, arranged in a structure that resembles the processing of biological neurons. Hence, several layers of parallel processing elements are interconnected, and their connection weights are adjusted to perform some specific functions such as classification or prediction. Its main applications include non-linear partitioning of vector spaces, feature extraction, and decision-making systems [3].

The most common algorithm used for training ANNs is known as back-propagation. This algorithm looks for a local minima in the error function while adjusting the connection weights of the network. Since back-propagation is a supervised learning method, the network requires the dataset of desired outputs for each input. In this way, the difference between the desired output and the current one is the error function to minimize.

In addition, back-propagation networks require differentiable transfer functions [6]. Because of that, the back-propagation algorithm generally uses the sigmoid transfer function in each processing element.

III. IMPLEMENTATION

In order to evaluate the effectiveness of the LPC-based feature coefficients in voice authentication tasks, a voice-processing system was developed using the *Matlab*[®] R2012a platform¹. In particular, the data acquisition, signal processing, and neural network *Matlab*'s toolboxes are being used.

The block diagram of the proposed system is presented in figure 1, where the solid line shows the normal testing process, while the dashed line corresponds to the initial

off-line training process. These blocks are detailed in the following paragraphs:

- *Signal acquisition*. Speech signals are captured by our system using the recording *Matlab* function and an external omni-directional microphone. This function is configured to use a sampling frequency of 8 KHz, 16 bits per sample, and recording in the WAV audio format.
- *Pre-processing*. This block segments the whole acquired input in groups of 240 adjacent samples (*i.e.*, 30 ms) and labels each group according to some identification parameters previously set in the system's interface. The main identification parameters used in this work are the name and gender of the speaker.
- *Feature extraction*. This block computes a vector of LPCs besides other values like kurtosis, standard deviation, fundamental frequency, and energy of the digital signal. These feature coefficients are calculated considering a time frame of 30-ms. In other words, our feature extraction works over each group of 240 samples created by the pre-processing block.
- *Normalization*. Since the ANN model used as classifier requires input values in the interval $[-1, +1]$ in order to maximize its performance, the normalization of every feature coefficient is required. Note that the sigmoid transfer function generates output values in the interval $(0, 1)$, but its highest sensibility is given for input values around $(-1, +1)$. Thus, the *min-max* normalization method [9] is used in our current implementation.
- *Data storage*. At the very beginning, normalized feature coefficients and their labels (*i.e.*, the targets of the classifier) are stored in MAT data files in order to create a training dataset for the ANN. In *Matlab*, these values are viewed as a matrix where each row corresponds to some feature coefficient or label, and each column represents a different group of 240 speech samples.
- *Classifier*. This work uses an ANN-based classifier executing the back-propagation algorithm. The implemented neural network has only 3 layers. The size of the inner layer is always configured to 10 processing elements, while the size of the input and output layers depends on the nature of the experiment (see next section). The final decision of the network is chosen according to a simple criterion of the maximum output value, since each network's output corresponds to a unique label (or target). In this way, recognition success and mismatch are easily explored through a confusion matrix [4].

¹<http://www.mathworks.com/>

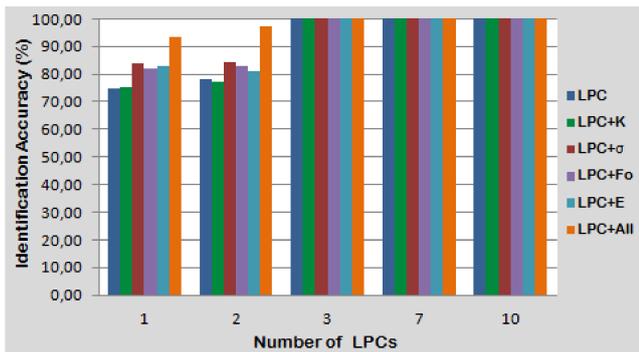


Fig. 2. Gender identification using samples from 2 people.

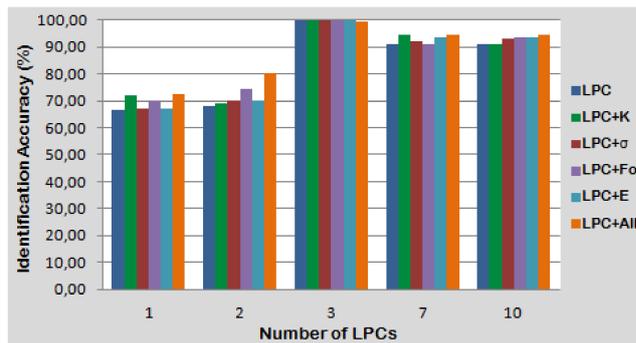


Fig. 3. Gender identification using samples from 8 people.

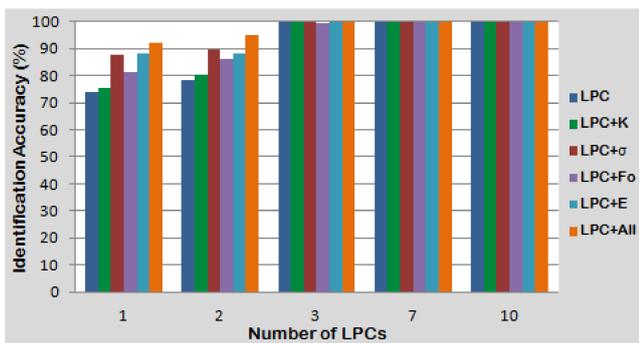


Fig. 4. One person identification considering two strangers.

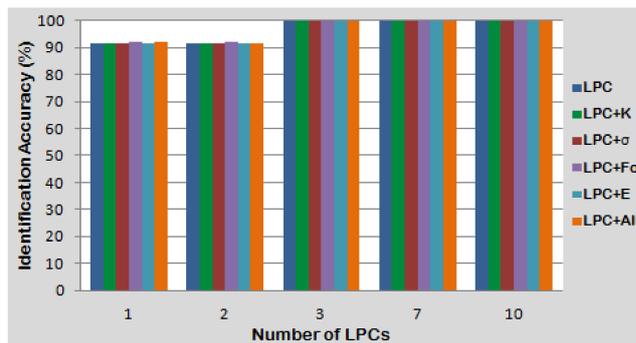


Fig. 5. One person identification considering eight strangers.

IV. RESULTS

With the purpose of evaluating the effectiveness reached by our authentication system, voice samples from eight adult people (4 women and 4 men) were collected. Each person pronounced a codeword of 4 Spanish terms spaced in time, generating more than a thousand sets of feature coefficients and labels. In each execution, a random set that includes 70% of the samples is used for training the ANN, while the remaining 30% of the samples are used for testing purposes. All the presented results correspond to the average of a hundred executions, since the ANN training process is not completely deterministic.

The following subsections analyze the effectiveness of the system in different authentication tasks according to their complexity.

A. Gender Identification

Gender identification uses only two labels for training the ANN outputs: male and female. The input feature coefficients correspond to groups of 2, 4, 6 and 8 people, maintaining the number of men equal to the number of women. In addition, the number of feature coefficients used as inputs to the ANN is also varied. Figures 2 and 3 show the identification accuracy for different numbers of LPCs and their combination with other broad metrics. In the figures, 'Fo' stands for fundamental frequency, ' σ ' for standard deviation, 'E' for energy, 'K' for kurtosis, and 'All' for the combination of all these 4 extra metrics.

According to the results, 3 LPCs are enough to reach a successful gender identification among a small number of people (e.g., 2 or 4 people). However, if the number of people increases, 3 LPCs plus energy or kurtosis produces identification accuracy rates above 92%.

B. One Person Identification

The main goal of this evaluation is distinguishing a selected person from the rest of the group. In particular, a female person has been selected for identification and a varying number of strangers is added to the group. Figures 4 and 5, summarize the results for different numbers of LPCs and their combination with other already described metrics. Note that in this case, the ANN has only two possible outputs: the person is recognized or rejected.

Again, 3 LPCs seem to be enough to distinguish one person from the rest of the group. Regarding the task of identifying one person against a group of strangers, it can be considered as a specialization of the experiment evaluated in the previous subsection. Instead of having two separate large groups of people, one of the groups contains exactly one person. In any case, the maximum level of identification accuracy in both experiments is reached using 3 LPCs plus the signal energy as inputs to the classifier.

C. People Authentication

The goal of this authentication experiment is to identify every single person within a group of people. In similar form

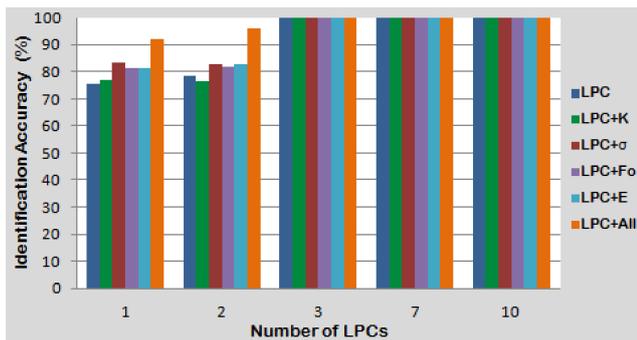


Fig. 6. People authentication considering a universe of 2 people.

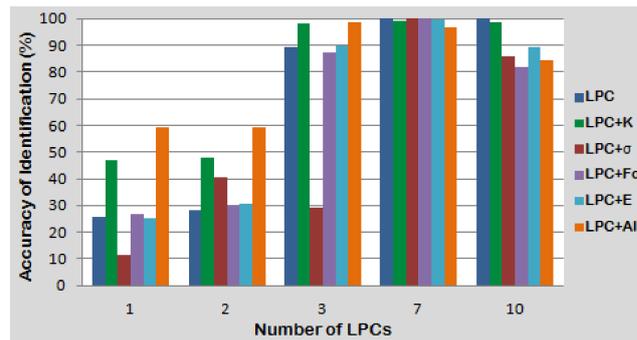


Fig. 7. People authentication considering a universe of 8 people.

to previous experiments, the size of the group is varied from 2 to 8 people. The average identification accuracy for groups of 2 and 8 people is shown in figures 6 and 7, respectively. Be aware that in this case, the ANN has a separate output for each person to be identified.

We can clearly see that the accuracy of the classifier decreases as the number of people to authenticate increases. This can be explained because the decision made by the network uses a simple maximum output value criterion. Thus, increasing the number of decision outputs also increment the possible fragmentation of the output vector.

In general, these results show that an increment in the number of LPCs still has advantage in the interval from 3 to 10 LPCs. Note also that the common relation found in previous experiments for gender and one person identification is also maintained here: 3 LPCs plus kurtosis or energy of the signal provide acceptable identification accuracy levels.

V. RELATED WORK

Linear predictive models are used in a wide range of signal processing applications, such as data forecasting, speech and video coding, speech recognition, model-based spectral analysis, signal restoration and noise reduction [10]. Indeed, modern digital mobile phones employ voice coders based on linear prediction modeling of speech for efficient coding [3]. There are two main motivations for using predictors in applications of signal processing [2]: the first one is forecasting the form of a signal, and the second one is removing the predictable part of signals in order to avoid transmitting those parameters (saving time, bandwidth, power and storage).

In addition, many voice authentication technologies available are geared towards telephony making it easily possible to use remote voice authentication [11].

VI. CONCLUSIONS

This paper shows the effectiveness of LPC-based feature coefficients in tasks of voice authentication. We can conclude that 3 LPCs are enough to distinguish people gender and one person from the rest of a group. Even better identification accuracy can be obtained adding the energy of the signal to the 3 previous LPCs. In the case of several people authentication, identification accuracy rates of the classifier

increases with the number of LPCs and adding the energy of the signal frame is also a good booster.

We are planning to extend this work evaluating more deterministic classifiers, like Bayesian belief networks, and include other static and dynamic feature coefficients (e.g., Mel-cepstrum coefficients).

REFERENCES

- [1] W. Thanhikam, Y. Satirasombat, and C. Charoenlarnnoppa, "Voice authentication system: Lpc and mel-cepstrum bases with vector quantization." Sirindhorn International Institute of Technology. Thammasat University, Thailand, Tech. Rep., 2011.
- [2] S. Bengio and J. Mariéthoz, "A statistical significance test for person authentication." IDIAP, Switzerland, Tech. Rep., 2010.
- [3] S. V. Vaseghi, *Advanced Digital Signal Processing and Noise Reduction*, 3rd ed. John Wiley & Sons, Ltd, 2006.
- [4] G. L. Torres, H. G. Martins, C. R. Santos, R. A. Carminati, and W. S. Vieira, "Speech recognition with industrial purposes: An approach using intelligent systems." in *Acoustics, Speech and Signal Processing (ICASSP)*, vol. 2. Instituto de Sistemas Eléctricos e Engenharia. Universidad de Taubaté (UNITAU), Brasil, 2008.
- [5] S. Perez and E. V. Carrera, "Simple speech recognition using kurtosis." *Science and Technology Magazine*, vol. 7, pp. 62–69, 2012.
- [6] U. C. Hyungseob Han, Sangjin Cho, "Fault diagnosis system using lpc coefficients and neural network," *Strategic Technology (IFOST), Department of Computer Engineering and Information Technology. University of Ulsan, Korea*, pp. 87–90, 2010.
- [7] L. R. Rabiner and R. W. Schafer, *Digital Processing of Speech Signals*. Prentice - Hall, Signal Processing Series, 1978.
- [8] A. M. Peinado and J. C. Segura, *Speech Recognition over digital channels- Robustness and Standards*. John Wiley & Sons, Ltd, 2006.
- [9] J. Han, M. Kamber, and J. Per, *Data Mining - Concepts and Techniques*, 3rd ed. Morgan Kaufmann Publishers is an imprint of Elsevier, 2012.
- [10] S. Cho and C. J. Kuo, "Current developments and future trends in audio authentication." in *Multimedia in Forensics, Security and Intelligence. University of Southern California*, 2012.
- [11] E. Bocchieri, D. Caseiro, and D. Dimitriadis, "Speech recognition modeling advances for mobile voice search." in *IEEE International Conference Acoustics, Speech and Signal Processing*, 2011.

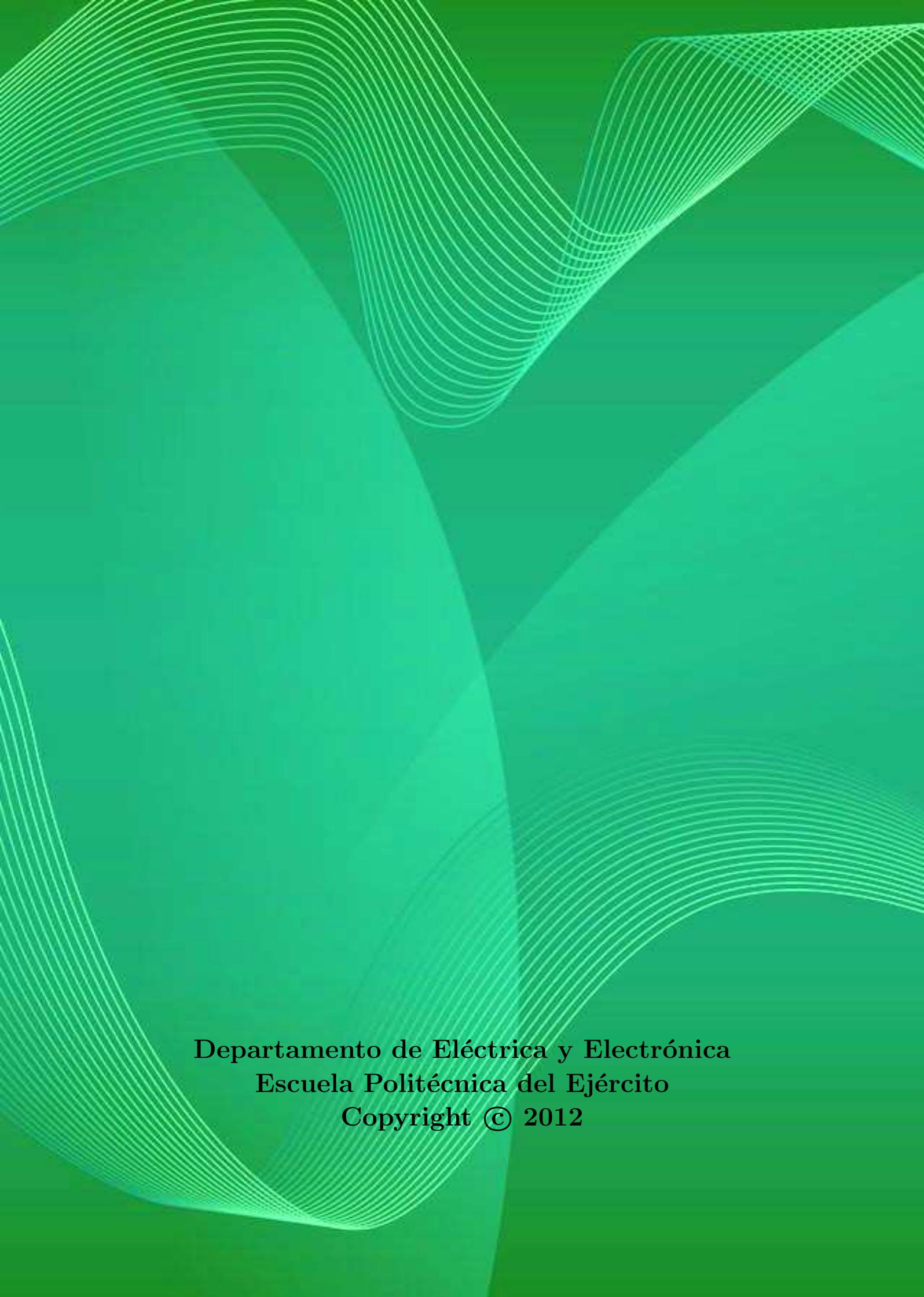
DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA

Escuela Politécnica del Ejército

El Departamento de Eléctrica y Electrónica (antigua Facultad de Ingeniería Electrónica) fue creada el 25 de abril de 1977 e inicia sus labores en octubre del mismo año en la modalidad presencial, con sus planes y programas de estudio encaminados a la formación del Ingeniero Electrónico. A partir de octubre de 1990, ofrece dos carreras con perfiles profesionales definidos: Ingeniería Electrónica en Telecomunicaciones e Ingeniería Electrónica en Computación. El Departamento está en condiciones de ofrecer otras alternativas en pregrado y posgrado.

En la propuesta actual del Departamento se integran en un sólo perfil estas aspiraciones, ofreciendo las siguientes carreras: Ingeniería en Electrónica y Telecomunicaciones, Ingeniería en Electrónica, Automatización y Control, e Ingeniería en Electrónica, Redes y Comunicación de Datos.

Además oferta los siguientes Postgrados: Maestría en Redes de Información y Conectividad y Maestría en Gerencia de Redes y Telecomunicaciones.



Departamento de Eléctrica y Electrónica
Escuela Politécnica del Ejército
Copyright © 2012