



ESPE
UNIVERSIDAD DE LAS FUERZAS ARMADAS
INNOVACIÓN PARA LA EXCELENCIA

DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA

CARRERA DE INGENIERÍA EN ELECTRÓNICA, AUTOMATIZACIÓN Y CONTROL

TRABAJO DE TITULACIÓN, PREVIO A LA OBTENCIÓN DEL TÍTULO DE INGENIERO EN ELECTRÓNICA, AUTOMATIZACIÓN Y CONTROL

TEMA: DISEÑO Y SIMULACIÓN DE UN CONTROLADOR NEURO-DIFUSO ANFIS PARA UN CONVERTIDOR DC-DC ZETA

AUTOR: ZAPATA SINALUISA, JONATHAN ALEXIS

DIRECTOR: MSc. PROAÑO ROSERO, VÍCTOR GONZALO

SANGOLQUÍ

2018



DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA
CARRERA DE INGENIERÍA EN ELECTRÓNICA, AUTOMATIZACIÓN Y CONTROL

CERTIFICACIÓN

Certifico que el trabajo de titulación, “*DISEÑO Y SIMULACIÓN DE UN CONTROLADOR NEURO-DIFUSO ANFIS PARA UN CONVERTIDOR DC-DC ZETA*” fue realizado por el señor *Zapata Sinaluisa, Jonathan Alexis* el mismo que ha sido revisado en su totalidad, analizado por la herramienta de verificación de similitud de contenido; por lo tanto cumple con los requisitos teóricos, científicos, técnicos, metodológicos y legales establecidos por la Universidad de las Fuerzas Armadas ESPE, razón por la cual me permito acreditar y autorizar para que lo sustente públicamente.

Sangolquí, 09 de agosto de 2018

Firma:

MSc. Proaño Rosero Víctor Gonzalo

c.c.....1706457924.....



DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA
CARRERA DE INGENIERÍA EN ELECTRÓNICA, AUTOMATIZACIÓN Y CONTROL

AUTORÍA DE RESPONSABILIDAD

Yo, *Zapata Sinaluisa, Jonathan Alexis*, declaro que el contenido, ideas y criterios del trabajo de titulación: ***DISEÑO Y SIMULACIÓN DE UN CONTROLADOR NEURO-DIFUSO ANFIS PARA UN CONVERTIDOR DC-DC ZETA*** es de mi autoría y responsabilidad, cumpliendo con los requisitos teóricos, científicos, técnicos, metodológicos y legales establecidos por la Universidad de las Fuerzas Armadas ESPE, respetando los derechos intelectuales de terceros y referenciando las citas bibliográficas.

Consecuentemente el contenido de la investigación mencionada es veraz.

Sangolquí, 09de agosto de 2018

Firma

Zapata Sinaluisa Jonathan Alexis

C.C.....1722652987.....



DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA
CARRERA DE INGENIERÍA EN ELECTRÓNICA, AUTOMATIZACIÓN Y CONTROL

AUTORIZACIÓN

Yo, *Zapata Sinaluisa, Jonathan Alexis* autorizo a la Universidad de las Fuerzas Armadas ESPE publicar el trabajo de titulación: ***DISEÑO Y SIMULACIÓN DE UN CONTROLADOR NEURO-DIFUSO ANFIS PARA UN CONVERTIDOR DC-DC ZETA*** en el Repositorio Institucional, cuyo contenido, ideas y criterios son de mi responsabilidad.

Sangolquí, 09 de agosto de 2018

Firma

.....*Jonathan Zapata*.....

Zapata Sinaluisa Jonathan Alexis

C.C.....1722652987.....

DEDICATORIA

Esta tesis está dedicada a mi familia quienes han significado y continúan significando mucho para mí. Las palabras no pueden expresar cuán agradecido estoy con mi madre, mi padre y mi hermana por todos los sacrificios que han hecho a mi favor.

Jonathan

AGRADECIMIENTO

Primero y ante todo, agradezco a Dios, por dejarme pasar todas las dificultades para completar mi investigación exitosamente.

Me gustaría expresar mi más profundo y sincero agradecimiento a mi tutor MSc. Víctor Proaño, quién ha sido un gran mentor para mí. Me gustaría agradecerle por su hábil guía, supervisión e inspiración en esta investigación.

Estoy muy agradecido con mis padres por su amor, apoyo y sacrificios por educarme y prepararme para mi futuro. Agradezco a una persona en especial, Liliana, por ayudarme y alentarme en numerosas ocasiones a lo largo de esta experiencia.

Finalmente, agradezco a todas las personas que me han ayudado a completar esta investigación directa o indirectamente.

Jonathan Zapata

ÍNDICE DE CONTENIDOS

CERTIFICACIÓN	i
AUTORÍA DE RESPONSABILIDAD	ii
AUTORIZACIÓN	iii
DEDICATORIA	iv
AGRADECIMIENTO	v
ÍNDICE DE CONTENIDOS	vi
ÍNDICE DE TABLAS	xi
ÍNDICE DE FIGURAS	xii
RESUMEN	xviii
ABSTRACT	xix
CAPÍTULO I	1
1. PROBLEMÁTICA	1
1.1. Antecedentes	1
1.2. Planteamiento del problema	5
1.3. Justificación	6
1.4. Objetivos	7
1.4.1. Objetivo General	7
1.4.2. Objetivos específicos	7
1.5. Metodología	7
CAPÍTULO II	10
2. ANÁLISIS DEL CONVERTIDOR ZETA	10

2.1.	El convertidor dc-dc Zeta.....	10
2.2.	Modos de operación de un convertidor dc-dc.....	10
2.2.1.	Modo de conducción continua (MCC).....	11
2.2.2.	Modo de conducción discontinua (MCD).....	11
2.3.	Relación de conversión en modo de conducción continua	12
2.3.1.	Aproximación de pequeño rizado	13
2.3.2.	Balance voltios-segundos del inductor y balance de carga del capacitor	16
2.3.3.	Relación de conversión M(D).....	18
2.4.	Modelo con transformador DC para evaluar pérdidas	19
2.4.1.	Pérdidas de conducción.....	20
2.4.1.1.	Inclusión de pérdidas en el convertidor	21
2.4.1.2.	Construcción de circuito equivalente	24
2.4.1.3.	Eficiencia del convertidor con pérdidas de conducción.....	28
2.4.2.	Pérdidas de conmutación	30
2.4.2.1.	Eficiencia del convertidor con pérdidas de conmutación	35
2.5.	Relación de conversión en modo discontinuo.....	37
CAPÍTULO III		48
3.	RED ADAPTATIVA BASADA EN UN SISTEMA DE INFERENCIA DIFUSA (ANFIS)	48
3.1.	Introducción	48
3.2.	Teoría de lógica difusa.....	49
3.2.1.	Conjuntos difusos.....	49
3.2.2.	Reglas difusas si-entonces	50

3.2.3.	Sistema de inferencia difusa (FIS)	51
3.2.4.	Modelos difusos	53
3.2.5.	Estilos de partición para modelos difusos	58
3.3.	Redes adaptativas	59
3.3.1.	Arquitectura	60
3.3.2.	Redes neuronales como caso especial de redes adaptativas	61
3.4.	Integración de lógica difusa y redes neuronales	64
3.5.	Tipos de sistemas neuro-difusos	65
3.5.1.	Sistemas neuro-difusos cooperativos	65
3.5.2.	Sistemas neuro-difusos concurrentes	66
3.5.3.	Sistemas neuro-difusos híbridos	66
3.6.	ANFIS: Red adaptativa basada en un sistema de inferencia difusa	67
3.6.1.	Arquitectura ANFIS	67
3.6.2.	Algoritmos de aprendizaje	71
3.6.2.1.	Algoritmo de retro propagación del error (BP).....	71
3.6.2.2.	Algoritmo de aprendizaje híbrido: Combinación de retro propagación (BP) y estimador de mínimos cuadrados (LSE)	75
3.7.	Control neuro-difuso	80
3.7.1.	Control basado en imitación	81
3.7.2.	Control directo inverso.....	82
3.7.3.	Control inverso especializado	83
CAPÍTULO IV	84

4.	DISEÑO Y SIMULACIÓN DEL SISEMA DE CONTROL DE UN CONVERTIDOR ZETA.....	84
4.1.	Diseño del convertidor Zeta.....	84
4.1.1.	Especificaciones de diseño.....	84
4.1.2.	Ciclo de trabajo.....	85
4.1.3.	Selección del inductor.....	85
4.1.4.	Selección del capacitor.....	87
4.1.5.	Selección del MOSFET.....	89
4.1.6.	Selección del diodo.....	89
4.2.	Modelado de la dinámica del convertidor dc-dc Zeta.....	91
4.3.	Diseño del controlador ANFIS.....	93
4.3.1.	Algoritmo de programación de la red ANFIS.....	93
4.3.2.	Entradas, salidas y parámetros del sistema ANFIS.....	99
4.4.	Simulación del sistema planta controlador ANFIS.....	101
4.4.1.	Control en lazo abierto.....	101
4.4.1.1.	Identificación del sistema.....	101
4.4.1.2.	Control directo inverso del sistema.....	106
4.4.2.	Control en lazo cerrado.....	109
4.4.2.1.	Identificación del sistema.....	109
4.4.2.2.	Control del sistema.....	113
4.5.	Diseño y simulación del controlador PI.....	116
	CAPÍTULO V	122
5.	RESULTADOS Y DISCUSIONES.....	122

5.1.	Comparación del desempeño del controlador ANFIS vs controlador PI.....	122
5.1.1.	Inicio suave	122
5.1.2.	Respuesta ante variaciones de carga	124
5.1.3.	Respuesta ante variaciones en el voltaje de entrada.....	127
5.1.4.	Respuesta ante cambio del voltaje de referencia.....	130
CAPÍTULO VI	133
6.	CONCLUSIONES Y RECOMENDACIONES.....	133
6.1.	Conclusiones	133
6.2.	Recomendaciones.....	134
Bibliografía	135

ÍNDICE DE TABLAS

Tabla 1 <i>Resumen de actividades en cada pasada en el procedimiento de aprendizaje híbrido para una red ANFIS</i>	79
Tabla 2 <i>Especificaciones de diseño del convertidor Zeta</i>	90
Tabla 3 <i>Parámetros del bloque ANFIS</i>	101
Tabla 4 <i>Desempeño de los tres controladores</i>	123
Tabla 5 <i>Desempeño de los tres controladores ante variaciones en el voltaje de entrada</i>	130
Tabla 6 <i>Desempeño de los tres controladores ante el cambio de voltaje de referencia de 12 a 5 voltios</i>	131
Tabla 7 <i>Desempeño de los tres controladores ante el cambio de voltaje de referencia de 12 a 15 voltios</i>	132

ÍNDICE DE FIGURAS

Figura 1. Metodología general del proyecto	8
Figura 2. Realización práctica usando un transistor y un diodo	10
Figura 3. Forma de onda de la corriente del inductor en MCC.....	11
Figura 4. Forma de onda de la corriente del inductor en MCD	11
Figura 5. Convertidor Zeta durante MCC cuando Q1 está encendido.....	12
Figura 6. Convertidor Zeta durante MCC cuando Q1 está apagado	13
Figura 7. Forma de onda del voltaje de salida $v(t)$	14
Figura 8. Formas de onda del convertidor Zeta: voltaje en el inductor y	16
Figura 9. Relación de conversión $M(D)$ del convertidor Zeta en MCC.....	19
Figura .10. Modelado de pérdidas de cobre en el inductor	20
Figura 11. Modelado de pérdidas en el transistor	20
Figura 12. Modelado de pérdidas en el diodo	21
Figura 13. Circuitos del convertidor Zeta: (a) con Q1 encendido, (b) con Q1 apagado	22
Figura 14. Circuitos cuya ecuación de lazo es idéntica a la ecuación (61)	25
Figura 15. Circuitos cuya ecuación de lazo es idéntica a la ecuación (62).....	26
Figura 16. Los circuitos de las Figuras 14 y 15 juntos.....	26
Figura 17. Modelo de circuito equivalente del convertidor Zeta, incluyendo un transformador de y las pérdidas de conducción	27
Figura 18. Simplificación del circuito equivalente, refiriendo todos los elementos al lado primario del transformador.....	27

Figura 19. Eficiencia vs ciclo de trabajo, convertidor Zeta con pérdidas de conducción y VD = 0.5 voltios	29
Figura 20. Eficiencia vs ciclo de trabajo, convertidor Zeta con pérdidas de conducción únicamente en las bobinas	30
Figura 21. Circuito del convertidor Zeta	31
Figura 22. Formas de onda de la conmutación, pérdidas de conmutación del convertidor Zeta ..	32
Figura 23. Modelo de conmutación para las pérdidas de conmutación del convertidor Zeta	35
Figura 24. Modelo de circuito equivalente dc, pérdidas de conmutación del convertidor Zeta ...	35
Figura 25. Eficiencia vs ciclo de trabajo del convertidor Zeta con pérdidas de conmutación	37
Figura 26. Circuitos del convertidor Zeta para operación en modo de conducción discontinua ..	38
Figura 27. Forma de onda del voltaje del inductor del convertidor Zeta operando en modo de conducción discontinua	41
Figura 28. Forma de onda de la corriente del inductor del convertidor Zeta operando en modo de conducción discontinua	43
Figura 29. Forma de onda de la corriente del diodo del convertidor Zeta operando en modo de conducción discontinua	45
Figura 30. Relación de conversión M(D,K) del convertidor Zeta en MCD	47
Figura 31. Posible descripción del concepto de "joven" por un conjunto difuso	50
Figura 32. Sistema de inferencia difusa	53
Figura 33. Sistema de inferencia difusa Mamdani usando min	54
Figura 34. Sistema de inferencia difusa Mamdani usando producto	55
Figura 35. Sistema de inferencia difusa Sugeno	56
Figura 36. Sistema de inferencia difusa Tsukamoto	57

Figura 37. Métodos de partición del espacio de entrada.....	58
Figura 38. Una red adaptativa hacia delante representada en capas	60
Figura 39. Red adaptativa recurrente	61
Figura 40. Funciones de activación para un red neuronal.....	62
Figura 41. Un nodo de una red neuronal de retro propagación.....	63
Figura 42. Una red neuronal 3-3-2.....	64
Figura 43. Estructura de un sistema neuro-difuso cooperativo.....	65
Figura 44. Sistema neuro-difuso concurrente	66
Figura 45. (a) Modelo difuso Sugeno de primer orden con dos entradas y dos reglas; (b) arquitectura equivalente ANFIS	68
Figura 46. Otra arquitectura ANFIS equivalente para un modelo difuso Sugeno de dos entradas y dos reglas.....	70
Figura 47. (a) Arquitectura ANFIS equivalente de un modelo difuso Sugeno con dos entradas y nueve reglas; (b) espacio de entrada particionado dentro de nueve regiones difusas.....	71
Figura 48. Diagrama de bloques de un sistema de control de realimentado.....	80
Figura 49. Arquitectura controlador basado en imitación de un humano experto	82
Figura 50. Arquitectura de control inverso directo: (a) fase de aprendizaje; (b) fase de aplicación.....	83
Figura 51. Arquitectura de control inverso especializado.....	83
Figura 52. Convertidor Zeta.....	84
Figura 53. Forma de onda de la corriente del inductor del convertidor Zeta en MCC	86

Figura 54. Forma de onda del voltaje del capacitor en serie del convertidor Zeta operando en MCC	88
Figura 55. Modelo promediado no lineal del convertidor dc-dc Zeta.....	92
Figura 56. Función de pertenencia tipo campana.....	93
Figura 57. Diagrama de flujo general de la red ANFIS	94
Figura 58. Diagrama de flujo del subproceso "Declaración y definición de variables iniciales"	95
Figura 59. Diagrama de flujo del subproceso "Implementación de la red ANFIS"	96
Figura 60. Diagrama de flujo del subproceso "Implementación de la regla de aprendizaje híbrida en línea"	97
Figura 61. Diagrama de flujo del subproceso "Cálculo de la salida actualizada de la red ANFIS"	98
Figura 62. Bloque S-Function de la red ANFIS tipo rejilla	99
Figura 63. Cuadro de diálogo para configuración de parámetros del bloque ANFIS.....	100
Figura 64. Identificación inversa del sistema convertidor dc-dc Zeta (lazo abierto).....	102
Figura 65. Señal para habilitar el aprendizaje de la red ANFIS.....	103
Figura 66. Conjunto de datos de entrada para el entrenamiento de la red ANFIS (voltaje de entrada V_g y voltaje de salida V)	104
Figura 67. Configuración de parámetros para el entrenamiento de la red ANFIS (lazo abierto).....	105
Figura 68. Conjunto de datos de salida para el entrenamiento de la red ANFIS (ciclo de trabajo).....	106
Figura 69. Control del sistema mediante un controlador ANFIS (lazo abierto)	107

Figura 70. Configuración de bloque ANFIS para el control del sistema (lazo abierto).....	108
Figura 71. Señales obtenidas en el proceso de control (lazo abierto)	109
Figura 72. Identificación inversa del sistema convertidor dc-dc Zeta (lazo cerrado)	110
Figura 73. Conjunto de datos de entrada para el entrenamiento de la red ANFIS (error e integral del error).....	111
Figura 74. Configuración de parámetros para el entrenamiento de la red ANFIS (lazo cerrado).....	112
Figura 75. Conjunto de datos de salida para el entrenamiento de la red ANFIS (ciclo de trabajo).....	113
Figura 76. Control del sistema mediante un controlador ANFIS (lazo cerrado)	114
Figura 77. Configuración de bloque ANFIS para el control del sistema (lazo cerrado).....	115
Figura 78. Señales obtenidas en el proceso de control (lazo cerrado)	116
Figura 79. Controlador PI propuesto para el convertidor dc-dc Zeta	117
Figura 80. Lugar de las raíces, ganancia proporcional.....	120
Figura 81. Lugar de las raíces, ganancia integral.....	120
Figura 82. Diagrama de bloques del controlador PI y el convertido dc-dc Zeta	121
Figura 83. Resultado de simulación para el desempeño del voltaje de salida durante el arranque	123
Figura 84. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador PI.....	124
Figura 85. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador ANFIS en lazo abierto	125

Figura 86. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador ANFIS en lazo cerrado	126
Figura 87. Comparación de desempeño de los tres controladores	126
Figura 88. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador PI.....	127
Figura 89. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador ANFIS en lazo abierto	128
Figura 90. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador ANFIS en lazo cerrado.	129
Figura 91. Comparación de desempeño de los tres controladores	129
Figura 92. Resultado de simulación para el desempeño del voltaje de salida durante el arranque ante el cambio del voltaje de referencia	131

RESUMEN

Los convertidores dc-dc son circuitos electrónicos de potencia usados ampliamente en fuentes de alimentación dc reguladas y en aplicaciones de accionamiento de motores dc. La principal dificultad en un convertidor dc-dc es mantener un voltaje de salida constante independientemente del cambio en la corriente de carga o voltaje de entrada. Esta investigación presenta el análisis, diseño, modelado y control de un convertidor dc-dc Zeta, donde el controlador está diseñado para variar el ciclo de trabajo tal que el voltaje de salida sea igual a su referencia. Las diferentes técnicas de control que se usan en la práctica emplean controladores de tipo PID que son sintonizados sobre modelos promediados linealizados. Sin embargo, en la literatura se han propuesto diferentes estrategias de control no lineal para mejorar el desempeño del controlador. Motivado por estos temas, esta investigación presenta una aplicación del controlador ANFIS (Adaptive Network based Fuzzy Inference System) para el convertidor dc-dc Zeta. El controlador neuro-difuso ANFIS tiene la ventaja del conocimiento experto de un sistema de inferencia difusa y la capacidad de aprendizaje de las redes neuronales. El modelo dinámico no lineal del convertidor Zeta y el controlador ANFIS se derivan para desarrollar un modelo de simulación. Los resultados de la simulación demuestran que el controlador ANFIS tiene un mejor desempeño del convertidor Zeta, una buena regulación de voltaje con menor sobre impulso, error de estado estable y tiempo de establecimiento que el controlador tradicional PI, cuando se lo somete a variaciones en el voltaje de entrada, carga o referencia.

PALABRAS CLAVE:

- ANFIS
- CONTROL NEURO-DIFUSO
- CONVERTIDOR DC-DC
- CONVERTIDOR ZETA

ABSTRACT

Dc-dc converters are electronic power circuits used widely in regulated dc power supplies and dc motor drive applications. The main difficulty in a dc-dc converter is to maintain a constant output voltage regardless of change in load current or input voltage. This research presents the analysis, design, modeling and control of Zeta dc-dc converter, where the controller is designed to vary the duty cycle such that the output voltage is equal to its reference. The different control techniques used in practice employ PID-type controllers that are tuned on linearized averaged models. However, different non-linear control strategies have been proposed in the literature for improve the performance of controller. Motivated by these issues, this research presents an application of ANFIS (Adaptive Network based Fuzzy Inference System) controller for dc-dc Zeta converter. The neuro-fuzzy controller ANFIS has the advantage of expert knowledge of the fuzzy inference system and the learning capability of neural networks. The non-linear dynamic model of Zeta converter and the ANFIS controller are derived to develop a simulation model. Simulation results demonstrates that the ANFIS controller has better performance of the Zeta converter, good voltage regulation with less overshoot, steady state error and settling time than the traditional PI controller even subjected to input voltage, load or reference variations.

KEY WORDS:

- **ANFIS**
- **NEURO-FUZZY CONTROL**
- **DC-DC CONVERTER**
- **ZETA CONVERTER**

CAPÍTULO I

1. PROBLEMÁTICA

1.1. Antecedentes

El uso indiscriminado de combustibles fósiles y otros procesos industriales, utilizados en la producción de energía eléctrica, incrementan aceleradamente las emisiones de CO₂, lo que produce un aumento en la temperatura de la tierra, hasta desembocar en el fenómeno conocido como calentamiento global. Por ello se fomenta la utilización de energías renovables, para la generación de energía eléctrica, tales como: energía solar fotovoltaica, eólica, geotérmica, entre otras (González, Farfán, & Zamora, 2015).

La energía solar fotovoltaica, es una alternativa de gran interés para afrontar la crisis energética mundial. Sin embargo, el costo de generación es elevado comparado con técnicas tradicionales. Con el fin de reducir el costo de la energía solar, se han propuesto varias formas para mejorar su eficiencia. Entre estas propuestas se encuentra: el mejorar las características de los convertidores de los paneles solares, el diseño de un sistema automático de seguimiento de la carga y descarga de las baterías, y el control de la energía solar para el almacenamiento y la descarga adecuada de las baterías, evitando el inadecuado uso y deterioro de las mismas (Berrio & Zuluaga, 2014).

Dependiendo de la aplicación en la cual van a ser utilizados, los paneles solares como fuente de generación de energía eléctrica, se puede escoger entre: los convertidores de corriente directa a corriente alterna (dc-ac) y convertidores solo en corriente directa (dc-dc). Los convertidores dc-dc, son circuitos electrónicos de potencia, que permiten elevar o reducir el nivel de voltaje de salida mediante la acción de conmutación.

A menudo, los convertidores dc-dc son utilizados en aplicaciones, tales como: fuentes de alimentación para computadoras personales, equipos de oficina, control de electrodomésticos, equipos de telecomunicaciones, unidades de motores de dc, automóviles, aviones, entre otros (Mohamad, 2012).

En la literatura se han propuesto varios tipos de convertidores dc-dc, entre ellos se pueden citar los siguientes: *buck*, *boost*, *buck-boost*, *cuk*, *sepic* y *Zeta*. Los convertidores *sepic*, *Zeta* y *buck-boost* pueden ser utilizados tanto para elevar como para reducir la tensión de salida. En cuanto a la polaridad del voltaje de salida, en el convertidor *buck-boost* es opuesta a la tensión de entrada, mientras que en los convertidores *sepic* y *Zeta* generan una salida positiva, lo que es conveniente ya que evita el uso de un inversor (Eashwar, Kalithasan, & Kandasamy, 2015).

En los últimos años, el convertidor *Zeta* ha sido ampliamente utilizado en aplicaciones de acondicionamiento de energías eléctricas alternativas como la fotovoltaica o eólica, ya que, proporciona una respuesta de salida estable con menores transitorios y pérdidas que un convertidor *sepic*. Adicionalmente, el convertidor *Zeta* reduce la pérdida de potencia y tiene un costo de implementación más económico, al no requerir filtros a su salida. Por estas razones, el convertidor *Zeta* es conocido como optimizador de potencia (Eashwar, Kalithasan, & Kandasamy, 2015).

El problema principal de los convertidores dc-dc es regular el voltaje de salida a un valor constante independientemente de los cambios en el voltaje de entrada, corriente de carga y de las características de los componentes electrónicos del convertidor. Los convertidores se componen de semiconductores que, aplicando una serie de señales de control, actúan como interruptores que se abren y se cierran para convertir un nivel de voltaje determinado en otro diferente (Flores, 2017).

El control del voltaje de salida de un convertidor dc-dc consiste en la modulación por ancho de pulsos (PWM), que se basa en la conmutación de los interruptores a frecuencia constante y en el ajuste de la duración del tiempo de conducción de los semiconductores. En este método de control, el ciclo de trabajo D , definido como la relación entre el tiempo de conducción de los semiconductores y el periodo, es variable (Flores, 2017).

El enfoque dominante para el diseño del controlador para un convertidor dc-dc es el diseño de un lazo de control que comprende un controlador Proporcional-Integral-Derivativo (PID). El controlador está sintonizado sobre el modelo promediado linealizado alrededor de un punto de operación específico. Por lo que, el controlador PID de ganancia fija presenta alta sensibilidad a las perturbaciones y a la no linealidad del sistema (Matui, 2012).

Por tal razón, para abordar este problema y mejorar la respuesta dinámica de los convertidores dc-dc, se han desarrollado diversos controladores inteligentes, tales como: el controlador lógico difuso, el controlador basado en redes neuronales y el control híbrido neuro-difuso (Cheng, Hsu, Lin, Lee, & Li, 2007).

El control difuso tiene dos ventajas prácticas comparado con el control tradicional. La primera es que el modelo matemático del proceso a controlar no es requerido y la segunda es que se obtiene un controlador no lineal desarrollado empíricamente sin complicaciones matemáticas (Ying, 2000). Por otra parte, el control basado en redes neuronales artificiales, trata de solucionar problemas difíciles de resolver, mediante la capacidad de aprendizaje y el procesamiento en paralelo de las redes neuronales, inspirándose en el comportamiento del cerebro humano (principalmente el referido a las neuronas y sus conexiones) (Antsaklis, 1990).

Mediante la combinación de ambas técnicas, surge el sistema adaptativo de inferencia neuro-difusa o ANFIS, que proporciona una capacidad de aprendizaje al sistema difuso a través de su integración con una red neuronal (Jang, ANFIS: adaptive-network-based fuzzy inference system, 1993). Entre las características y ventajas más relevantes de un sistema ANFIS se tienen: fácil de implementar, aprendizaje rápido y preciso, y fácil incorporación tanto de conocimientos lingüísticos y numéricos, para la resolución de problemas (Jang, Sun, & Mizutani, 1997).

En cuanto a la literatura, se puede encontrar varias investigaciones, para mejorar el rendimiento de los convertidores dc-dc. Se han propuesto por ejemplo, esquemas de control basados en redes neuronales para estabilizar el voltaje de salida de un convertidor dc-dc *buck-boost*, cuyos resultados demuestran que el controlador neuronal tiene un mejor rendimiento en términos de sobre impulso y tiempo de establecimiento, en comparación con el controlador convencional Proporcional-Integral (PI) (Utomo, Bakar, Ahmad, Taufik, & Heriansyah, 2011).

En otra investigación, se ha logrado un control no lineal con un controlador lógico difuso para regular la salida del convertidor dc-dc *boost*. Se demuestra que el controlador difuso provee un mejor desempeño en términos del tiempo de establecimiento, en comparación con un controlador lineal Proporcional-Derivativo (PD) (Neethu, Singh, & Purushothaman).

En resumen, la búsqueda de nuevas fuentes de energías renovables, es de gran importancia actualmente, donde la menos contaminante es la energía solar fotovoltaica, que utiliza convertidores dc-dc, para alimentar a las cargas de manera eficiente. Sin embargo, es necesario, regular el voltaje de salida de un convertidor dc-dc, ya sea mediante técnicas de control convencionales o controladores inteligentes, los cuales difieren según su complejidad, costo y efectividad, entre otros aspectos.

1.2. Planteamiento del problema

La mayoría de los convertidores dc-dc son sistemas dinámicos no lineales. Las no linealidades surgen principalmente debido a dispositivos de potencia en conmutación y componentes pasivos tales como inductores y condensadores. Los convertidores deben proporcionar un comportamiento robusto y operar sin inestabilidad bajo una variedad de condiciones de operación. Para mejorar el rendimiento de los convertidores, el control en lazo cerrado es aplicado.

Por lo tanto, es importante plantearse el diseño del controlador, para obtener un voltaje de salida regulado y una mejor eficiencia, a pesar de las variaciones en el voltaje de entrada, condiciones de carga y componentes del convertidor.

En la última década, las leyes de control para los convertidores dc-dc están basadas principalmente en la teoría de control lineal. A menudo, los controladores PID son aplicados en los convertidores debido a su simplicidad y bajo costo. Sin embargo, la implementación de esta técnica de control para plantas no lineales, no funciona satisfactoriamente bajo variación grande de parámetros o variaciones de carga (Lopez, Vicuna, Castilla, Gaya, & Lopez, 2004).

Por tal razón, para abordar este problema y mejorar la respuesta dinámica de los convertidores dc-dc, controladores inteligentes basados en sistemas neuro-difusos como el controlador ANFIS que no necesitan el modelo matemático exacto del sistema, han sido diseñados por varios investigadores, es así, como este proyecto da inicio con el objetivo de diseñar y simular un controlador neuro-difuso a través de un método de aprendizaje híbrido, para obtener un voltaje de salida regulado e incrementar la eficiencia del convertidor dc-dc Zeta.

1.3. Justificación

El presente trabajo busca obtener la máxima potencia de los paneles solares para optimizar la carga de baterías, incrementando la potencia de salida de los convertidores dc-dc. Razón por la cual, se decidió utilizar un convertidor dc-dc *Zeta*, por los beneficios mencionados anteriormente. De ahí que, se busca diseñar y modelar matemáticamente el convertidor dc-dc *Zeta*, a partir de las ecuaciones dinámicas que describen el funcionamiento del sistema. Para este fin, se realizará el análisis del comportamiento dinámico del convertidor, en modo de conducción continua (MCC) y modo de conducción discontinua (MCD).

Los convertidores dc-dc son no lineales y requieren de un control no lineal. En la literatura mencionada anteriormente se ha realizado el modelado en espacio de estados del convertidor en un punto de operación, tratándolo como un sistema lineal, de modo que, se han utilizado técnicas de control clásico como el PI, PD o PID, presentando un desempeño insatisfactorio, principalmente en aplicaciones de alta precisión y estabilidad.

A fin de conseguir una mejor respuesta, se diseñará un controlador inteligente llamado *Adaptive Neuro-Fuzzy Inference System* (ANFIS), el cual combina las características de la lógica difusa y redes neuronales. Esta nueva alternativa de control no lineal, tiene como objetivo regular el voltaje de salida y mejorar el rendimiento del convertidor dc-dc *Zeta* ante perturbaciones, cambios en el voltaje de entrada o cambios de carga.

Durante el estudio se comparará el desempeño entre la técnica de control tradicional PI versus el controlador neuro-difuso ANFIS propuesto.

1.4. Objetivos

1.4.1. Objetivo General

Diseñar un sistema de control neuro-difuso ANFIS (Adaptive Network based Fuzzy Inference System) para un convertidor dc-dc Zeta.

1.4.2. Objetivos específicos

- Modelar matemáticamente el convertidor Zeta en modo de conducción continua (MCC) y modo de conducción discontinua (MCD), para evaluar las pérdidas de potencia de conducción y conmutación, y estimar la eficiencia del convertidor.
- Diseñar el circuito electrónico del convertidor dc-dc Zeta para cumplir especificaciones dadas.
- Diseñar un controlador ANFIS para el control del convertidor dc-dc Zeta.
- Comparar por simulación el rendimiento del controlador ANFIS y el controlador PI.

1.5. Metodología

El desarrollo del proyecto se definió en cinco fases que en términos generales del proyecto se describe como:

- Fase 1 (Análisis y diseño del convertidor dc-dc Zeta)
- Fase 2 (Modelado del convertidor dc-dc Zeta)
- Fase 3 (Diseño y simulación del controlador neuro-difuso ANFIS)
- Fase 4 (Comparación de resultados)
- Fase 5 (Conclusiones y recomendaciones basadas en la comparación de resultados)

La Figura 1, presenta el diagrama de flujo de la metodología aplicada en este proyecto.

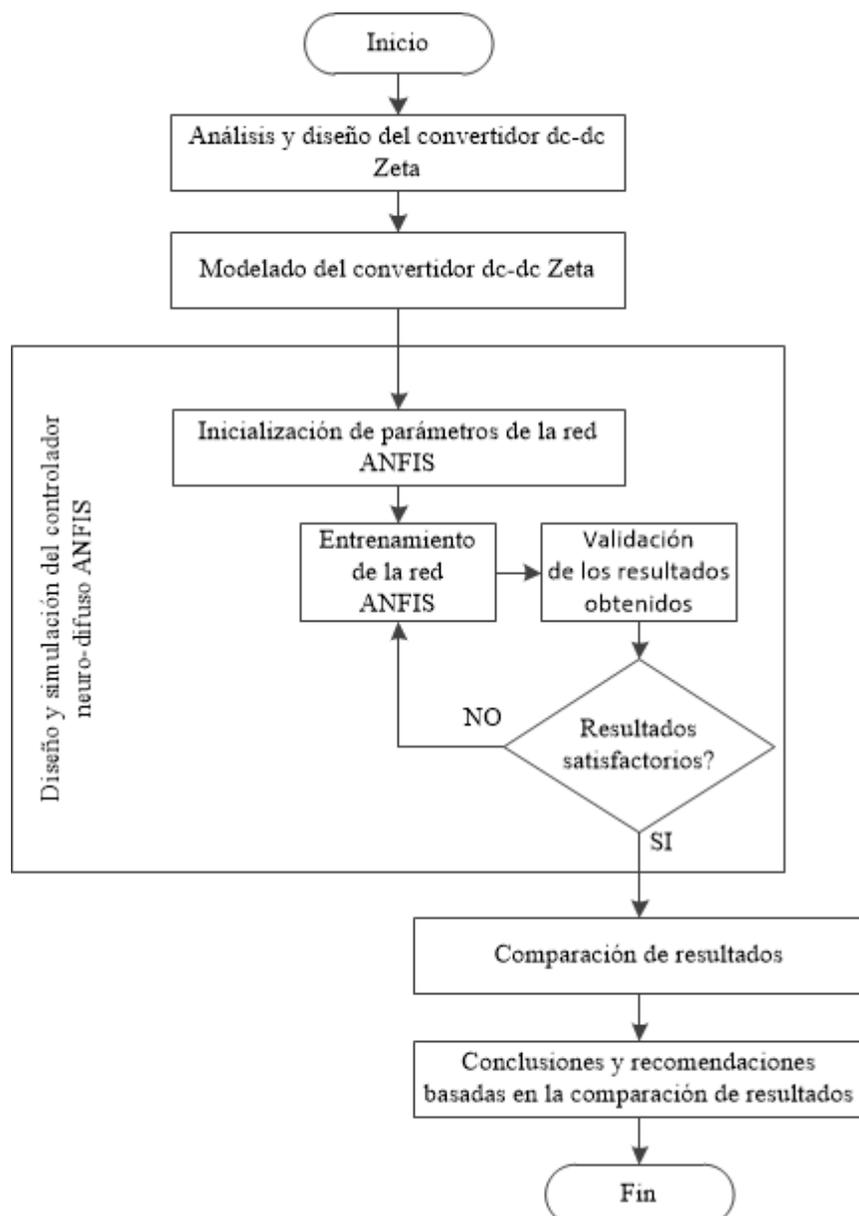


Figura 1. Metodología general del proyecto

Inicialmente, se realizó el análisis del convertidor dc-dc Zeta operando en modo de conducción continua y modo de conducción discontinua; a continuación se realizó el diseño del convertidor a partir de especificaciones dadas, esta información sirvió con el fin de modelar la dinámica no lineal del convertidor dc-dc Zeta mediante diagramas de bloques.

Luego se realizó el diseño del controlador neuro-difuso ANFIS para el control del voltaje de salida del convertidor dc-dc Zeta. Para lo cual, se inicializó los parámetros de entrada y funciones de pertenencia de la red ANFIS, se escogió el método de aprendizaje y se definió los datos de entrenamiento y datos de validación. Se realizó el entrenamiento de la red ANFIS hasta que los resultados presentaron un error de entrenamiento cercano a cero.

Posteriormente, la comparación de los resultados entre el controlador neuro-difuso ANFIS y el controlador tradicional PI, en términos de sobre impulso, tiempo de establecimiento y error de estado estable son discutidos.

Finalmente, se resume la contribución realizada en esta tesis y se sugiere direcciones para futuras investigaciones.

CAPÍTULO II

2. ANÁLISIS DEL CONVERTIDOR ZETA

2.1. El convertidor dc-dc Zeta

El convertidor Zeta es un convertidor dc-dc de modo conmutado de cuarto orden capaz de elevar o reducir el voltaje de entrada, utilizado para maximizar la energía almacenada por los sistemas fotovoltaicos, de aquí que es llamado optimizador de energía. El convertidor Zeta consiste de un capacitor de salida, dos inductores acoplados y un capacitor en serie (Eashwar, Kalithasan, & Kandasamy, 2015). Una realización práctica de la conmutación del convertidor, utiliza un transistor y un diodo, como se muestra en la Figura 2.

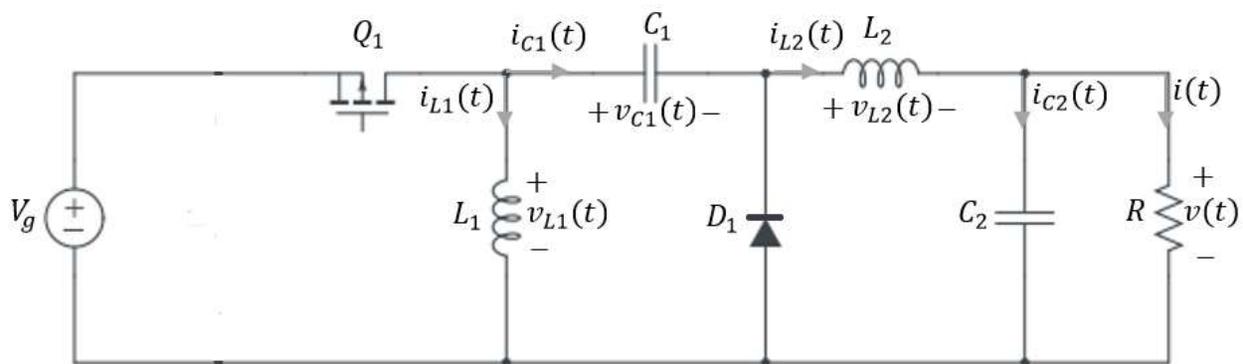


Figura 2. Realización práctica usando un transistor y un diodo

2.2. Modos de operación de un convertidor dc-dc

Los convertidores dc-dc tienen dos modos de operación distintos: modo de conducción continua (MCC) y modo de conducción discontinua (MCD). En la práctica, un convertidor puede operar en ambos modos, los cuales poseen características diferentes significativas. Por lo tanto, un convertidor y su control deberían ser diseñados en base a ambos modos de operación.

2.2.1. Modo de conducción continua (MCC)

El modo de conducción continua ocurre cuando toda la energía es transferida a la carga sin llegar a que la corriente en los inductores (i_L) se anule durante un periodo de conmutación (T_s), es decir, fluctúa entre unos valores máximo (i_p) y mínimo ($I_L - \Delta i_L$), como se observa en la Figura 3. Por lo tanto, siempre conduce alguno de los interruptores de potencia del convertidor, es decir, o conduce el transistor (Q_1) o conduce el diodo (D_1). Se debe notar que ambos a la vez o pueden conducir dado que el diodo ve una tensión ánodo-cátodo negativa cuando conduce el transistor.

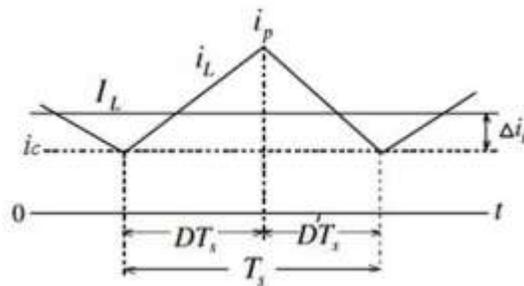


Figura 3. Forma de onda de la corriente del inductor en MCC

2.2.2. Modo de conducción discontinua (MCD)

El modo de conducción discontinua ocurre cuando la carga consume menos energía de lo que el circuito puede entregar en un ciclo de conmutación y la corriente en los inductores (i_L) cae hasta cero durante una parte en que el transistor (Q_1) no conduce, antes de que finalice el periodo de conmutación (T_s), como se observa en la Figura 4.

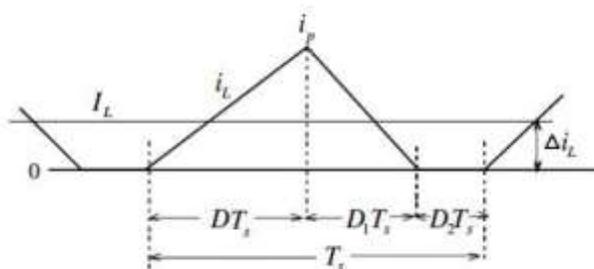


Figura 4. Forma de onda de la corriente del inductor en MCD

2.3. Relación de conversión en modo de conducción continua

Para encontrar la relación de conversión del convertidor Zeta de la Figura 2 se asume que los elementos del convertidor no tienen pérdidas, tal que, estos son ideales. Por lo tanto, los inductores, capacitores y el transistor no disipan potencia. El análisis se realiza en estado estacionario. Se considera una frecuencia de conmutación y que el transistor conduce durante una fracción del periodo de conmutación (T_s) conocido como ciclo de trabajo (D). El análisis se realiza por intervalos.

La Figura 5 muestra la operación durante el primer subintervalo cuando el transistor Q_1 está encendido y D_1 está apagado, es decir, solo el transistor conduce.

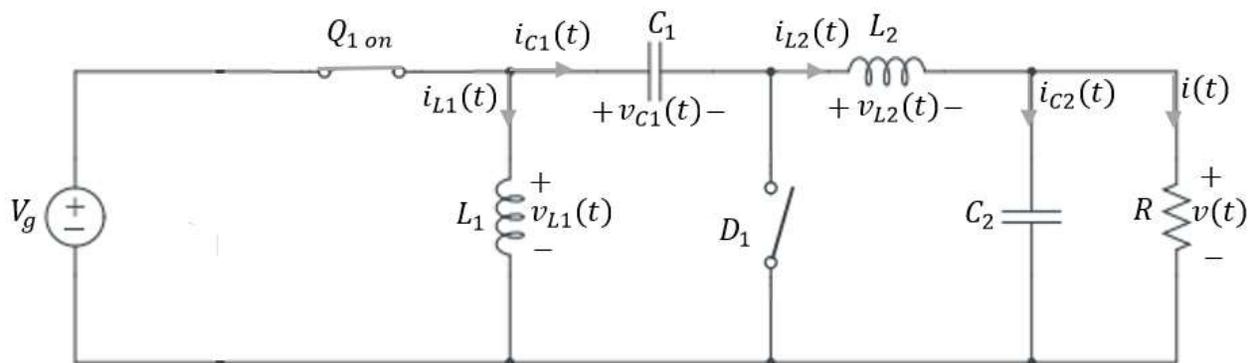


Figura 5. Convertidor Zeta durante MCC cuando Q1 está encendido

El voltaje en los inductores y las corrientes en los capacitores para este subintervalo, está dado por:

$$v_{L1} = V_g \quad (1)$$

$$v_{L2} = V_g - v_{C1} - v \quad (2)$$

$$i_{C1} = i_{L2} \quad (3)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (4)$$

Durante el segundo subintervalo, cuando Q_1 está apagado (el transistor no conduce), los elementos del circuito se encuentran conectados como en la Figura 6.

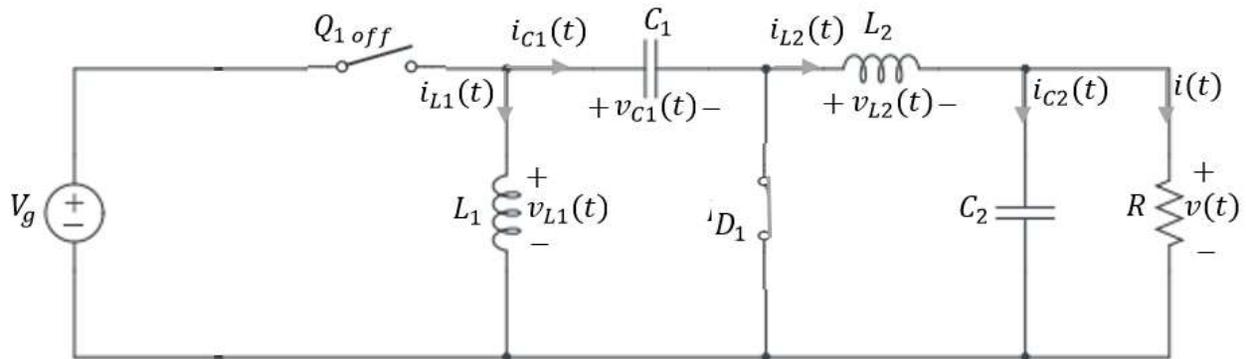


Figura 6. Convertidor Zeta durante MCC cuando Q_1 está apagado

Los voltajes en los inductores y corrientes en los capacitores en este subintervalo, se encuentran determinadas por las siguientes ecuaciones:

$$v_{L1} = v_{C1} \quad (5)$$

$$v_{L2} = -v \quad (6)$$

$$i_{C1} = -i_{L1} \quad (7)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (8)$$

2.3.1. Aproximación de pequeño rizado

Al examinar las formas de onda de los capacitores y los inductores del convertidor Zeta de la Figura 2, se puede observar una pequeña cantidad de armónicos de altas frecuencias generadas por la conmutación. Por lo tanto, en la práctica la forma de onda del voltaje de salida $v(t)$ se muestra en la Figura 7, y puede ser expresado como:

$$v(t) = V + v_{\text{rizado}}(t) \quad (9)$$

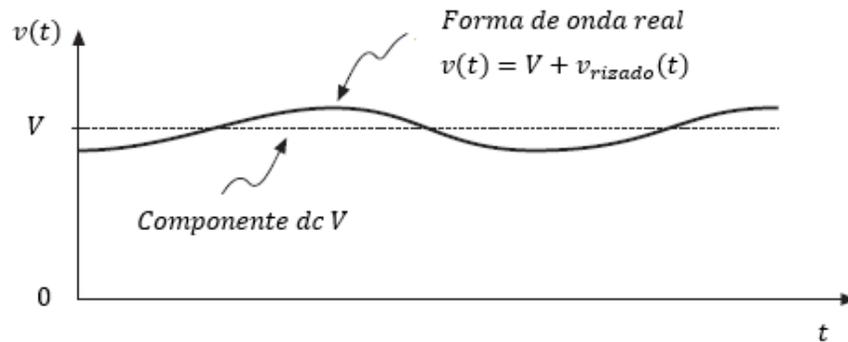


Figura 7. Forma de onda del voltaje de salida $v(t)$

Así que, el voltaje de salida real $v(t)$ consiste de la componente dc deseada V , más una pequeña componente ac no deseada $v_{rizado}(t)$ surgiendo de una atenuación incompleta de armónicos por el filtro pasa bajos (formado por C_2 y R). La magnitud de $v_{rizado}(t)$ debe ser pequeño en cualquier convertidor, el rizado es normalmente menor al 1% de la componente dc V (Erickson & Maksimóvic, 2004).

Por lo tanto, el rizado es mucho menor que la componente dc:

$$\|v_{rizado}\| \ll V \quad (10)$$

Por consiguiente, el voltaje de salida $v(t)$ es aproximadamente su componente dc V , con el término de pequeño rizado $v_{rizado}(t)$ despreciado:

$$v(t) \approx V \quad (11)$$

Es así que, se asume que las magnitudes del rizado de conmutación en i_{L1} , i_{L2} , v_{C1} y v son pequeñas comparadas a su respectiva componente dc I_{L1} , I_{L2} , V_{C1} y V . Realizando la aproximación de pequeño rizado en las ecuaciones (1), (2), (3) y (4), es decir, para el primer subintervalo se obtiene:

$$v_{L1} = V_g \quad (12)$$

$$v_{L2} = V_g - V_{C1} - V \quad (13)$$

$$i_{C1} = I_{L2} \quad (14)$$

$$i_{C2} = I_{L2} - \frac{V}{R} \quad (15)$$

Se realiza la aproximación de pequeño rizado en las ecuaciones (5), (6), (7) y (8), es decir, para el segundo subintervalo se tiene:

$$v_{L1} = V_{C1} \quad (16)$$

$$v_{L2} = -V \quad (17)$$

$$i_{C1} = -I_{L1} \quad (18)$$

$$i_{C2} = I_{L2} - \frac{V}{R} \quad (19)$$

Las ecuaciones desde la (12) hasta la (19) son usadas para bosquejar las formas de onda del voltaje en los inductores y la corriente en los capacitores. El transistor Q_1 conmuta periódicamente, como se muestra en la Figura 8, tal que produce una forma de onda rectangular con una frecuencia f_s y periodo $T_s = 1/f_s$. El ciclo de trabajo D está definido como el cociente entre el tiempo en que Q_1 está conduce (t_{on}) y el periodo de conmutación T_s .

$$D = \frac{t_{on}}{T_s}; \quad 0 \leq t_{on} \leq T_s \quad (20)$$

Por lo tanto, $0 \leq D \leq 1$ y el complemento del ciclo de trabajo, D' , está definido como $(1 - D)$. DT_s está definido como la fracción de tiempo en que Q_1 conduce durante un periodo de conmutación T_s y $D'T_s$ está definido como la fracción de tiempo en que Q_1 no conduce.

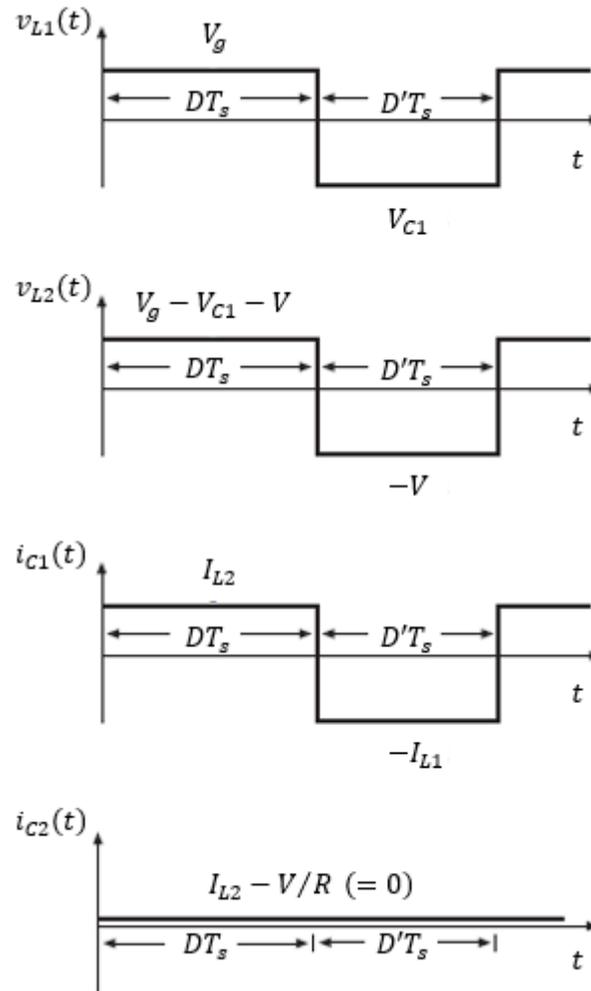


Figura 8. Formas de onda del convertidor Zeta: voltaje en el inductor y corriente en el capacitor

2.3.2. Balance voltios-segundos del inductor y balance de carga del capacitor

Los principios de balance voltios-segundos del inductor y balance de carga del capacitor serán usados para resolver las corrientes en el inductor y voltajes en el capacitor del convertidor.

Dada la relación de un inductor:

$$v_{L1}(t) = L1 \frac{di_{L1}(t)}{dt} \quad (21)$$

Se realiza la integración sobre un periodo de conmutación completo, desde $t = 0$ hasta $t = T$, se tiene:

$$i_L(T_s) - i_L(0) = \frac{1}{L} \int_0^{T_s} v_{L1}(t) dt \quad (22)$$

En un periodo de estado estable, el valor inicial y final de la corriente del inductor son iguales, por lo tanto, en estado estable la integral del voltaje del inductor debe ser cero:

$$0 = \int_0^{T_s} v_{L1}(t) dt \quad (23)$$

El lado derecho de la ecuación (23) tiene las unidades voltio-segundos y una forma equivalente es obtenida dividiendo ambos lados de la ecuación para el periodo de conmutación T_s .

$$0 = \frac{1}{T_s} \int_0^{T_s} v_{L1}(t) dt = \langle v_{L1} \rangle \quad (24)$$

El lado derecho de la ecuación (24) muestra que el valor promedio $\langle v_{L1} \rangle$ es igual a la componente dc de una forma de onda periódica $v_{L1}(t)$ y establece que, en equilibrio, el voltaje aplicado en el inductor debe tener una componente dc cero.

Argumentos similares pueden ser aplicados para los capacitores, donde, la ecuación de un capacitor es:

$$i_{C1}(t) = C1 \frac{dv_{C1}(t)}{dt} \quad (25)$$

Se realiza la integración sobre un periodo de conmutación completo, se tiene:

$$v_{C1}(T_s) - v_{C1}(0) = \frac{1}{C1} \int_0^{T_s} i_{C1}(t) dt \quad (26)$$

En un periodo de estado estable, la integral de la corriente del capacitor debe ser cero y tiene las dimensiones amperios-segundos. Una forma equivalente es obtenida dividiendo ambos lados de la ecuación para el periodo de conmutación T_s .

$$0 = \frac{1}{T_s} \int_0^{T_s} i_{C1}(t) dt = \langle i_{C1} \rangle \quad (27)$$

El lado derecho de la ecuación (27) es reconocida como el valor promedio, o componente dc, de $i_{C1}(t)$ y establece que, en equilibrio, la corriente aplicada en el capacitor debe tener una componente dc cero. La ecuación (27), llamada principio de balance de carga del capacitor, puede ser usado para encontrar las corrientes de estado estable en un convertidor de conmutación.

2.3.3. Relación de conversión M(D)

Se aplica los principios de balance voltios-segundos del inductor y balance de carga en el capacitor para establecer la relación de conversión del convertidor.

Para comenzar, se iguala las componentes dc, o valores promedio, de las formas de onda de la Figura 8, $\langle v_{L1} \rangle$, $\langle v_{L2} \rangle$, $\langle i_{C1} \rangle$ y $\langle i_{C2} \rangle$ a cero, para encontrar las condiciones de estado estable en el convertidor Zeta. Los resultados son:

$$\langle v_{L1} \rangle = DV_g + D'V_{C1} = 0 \quad (28)$$

$$\langle v_{L2} \rangle = D(V_g - V_{C1} - V) + D'(-V) = 0 \quad (29)$$

$$\langle i_{C1} \rangle = DI_{L2} + D'(-I_{L1}) = 0 \quad (30)$$

$$\langle i_{C2} \rangle = I_{L2} - \frac{V}{R} = 0 \quad (31)$$

A continuación, se resuelve el sistema de ecuaciones anterior para encontrar las componentes dc del voltaje en los capacitores y de la corriente en los inductores:

$$V_{C1} = -\frac{D}{D'}V_g = -\frac{D}{1-D}V_g \quad (32)$$

$$V = D(V_g - V_{C1}) = \frac{D}{D'}V_g = \frac{D}{1-D}V_g \quad (33)$$

$$I_{L1} = \frac{D}{D'} I_{L2} = \left(\frac{D}{D'} \right)^2 \frac{V_g}{R} \quad (34)$$

$$I_{L2} = \frac{V}{R} = \frac{D}{D'} \frac{V_g}{R} \quad (35)$$

Entonces, la relación de conversión del voltaje $M(D)$ es la relación del voltaje de salida respecto al voltaje de entrada del convertidor, y está dado por:

$$M(D) = \frac{V}{V_g} = \frac{D}{D'} = \frac{D}{1-D} \quad (36)$$

La dependencia de la salida de voltaje V sobre el ciclo de trabajo D en el convertidor, se muestra en la Figura 9.

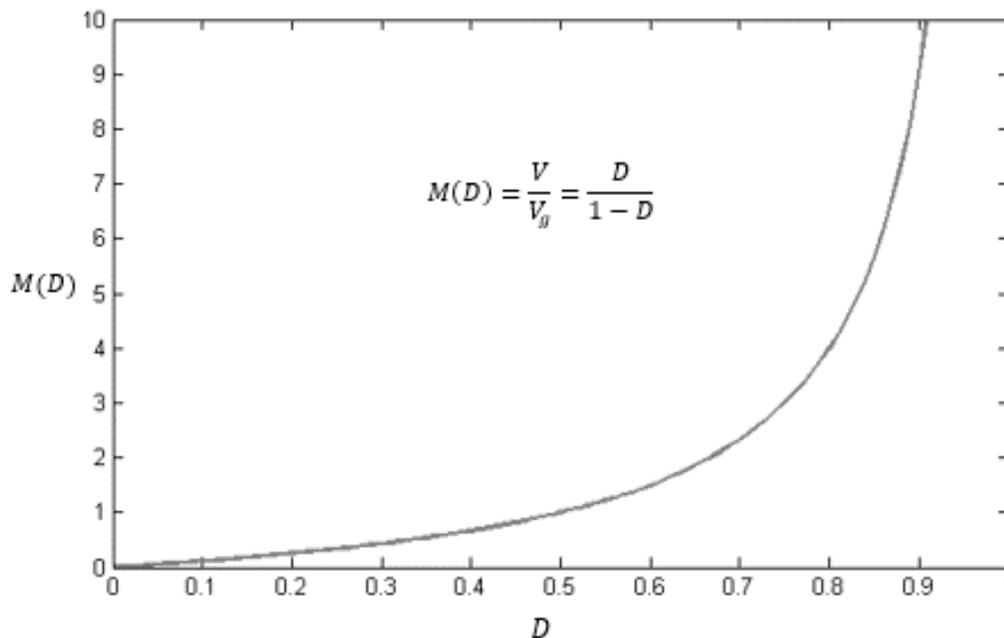


Figura 9. Relación de conversión $M(D)$ del convertidor Zeta en MCC

2.4. Modelo con transformador DC para evaluar pérdidas

El transformador dc es usado para modelar las funciones ideales realizadas por un convertidor dc-dc. Este modelo representa las relaciones entre los voltajes y corrientes dc del convertidor.

Entonces, el modelo puede ser utilizado para incluir pérdidas, tales como: caídas de voltaje y resistencias de encendido de semiconductores, pérdidas resistivas debido al cobre del inductor, etc. El modelo resultante puede ser directamente resuelto, para encontrar los voltajes, corrientes, pérdidas, y eficiencia en el convertidor no ideal.

2.4.1. Pérdidas de conducción

Pérdidas resistivas debido al cobre del inductor

Las pérdidas resistivas debido al cobre del inductor son originadas por la resistencia del alambre. Un modelo adecuado que describe las pérdidas en el inductor se observa en la Figura 10, en donde una resistencia R_L es puesta en serie con el inductor. El inductor entonces consiste de un inductor ideal, L , en serie con la resistencia de pérdidas de cobre R_L .

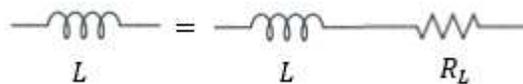


Figura 10. Modelado de pérdidas de cobre en el inductor

Pérdidas en el MOSFET

Las pérdidas por conducción de un MOSFET se generan cuando pasa una corriente a través de las terminales drenaje (D) y fuente (S). En estado de conducción, el MOSFET es modelado como una resistencia R_{on} , como se observa en la Figura 11.

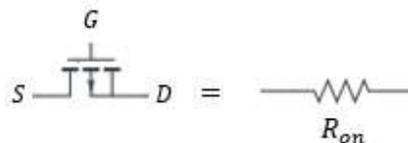


Figura 11. Modelado de pérdidas en el transistor

Pérdidas en el diodo

En el caso de un diodo, el modelo que describe las pérdidas de conducción consiste de una fuente de voltaje más una resistencia de encendido en serie, como se observa en la Figura 12.

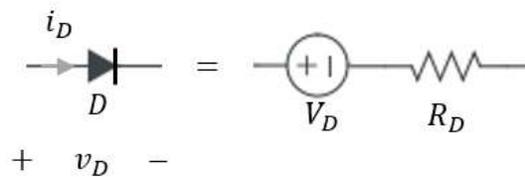


Figura 12. Modelado de pérdidas en el diodo

2.4.1.1. Inclusión de pérdidas en el convertidor

El modelo del inductor, transistor y diodo son insertados en el circuito del convertidor. Así, el circuito puede ser analizado de la misma forma como un convertidor ideal sin pérdidas, utilizando los principios de balance voltios-segundos del inductor, balance de carga del capacitor, y la aproximación de pequeño rizado.

Primero, se bosqueja los circuitos del convertidor durante el encendido y apagado del transistor Q_1 , como se muestra e la Figura 13.

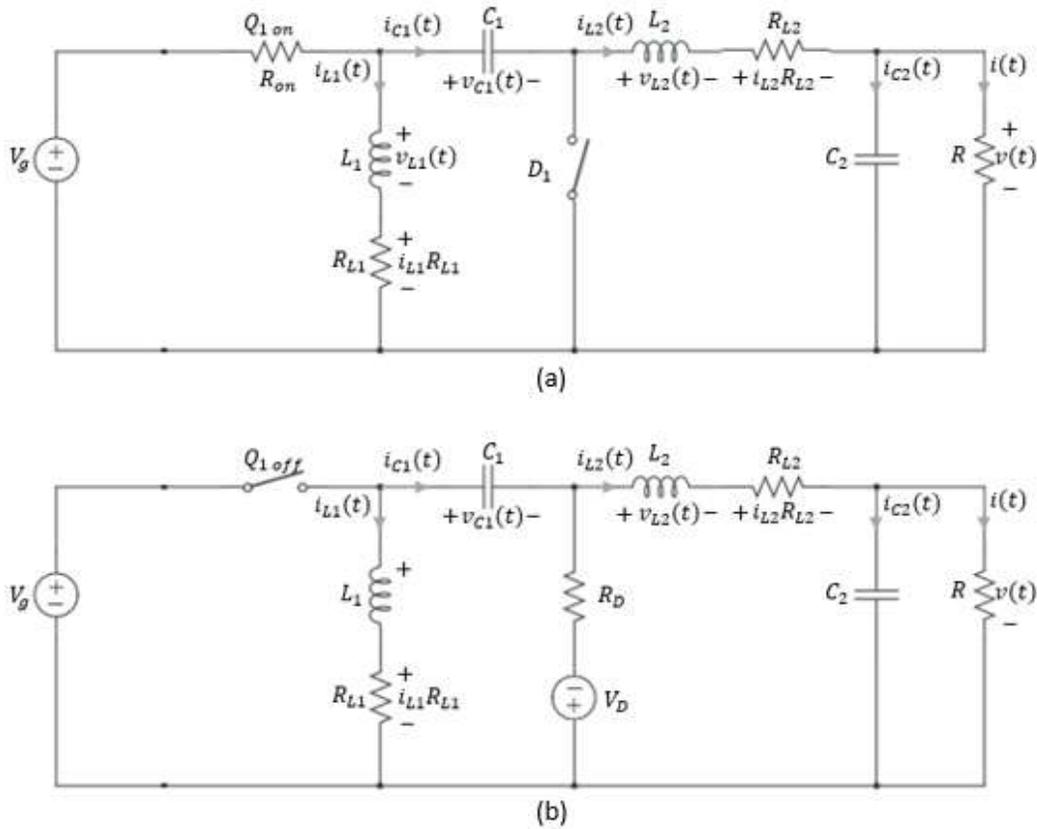


Figura 13. Circuitos del convertidor Zeta: (a) con Q1 encendido, (b) con Q1 apagado

Para $0 < t < DT_S$, el transistor Q1 está encendido y el circuito se reduce a la Figura 13 (a). El voltaje en el inductor y la corriente en el capacitor, está dado por:

$$v_{L1} = V_g - (i_{L1} + i_{L2})R_{on} - i_{L1}R_{L1} \quad (37)$$

$$v_{L2} = V_g - v_{C1} - (i_{L1} + i_{L2})R_{on} - v - i_{L2}R_{L2} \quad (38)$$

$$i_{C1} = i_{L2} \quad (39)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (40)$$

Se realiza la aproximación de pequeño rizado para el primer subintervalo:

$$v_{L1} = V_g - (I_{L1} + I_{L2})R_{on} - I_{L1}R_{L1} \quad (41)$$

$$v_{L2} = V_g - V_{C1} - (I_{L1} + I_{L2})R_{on} - V - I_{L2}R_{L2} \quad (42)$$

$$i_{C1} = I_{L2} \quad (43)$$

$$i_{C2} = I_{L2} - \frac{V}{R} \quad (44)$$

Para $DT_S < t < T_S$, el transistor Q1 está apagado y el circuito se reduce a la Figura 13 (b). El voltaje en los inductores y la corriente en los capacitores, está dado por:

$$v_{L1} = v_{C1} - (i_{L1} + i_{L2})R_D - V_D - i_{L1}R_{L1} \quad (45)$$

$$v_{L2} = -(i_{L1} + i_{L2})R_D - V_D - v - i_{L2}R_{L2} \quad (46)$$

$$i_{C1} = -i_{L1} \quad (47)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (48)$$

Se realiza la aproximación de pequeño rizado para el segundo subintervalo:

$$v_{L1} = V_{C1} - (I_{L1} + I_{L2})R_D - V_D - I_{L1}R_{L1} \quad (49)$$

$$v_{L2} = -(I_{L1} + I_{L2})R_D - V_D - V - I_{L2}R_{L2} \quad (50)$$

$$i_{C1} = -I_{L1} \quad (51)$$

$$i_{C2} = I_{L2} - \frac{v}{R} \quad (52)$$

2.4.1.2. Construcción de circuito equivalente

Se aplica los principios de balance voltios-segundos del inductor y balance de carga del capacitor para resolver las corrientes en los inductores y voltajes en los capacitores del convertidor.

$$\langle v_{L1} \rangle = DV_g - (I_{L1} + I_{L2})DR_{on} + D'V_{C1} - (I_{L1} + I_{L2})D'R_D - D'V_D - I_{L1}R_{L1} = 0 \quad (53)$$

$$\langle v_{L2} \rangle = -DV_{C1} - (I_{L1} + I_{L2})DR_{on} + DV_g - (I_{L1} + I_{L2})D'R_D - D'V_D - V - I_{L2}R_{L2} = 0 \quad (54)$$

$$\langle i_{C1} \rangle = DI_{L2} - D'I_{L1} = 0 \quad (55)$$

$$\langle i_{C2} \rangle = I_{L2} - \frac{V}{R} = 0 \quad (56)$$

Resolviendo algebraicamente las ecuaciones anteriores, se obtiene:

$$DV_g - I_{L1}R_{on} + D'V_{C1} - \frac{D'}{D}I_{L1}R_D - D'V_D - I_{L1}R_{L1} = 0 \quad (57)$$

$$-DV_{C1} - I_{L1}R_{on} + DV_g - \frac{D'}{D}I_{L1}R_D - D'V_D - V - \frac{D'}{D}I_{L1}R_{L2} = 0 \quad (58)$$

$$I_{L1} = \frac{D}{D'}I_{L2} = \frac{D}{D'}\frac{V}{R} \quad (59)$$

$$I_{L2} = \frac{V}{R} \quad (60)$$

En efecto, se puede reconstruir un modelo de circuito basado en estas ecuaciones, las cuales describen el comportamiento del convertidor dc con sus pérdidas. Esto se realiza al construir un circuito, cuyas ecuaciones de nodo y lazo de Kirchhoff son idénticas a las ecuaciones (61) y (62).

$$V_g - I_{L1}R_{L1} - \left(\frac{D'}{D}\right)^2 I_{L1}R_{L2} - \frac{1}{D}I_{L1}R_{on} - \frac{D'}{D}V_D - \frac{D'}{D^2}I_{L1}R_D - \frac{D'}{D}V = 0 \quad (61)$$

$$\frac{D'}{D}I_{L1} = \frac{V}{R} \quad (62)$$

Así, se construye un circuito conteniendo un lazo con la corriente I_{L1} correspondiente a la ecuación (61). El primer término en la ecuación (61) es el voltaje de entrada V_g , por lo tanto, se incluye una fuente de voltaje de valor V_g como se muestra en la Figura 14. El segundo, tercero, cuarto y sexto término son voltajes de caída de valor $I_{L1}R_{L1}$, $(D'/D)^2 I_{L1}R_{L2}$, $(1/D)I_{L1}R_{on}$ y $(D'/D^2)I_{L1}R_D$, proporcionales a la corriente I_{L1} en el lazo. El quinto término es un voltaje de caída de valor $(D'/D)V_D$, por lo tanto, se representa como una fuente de voltaje de valor $(D'/D)V_D$. El último término es un voltaje $(D'/D)V$, dependiente del voltaje de salida del convertidor. Este término se puede modelar usando una fuente dependiente de voltaje, cuya polaridad satisface la ecuación (61).

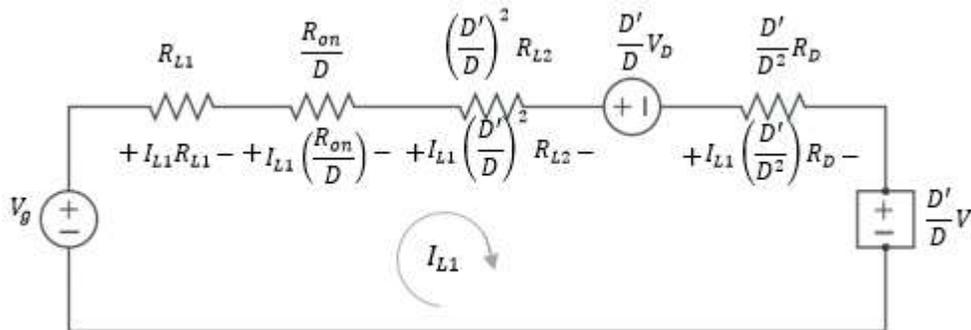


Figura 14. Circuitos cuya ecuación de lazo es idéntica a la ecuación (61)

De forma similar, la ecuación (62) fue derivada usando ley de corrientes de Kirchhoff, como una ecuación de nodo. Entonces, se construye un circuito cuya ecuación de nodo satisfaga la ecuación (62). El término de la derecha de la ecuación (62) es una corriente de magnitud V/R , proporcional al voltaje del capacitor V . El término de la izquierda es una corriente $(D'/D)I_{L1}$, dependiente de la corriente dc I_{L1} .

Este término puede ser modelado usando una fuente dependiente de corriente como se muestra en la Figura 15. La polaridad de esta fuente es elegida para satisfacer la ecuación (62).

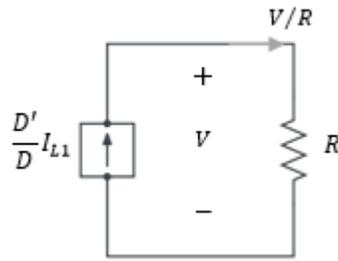


Figura 15. Circuitos cuya ecuación de lazo es idéntica a la ecuación (62)

El siguiente paso es combinar los circuitos de las Figuras 14 y 15 en un único circuito, como se observa en la Figura 16. Este circuito puede ser simplificado reconociendo que las fuentes dependientes de voltaje y corriente constituyen un transformador dc ideal. La fuente dependiente de voltaje $(D'/D)V$ depende de V , voltaje que tiene la fuente de corriente dependiente. De igual forma, la fuente dependiente de corriente $(D'/D)I_{L1}$ depende de I_{L1} , corriente que fluye a través de la fuente dependiente de voltaje. En cada caso, el coeficiente es D'/D . Por lo tanto, se puede sustituir las fuentes dependientes por el modelo de transformador dc ideal con relación de vueltas D'/D , como se muestra en el circuito equivalente de la Figura 17.

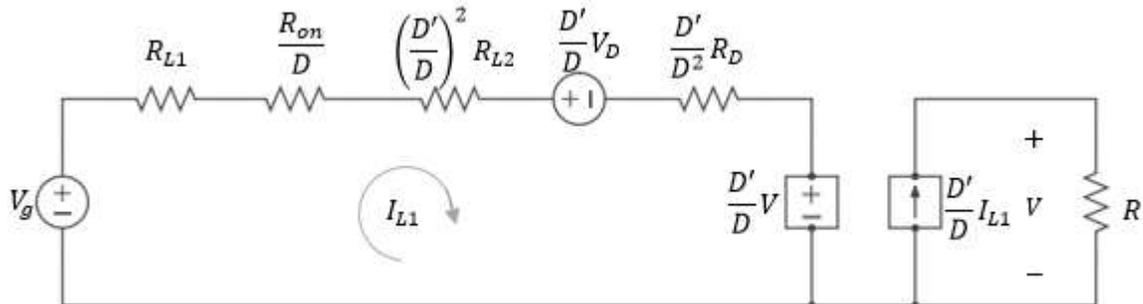


Figura 16. Los circuitos de las Figuras 14 y 15 juntos

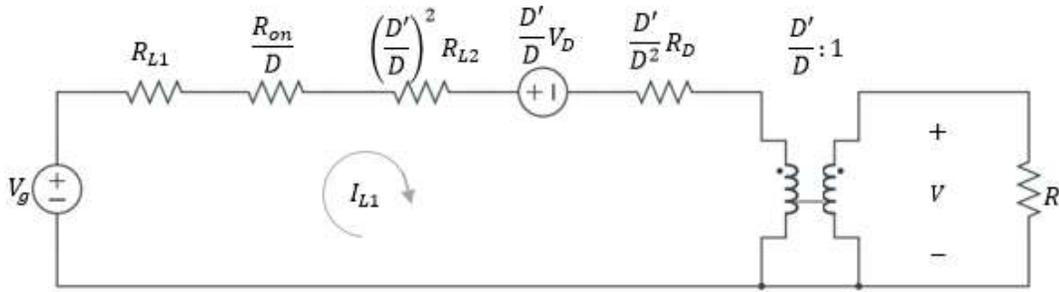


Figura 17. Modelo de circuito equivalente del convertidor Zeta, incluyendo un transformador dc y las pérdidas de conducción

El modelo de circuito equivalente puede ser manipulado y resuelto para encontrar los voltajes y corrientes del convertidor. Se puede eliminar el transformador refiriendo el voltaje V y la resistencia R al lado primario, como se observa en la Figura 18.

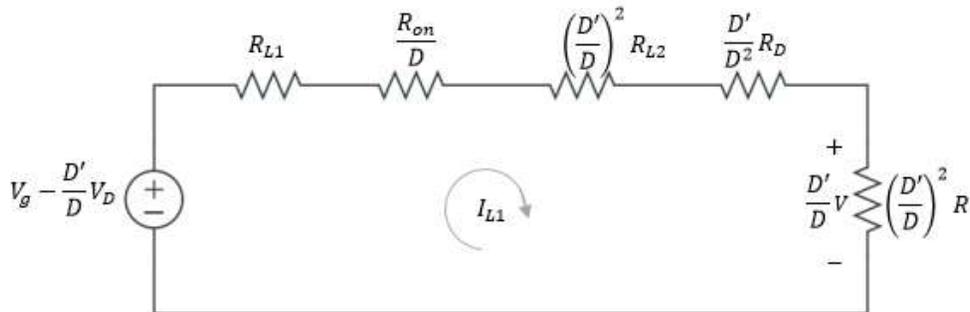


Figura 18. Simplificación del circuito equivalente, refiriendo todos los elementos al lado primario del transformador

El valor del voltaje V es multiplicado por la relación de vueltas D'/D , y la resistencia R es multiplicada por el cuadrado de la relación de vueltas $(D'/D)^2$. Este circuito puede ser resuelto directamente para encontrar el voltaje de salida V , usando la fórmula de divisor de voltaje:

$$V = \left(\frac{D}{D'}\right) \left(V_g - \frac{D'}{D} V_D\right) \left(\frac{\left(\frac{D'}{D}\right)^2 R}{\left(\frac{D'}{D}\right)^2 R + R_{L1} + \frac{1}{D} R_{on} + \left(\frac{D'}{D}\right)^2 R_{L2} + \frac{D'}{D^2} R_D} \right) \quad (63)$$

$$\frac{V}{V_g} = \left(\frac{D}{D'}\right) \left(1 - \frac{D' V_D}{D V_g}\right) \left(\frac{1}{1 + \frac{D^2 R_{L1} + D'^2 R_{L2} + D R_{on} + D' R_D}{D'^2 R}}\right) \quad (64)$$

El circuito también puede ser resuelto para encontrar la corriente I_{L1} , el resultado es:

$$I_{L1} = \frac{D V}{D' R} = \left(\frac{D}{D'}\right)^2 \left(\frac{V_g}{R}\right) \left(1 - \frac{D' V_D}{D V_g}\right) \left(\frac{1}{1 + \frac{D^2 R_{L1} + D'^2 R_{L2} + D R_{on} + D' R_D}{D'^2 R}}\right) \quad (65)$$

2.4.1.3. Eficiencia del convertidor con pérdidas de conducción

El modelo de circuito equivalente también permite calcular la eficiencia del convertidor η . La

Figura 17 permite conocer que la potencia de entrada del convertidor es:

$$P_{in} = (V_g)(I_{L1}) \quad (66)$$

La corriente en la carga es igual a la corriente en el secundario del transformador dc ideal. Por

lo tanto, el modelo indica que la potencia de salida del convertidor es:

$$P_{out} = (V) \left(\frac{D'}{D} I_{L1}\right) \quad (67)$$

En consecuencia, la eficiencia del convertidor es:

$$\eta = \frac{P_{out}}{P_{in}} = \frac{(V) \left(\frac{D'}{D} I_{L1}\right)}{(V_g)(I_{L1})} = \frac{V D'}{V_g D} \quad (68)$$

Sustituyendo la ecuación (64) en la ecuación (68) para eliminar V , se tiene:

$$\eta = \left(1 - \frac{D' V_D}{D V_g}\right) \left(\frac{1}{1 + \frac{D^2 R_{L1} + D'^2 R_{L2} + D R_{on} + D' R_D}{D'^2 R}}\right) \quad (69)$$

Esta ecuación es graficada en la Figura 19, para algunos valores de R_{L1}/R , R_{L2}/R , R_{on}/R , R_D/R , se define un valor de 0.5V para el voltaje del diodo V_D y 18V para el voltaje de la fuente de entrada V_g .

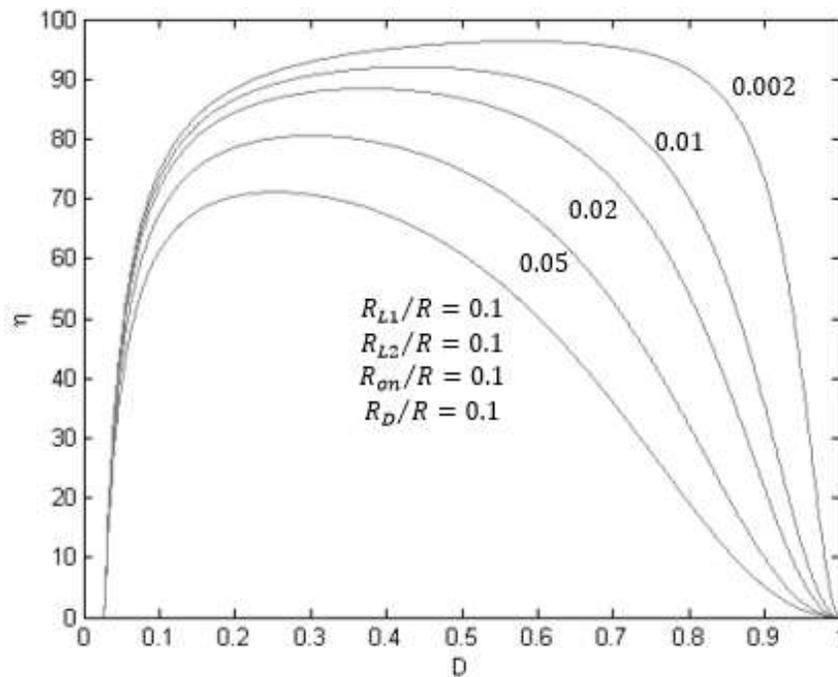


Figura 19. Eficiencia vs ciclo de trabajo, convertidor Zeta con pérdidas de conducción y $V_D = 0.5$ voltios

Sin embargo, si se desprecia la pérdida producida por la caída de voltaje en el diodo V_D , es decir se asume que es cero, reutilizando la ecuación (69) se tiene:

$$\eta = \frac{1}{1 + \frac{D^2 R_{L1} + D'^2 R_{L2} + DR_{on} + D'R_D}{D'^2 R}} \quad (70)$$

Como se observa en las ecuaciones (69) y (70), para obtener una alta eficiencia, las resistencias de los inductores $D^2 R_{L1}$ y $D'^2 R_{L2}$, la resistencia de encendido del transistor DR_{on} y la resistencia del diodo $D'R_D$ deberían ser mucho más pequeños que $D'^2 R$.

De igual forma, se puede observar en la Figura 20 que se puede alcanzar una alta eficiencia con un ciclo de trabajo bajo, donde D' se acerca a la unidad, mientras que para un ciclo de trabajo cercano a la unidad alcanza una eficiencia cercana a cero.

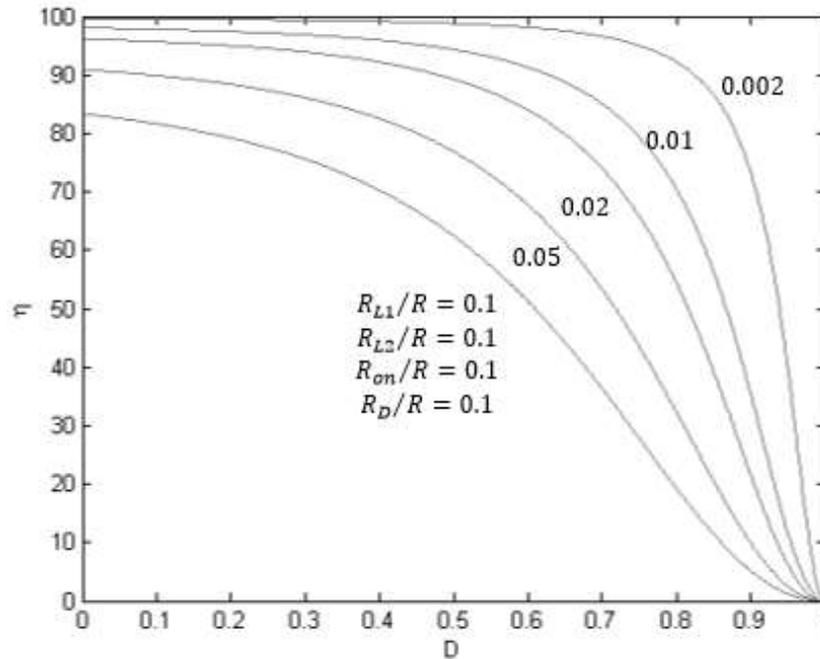


Figura 20. Eficiencia vs ciclo de trabajo, convertidor Zeta con pérdidas de conducción únicamente en las bobinas

2.4.2. Pérdidas de conmutación

Las pérdidas de conmutación pueden ser también modeladas a través del modelado de la conmutación. Se considera de nuevo, el convertidor Zeta operando en modo de conducción continua de la Figura 21. Se supone que el transistor es ideal, y que el diodo posee una corriente de recuperación inversa. Una característica importante en el diodo, cuando pasa del estado de conducción al estado de bloqueo o corte, la corriente en el disminuye y se hace negativa instantáneamente antes de alcanzar el valor de cero.

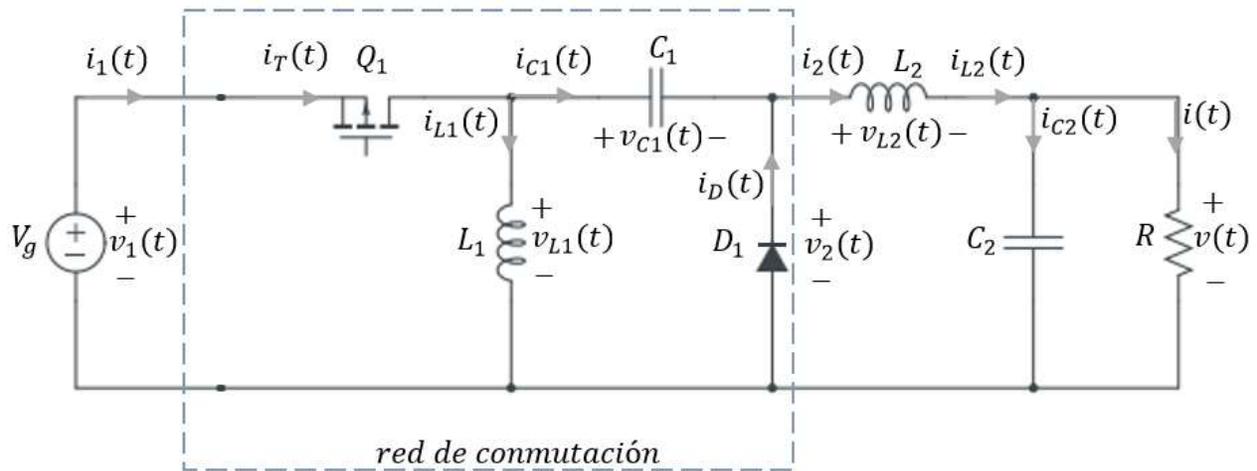


Figura 21. Circuito del convertidor Zeta

Las formas de onda durante las pérdidas de conmutación se presentan en la Figura 22. Inicialmente, el diodo conduce la corriente del inductor y el transistor está en estado de apagado. Cuando el transistor se enciende, una corriente negativa fluye a través del diodo así que la corriente del transistor supera la corriente en el inductor. El tiempo que lleva eliminar la carga Q_r , almacenada dentro del diodo es el tiempo de recuperación inversa t_r .

Se asume que el diodo es “rápido”, así que el voltaje de caída a través del diodo es pequeño durante el tiempo de recuperación inversa. Después de que la recuperación inversa del diodo es completada, el diodo se apaga, y el voltaje v_2 atraviesa el diodo rápidamente hasta alcanzar el voltaje de entrada $v_1 = v_g$. Para este análisis, las pérdidas de conducción y otras pérdidas de conmutación no son consideradas.

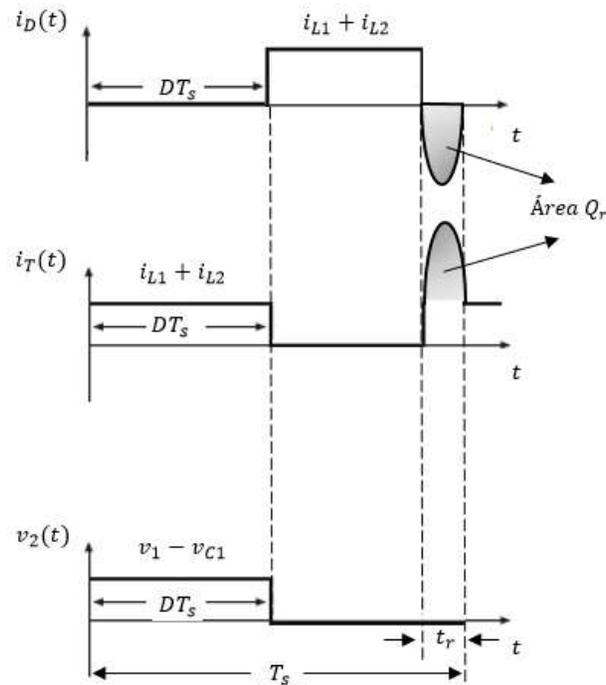


Figura 22. Formas de onda de la conmutación, pérdidas de conmutación del convertidor Zeta

Se selecciona $v_1(t)$ y $i_2(t)$ como las variables terminales independientes de la red de conmutación de dos puertos de la Figura 23, y deriva expresiones para las formas de onda de las terminales dependientes $\langle i_1(t) \rangle$ y $\langle v_2(t) \rangle$.

Los principios de balance de carga y balance voltios-segundos se pueden aplicar para encontrar las pérdidas de conmutación.

$$\langle i_1(t) \rangle = \langle i_T(t) \rangle \quad (71)$$

El valor promedio de $i_T(t)$ es igual al área debajo de la forma de onda de $i_T(t)$, dividida por el periodo de conmutación T_s .

$$\langle i_T(t) \rangle = \frac{1}{T_s} \int_0^{T_s} i_T(t) dt = \frac{1}{T_s} [(i_{L1}(t) + i_{L2}(t))D T_s + \langle i_{L1}(t) + i_{L2}(t) \rangle t_r + Q_r] \quad (72)$$

Reemplazando la ecuación (71) en la ecuación (72), se tiene:

$$\langle i_1(t) \rangle = \langle i_T(t) \rangle = D\langle i_{L1}(t) \rangle + D\langle i_{L2}(t) \rangle + \langle i_{L1}(t) + i_{L2}(t) \rangle \frac{t_r}{T_s} + \frac{Q_r}{T_s} \quad (73)$$

El balance de carga en el capacitor $C1$ considerando las pérdidas de conmutación, se tiene para encontrar la siguiente relación:

$$\langle i_{C1}(t) \rangle = 0 = \frac{1}{T_s} \int_0^{T_s} i_{C1}(t) dt; \quad i_{C1}(t) = i_{L2}(t) - i_D(t)$$

$$\langle i_{C1}(t) \rangle = 0 = \frac{1}{T_s} \int_0^{T_s} (i_{L2}(t) - i_D(t)) dt = \langle i_{L2}(t) \rangle - \frac{1}{T_s} \int_0^{T_s} i_D(t) dt \quad (74)$$

$$\langle i_{C1}(t) \rangle = 0 = \langle i_{L2}(t) \rangle - \frac{1}{T_s} [(\langle i_{L1}(t) + i_{L2}(t) \rangle)(D'T_s - t_r) - Q_r]$$

$$\langle i_{C1}(t) \rangle = 0 = \langle i_{L2}(t) \rangle - \langle i_{L1}(t) + i_{L2}(t) \rangle \left(D' - \frac{t_r}{T_s} \right) + \frac{Q_r}{T_s}$$

Se obtiene la siguiente relación:

$$D'\langle i_{L1}(t) \rangle = D\langle i_{L2}(t) \rangle + \langle i_{L1}(t) + i_{L2}(t) \rangle \frac{t_r}{T_s} + \frac{Q_r}{T_s} \quad (75)$$

Se sustituye la ecuación (75) en la ecuación (73) para obtener:

$$\langle i_1(t) \rangle = D\langle i_{L1}(t) \rangle + D'\langle i_{L1}(t) \rangle \quad (76)$$

$$\langle i_1(t) \rangle = \langle i_{L1}(t) \rangle$$

Como resultado, se obtiene la ecuación (75) en función de $\langle i_1(t) \rangle$

$$D'\langle i_1(t) \rangle = D\langle i_{L2}(t) \rangle + \langle i_{L1}(t) + i_{L2}(t) \rangle \frac{t_r}{T_s} + \frac{Q_r}{T_s} \quad (77)$$

$$\langle i_1(t) \rangle = \frac{D}{D'} \langle i_{L2}(t) \rangle + \langle i_{L1}(t) + i_{L2}(t) \rangle \frac{t_r}{D'T_s} + \frac{Q_r}{D'T_s}$$

Por otro lado, el valor promedio de $v_2(t)$ es igual a:

$$\langle v_2(t) \rangle = D \langle v_1(t) - v_{c1}(t) \rangle \quad (78)$$

Para determinar el voltaje en el capacitor $v_{c1}(t)$ se emplea el principio de balance voltios-segundos en el inductor $L1$:

$$\begin{aligned} \langle v_{L1} \rangle &= Dv_1(t) + D'v_{c1}(t) = 0 \\ v_{c1}(t) &= -\frac{D}{D'}v_1(t) \end{aligned} \quad (79)$$

Por lo tanto, al sustituir la ecuación (79) en la ecuación (78), se tiene:

$$\langle v_2(t) \rangle = \frac{D}{D'} \langle v_1(t) \rangle \quad (80)$$

Las ecuaciones (77) y (80) constituyen las relaciones de las terminales de la red de conmutación.

Un circuito equivalente correspondiente a dichas relaciones se presenta en la Figura 23. La carga de recuperación Q_r y el tiempo de recuperación inversa t_r pueden ser expresados en función de las corrientes $\langle i_{L1}(t) \rangle$ y $\langle i_{L2}(t) \rangle$.

El modelo de la Figura 23 tiene la siguiente interpretación física. El transistor opera con el ciclo de trabajo D/D' , ésta es la relación de vueltas del transformador dc ideal, el cual modela la propiedad de transferencia de potencia sin pérdidas desde el puerto de entrada hasta el puerto de salida. Los generadores de corriente adicionales modelan las pérdidas de conmutación.

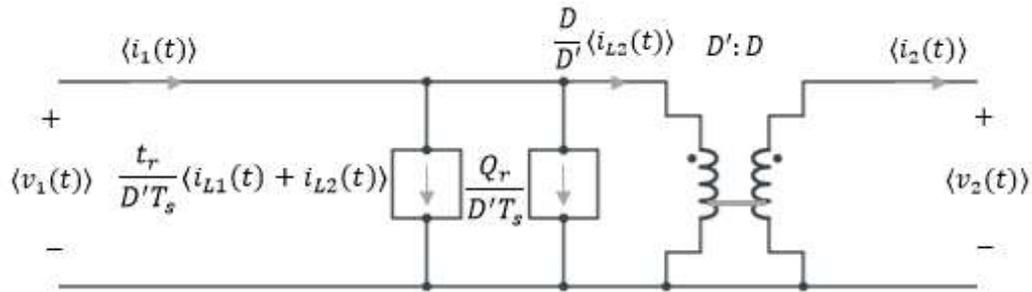


Figura 23. Modelo de conmutación para las pérdidas de conmutación del convertidor Zeta

2.4.2.1. Eficiencia del convertidor con pérdidas de conmutación

Al insertar el modelo de la conmutación de la Figura 23 en el circuito del convertidor original de la Figura 21, se obtiene el modelo de estado estable de la Figura 24.

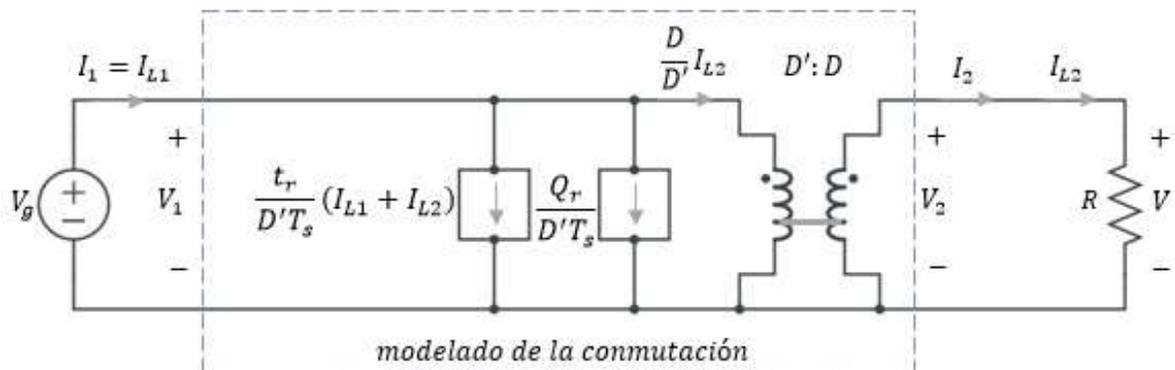


Figura 24. Modelo de circuito equivalente dc, pérdidas de conmutación del convertidor Zeta

El modelo de circuito equivalente también permite calcular la eficiencia del convertidor η . Para ello, se debe calcular las potencias de entrada y salida. Este modelo indica que el voltaje de salida en estado estable es:

$$V = \frac{D}{D'} V_g \quad (81)$$

La Figura 24 permite conocer que la potencia de entrada del convertidor es:

$$P_{in} = V_g I_1 = V_g I_{L1} \quad (82)$$

La potencia de salida es:

$$P_{out} = VI_{L2} = \frac{D}{D'} V_g I_{L2} \quad (83)$$

Entonces, se debe encontrar la relación I_{L2}/I_{L1} , a partir de la ecuación (75).

$$\frac{I_{L2}}{I_{L1}} = \frac{D'}{D} \frac{1 - \frac{t_r}{D'T_s}}{1 + \frac{t_r}{DT_s} + \frac{Q_r}{DT_s I_{L2}}} \quad (84)$$

Por lo tanto, la eficiencia del convertidor asumiendo pérdidas de conmutación está dado por:

$$\eta = \frac{P_{out}}{P_{in}} = \frac{D}{D'} \frac{V_g I_{L2}}{V_g I_{L1}} = \frac{D}{D'} \frac{I_{L2}}{I_{L1}} \quad (85)$$

$$\eta = \frac{1 - \frac{t_r}{D'T_s}}{1 + \frac{t_r}{DT_s} + \frac{Q_r}{DT_s I_{L2}}} = \frac{1 - \frac{t_r}{D'T_s}}{1 + \frac{t_r}{DT_s} + \frac{Q_r R}{DT_s V}}$$

Esta ecuación es graficada en la Figura 25, para muchos valores de t_r/T_s , se presenta una corriente en la carga I_{L2} de 1 A y una carga de recuperación Q_r de 110 nC característica comercial de un transistor MOSFET IRFZ48 (Erickson & Maksimóvic, 2004).

Como se observa en la ecuación (85), para obtener una alta eficiencia, el tiempo de recuperación inversa t_r , debería ser mucho más pequeño que el periodo de conmutación T_s . De igual forma, se puede observar en la Figura 25 que se puede alcanzar una alta eficiencia con un ciclo de trabajo que no sea muy bajo o demasiado alto, mientras que para un ciclo de trabajo cercano a la unidad alcanza una eficiencia cercana a cero.

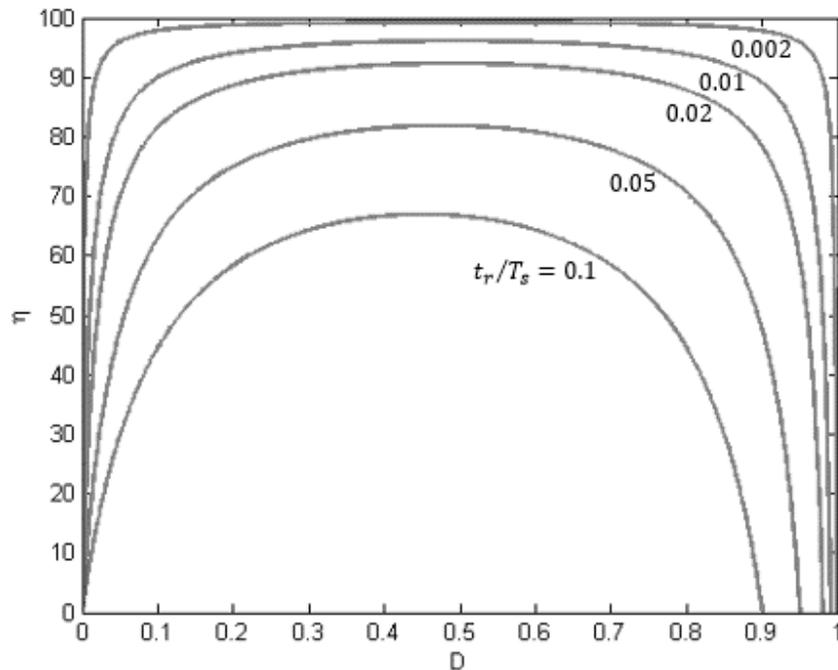


Figura 25. Eficiencia vs ciclo de trabajo del convertidor Zeta con pérdidas de conmutación

2.5. Relación de conversión en modo discontinuo

Los principios de balance voltios-segundos del inductor, balance de carga del capacitor y aproximación de pequeño rizado pueden ser aplicados en el modo de conducción discontinua. Sin embargo, se debe tener cuidado cuando se emplea la aproximación de pequeño rizado en el modo de conducción discontinua.

El rizado del voltaje del capacitor Δv debe ser mucho más pequeño en magnitud que la componente dc del voltaje V , independientemente del modo de operación. Por lo tanto, el voltaje en el capacitor aplicado la aproximación de pequeño rizado se tiene:

$$v(t) = V \quad (86)$$

Por otro lado, el rizado de la corriente del inductor no es pequeño en el modo de conducción discontinua. El rizado de la corriente del inductor Δi_L es más grande en magnitud que la componente dc I , ($I < \Delta i_L$). Por lo tanto, el rizado de la corriente del inductor no puede ser omitido.

Para encontrar la relación de conversión de voltaje del convertidor puede ser obtenido mediante el balance voltios-segundos para cada voltaje del inductor, y balance de carga para cada corriente del capacitor. El rizado es ignorado en el voltaje del capacitor, pero el rizado de la corriente del inductor debe ser considerado en el convertidor.

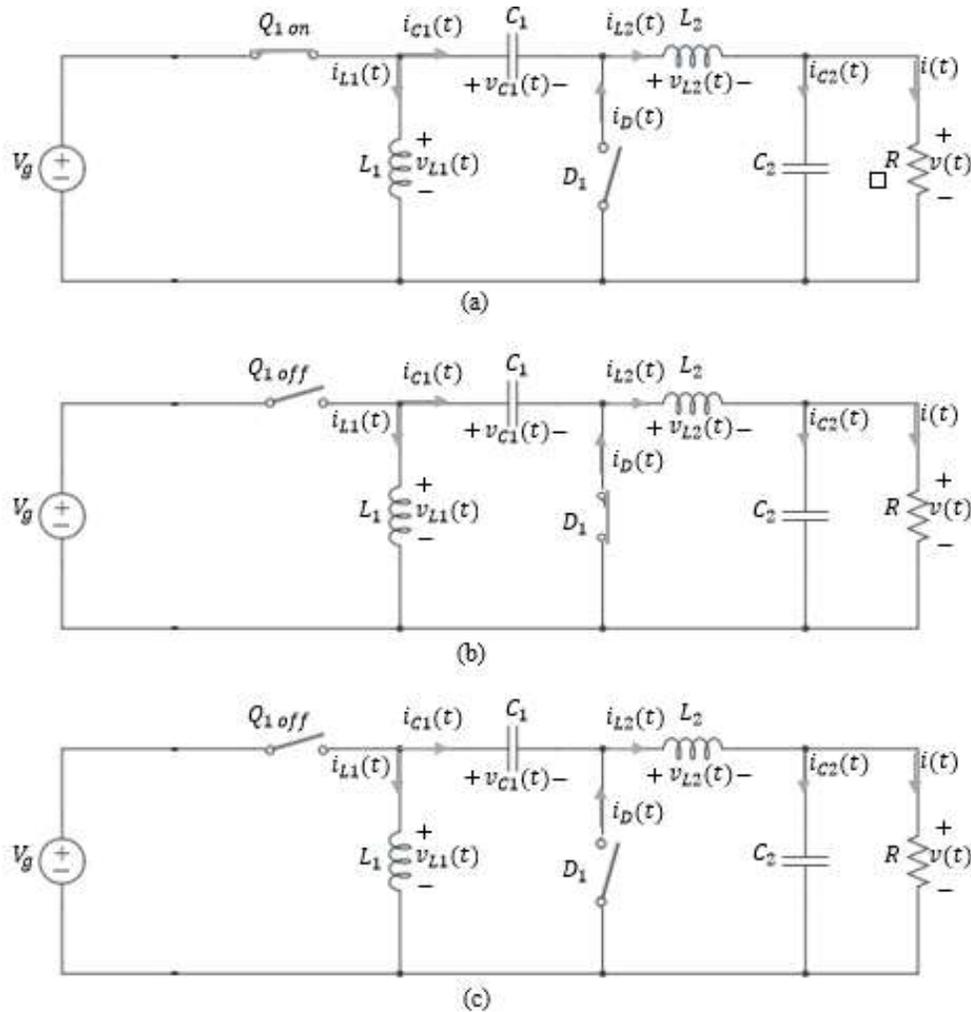


Figura 26. Circuitos del convertidor Zeta para operación en modo de conducción discontinua

Cuando el transistor conduce, para $0 < t < D_1 T_s$, el circuito del convertidor se reduce al circuito de la Figura 26 (a). El voltaje en los inductores y corriente en los capacitores está dado por:

$$v_{L1} = V_g \quad (87)$$

$$v_{L2} = V_g - v_{C1} - v \quad (88)$$

$$i_{C1} = i_{L2} \quad (89)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (90)$$

Se realiza la aproximación de pequeño rizado, para ignorar el rizado del voltaje de los capacitores, sin embargo, el rizado de la corriente de los inductores no puede ser ignorado.

$$v_{L1} = V_g \quad (91)$$

$$v_{L2} = V_g - V_{C1} - V \quad (92)$$

$$i_{C1} = i_{L2} \quad (93)$$

$$i_{C2} = i_{L2} - \frac{V}{R} \quad (94)$$

El diodo conduce durante el subintervalo 2, $D_1 T_s < t < (D_1 + D_2) T_s$. Por tanto, el circuito se reduce a la Figura 26 (b). El voltaje en los inductores y la corriente en los capacitores está dado por:

$$v_{L1} = v_{C1} \quad (95)$$

$$v_{L2} = -v \quad (96)$$

$$i_{C1} = -i_{L1} \quad (97)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (98)$$

Aplicando la aproximación de pequeño rizado en el voltaje de los capacitores, se obtiene:

$$v_{L1} = V_{C1} \quad (99)$$

$$v_{L2} = -V \quad (100)$$

$$i_{C1} = -i_{L1} \quad (101)$$

$$i_{C2} = i_{L2} - \frac{V}{R} \quad (102)$$

El diodo llega a ser polarizado inversamente en $t = (D_1 + D_2)T_s$. El circuito es entonces como se muestra en la Figura 26 (c), es decir, el transistor y el diodo no conducen. Para el subintervalo $(D_1 + D_2)T_s < t < T_s$, el voltaje en los inductores y corriente en los capacitores para el tercer subintervalo está dado por:

$$v_{L1} = 0 \quad (103)$$

$$v_{L2} = 0 \quad (104)$$

$$i_{C1} = -i_{L1} = i_{L2} \quad (105)$$

$$i_{C2} = i_{L2} - \frac{v}{R} \quad (106)$$

Se observa que la corriente en los inductores es constante durante el tercer subintervalo, y por lo tanto el voltaje en los inductores debe ser cero de acuerdo a la relación $v_L = L di_L(t)/dt$. De nuevo, se ignora el rizado del voltaje de los capacitores y se obtiene:

$$v_{L1} = 0 \quad (107)$$

$$v_{L2} = 0 \quad (108)$$

$$i_{C1} = -i_{L1} = i_{L2} \quad (109)$$

$$i_{C2} = i_{L2} - \frac{V}{R} \quad (110)$$

Las ecuaciones de los tres subintervalos son usadas para dibujar la forma de onda del voltaje de los inductores como se muestra en la Figura 27.

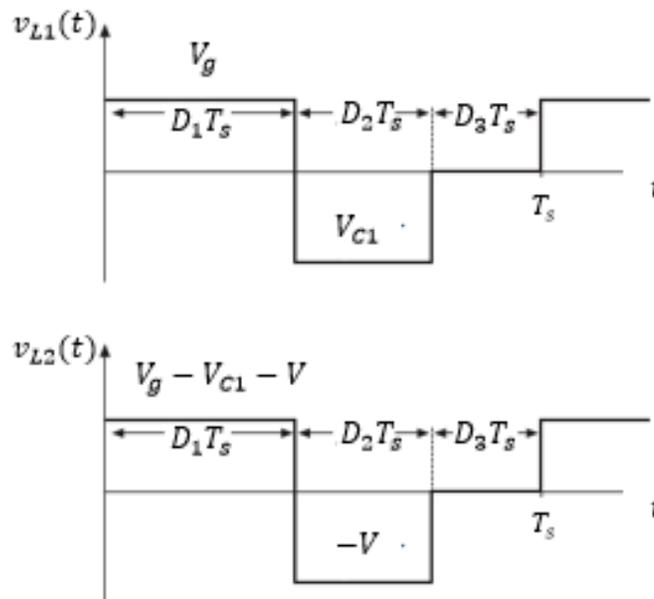


Figura 27. Forma de onda del voltaje del inductor del convertidor Zeta operando en modo de conducción discontinua

De acuerdo al principio de balance voltios-segundos del inductor, la componente dc de su forma de onda debe ser cero.

$$\langle v_{L1} \rangle = 0 = D_1 V_g + D_2 V_{C1} + D_3(0) \quad (111)$$

$$\langle v_{L2} \rangle = 0 = D_1 (V_g - V_{C1} - V) + D_2 (-V) + D_3(0) \quad (112)$$

La salida de voltaje producida es entonces:

$$V = \frac{D_1}{D_2} V_g \quad (113)$$

Y el voltaje en V_{C1} se tiene que es:

$$V_{C1} = -V = -\frac{D_1}{D_2} V_g \quad (114)$$

El ciclo de trabajo del transistor D coincide con el ciclo de trabajo D_1 del subintervalo 1, que es la entrada de control al convertidor, y puede ser considerada conocida. Sin embargo, el ciclo de trabajo D_2 del subintervalo 2 es desconocida, y por lo tanto otra ecuación es necesaria para eliminar D_2 y encontrar la salida de voltaje V .

Esta ecuación es obtenida mediante el balance de carga del capacitor. Para lo cual, se plantea dos ecuaciones de nodo del circuito de la Figura 26, como:

$$i_{L2}(t) = i_{C2}(t) + \frac{v(t)}{R} \quad (115)$$

$$i_{C1}(t) = i_{L2}(t) - i_D(t) \quad (116)$$

Aplicando el balance de carga en el capacitor, la componente dc de la corriente del capacitor debe ser cero

$$\langle i_{C2} \rangle = 0 \quad (117)$$

$$\langle i_{C1} \rangle = 0 \quad (118)$$

Por lo tanto, para el caso de un convertidor Zeta, la componente dc de la corriente del inductor $\langle i_{L2} \rangle$ debe ser igual a la corriente dc en la carga:

$$\langle i_{L2} \rangle = \frac{V}{R} \quad (119)$$

Además, se obtiene de la ecuación (115) que:

$$\langle i_{L2} \rangle = \langle i_D \rangle \quad (120)$$

Dado que el rizado de la corriente en el inductor no es pequeña, se requiere bosquejar la forma de onda de la corriente de los inductores para encontrar su componente dc, como se muestra en la Figura 28.

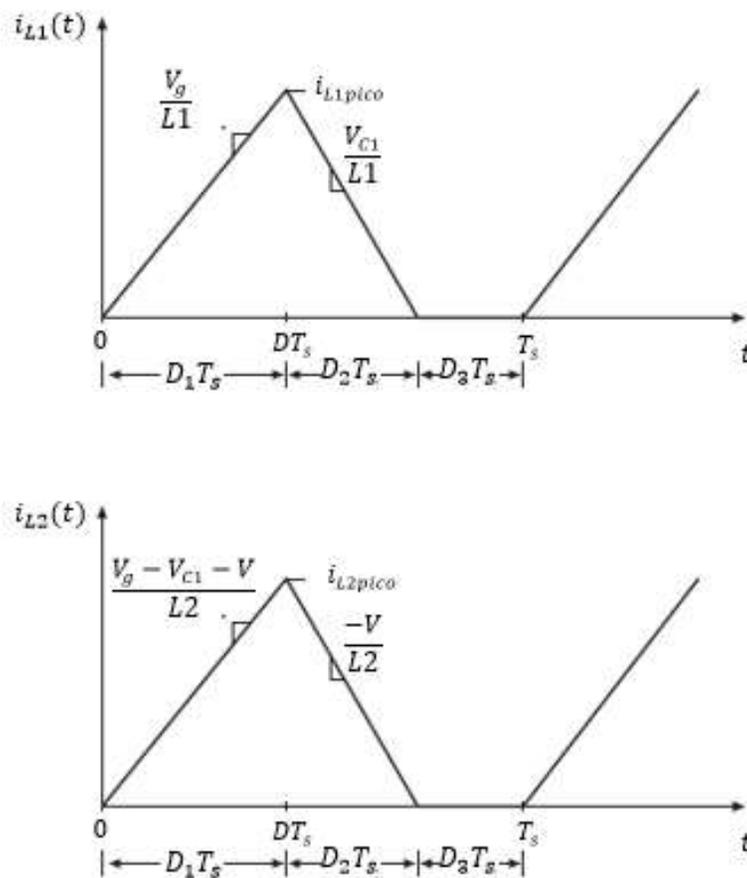


Figura 28. Forma de onda de la corriente del inductor del convertidor Zeta operando en modo de conducción discontinua

La corriente comienza el periodo de conmutación en cero, e incrementa durante el primer subintervalo con una pendiente constante, dado por el voltaje aplicado dividido para la inductancia.

La corriente pico del inductor i_{Lpico} es igual a la pendiente constante, multiplicada por la duración del primer subintervalo:

$$i_{L1}(D_1T_s) = i_{L1pico} = \frac{V_g}{L_1} D_1T_s \quad (121)$$

$$i_{L2}(D_1T_s) = i_{L2pico} = \frac{V_g - V_{C2} - V}{L_2} D_1T_s = \frac{V_g}{L_2} D_1T_s$$

La componente dc de la corriente de los inductores es el valor promedio:

$$\langle i_{L1} \rangle = \frac{1}{T_s} \int_0^{T_s} i_{L1}(t) dt \quad (122)$$

$$\langle i_{L2} \rangle = \frac{1}{T_s} \int_0^{T_s} i_{L2}(t) dt$$

Para calcular la integral o área bajo la curva de la corriente de los inductores, se utiliza la fórmula del área de un triángulo, se tiene:

$$\int_0^{T_s} i_{L1}(t) dt = \frac{1}{2} i_{L1pico} (D_1 + D_2) T_s \quad (123)$$

$$\int_0^{T_s} i_{L2}(t) dt = \frac{1}{2} i_{L2pico} (D_1 + D_2) T_s$$

Sustituyendo las ecuaciones (121) y (122) en la ecuación (123), se tiene:

$$\langle i_{L1} \rangle = V_g \left(\frac{D_1 T_s}{2L_1} \right) (D_1 + D_2) \quad (124)$$

$$\langle i_{L2} \rangle = V_g \left(\frac{D_1 T_s}{2L_2} \right) (D_1 + D_2)$$

Como resultado de las ecuaciones (119) y (120) se obtiene la ecuación (125), por lo que se requiere bosquejar la forma de onda de la corriente del diodo para encontrar su componente dc, como se observa en la Figura 29.

$$\langle i_D \rangle = \frac{V}{R} \quad (125)$$

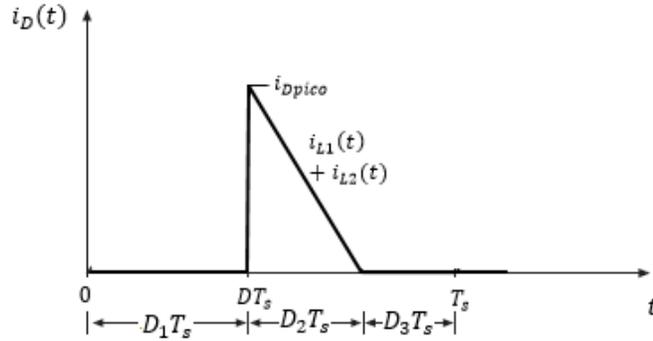


Figura 29. Forma de onda de la corriente del diodo del convertidor Zeta operando en modo de conducción discontinua

La corriente del diodo comienza el periodo de conmutación en cero durante el primer subintervalo, para el segundo subintervalo la corriente del diodo es $i_D = i_{L1} + i_{L2}$ con un valor de corriente pico, hasta alcanzar nuevamente el valor de cero para el tercer subintervalo. La corriente pico del diodo i_{Dpico} es igual a la suma de las corrientes pico i_{L1pico} y i_{L2pico} :

$$i_{Dpico} = i_{L1pico} + i_{L2pico} = \frac{V_g}{L_1} D_1 T_s + \frac{V_g}{L_2} D_1 T_s \quad (126)$$

La componente dc de la corriente del diodo es el valor promedio:

$$\langle i_D \rangle = \frac{1}{T_s} \int_0^{T_s} i_D(t) dt \quad (127)$$

Para calcular la integral o área bajo la curva de la corriente del diodo, se utiliza la fórmula del área de un triángulo, se tiene:

$$\int_0^{T_s} i_D(t) dt = \frac{1}{2} i_{Dpico} D_2 T_s \quad (128)$$

Sustituyendo las ecuaciones (126) y (128) en la ecuación (127), se tiene:

$$\langle i_D \rangle = \frac{1}{2} \left(\frac{V_g}{L_1} D_1 T_s + \frac{V_g}{L_2} D_1 T_s \right) D_2 \quad (129)$$

Finalmente, reemplazando la ecuación (125) en (129), se tiene:

$$\frac{V}{R} = \frac{1}{2} \left(\frac{V_g}{L_1} D_1 T_s + \frac{V_g}{L_2} D_1 T_s \right) D_2 \quad (130)$$

Como resultado, se tienen dos ecuaciones con dos variables desconocidas, V y D_2 . La primera es la ecuación (113), fue obtenida por el balance de voltios segundos del inductor, mientras la segunda, ecuación (129), fue obtenida usando el balance de carga del capacitor. Por lo tanto, la relación de conversión del voltaje del convertidor Zeta operando en modo de conducción discontinua es:

$$\frac{V}{V_g} = \frac{D_1}{\sqrt{K}}, \quad K = \frac{2L_1L_2}{RT_s(L_1 + L_2)} \quad (131)$$

Donde el ciclo de trabajo D del transistor es idéntico al ciclo de trabajo D_1 del primer subintervalo, entonces se tiene:

$$M(D, K) = \frac{V}{V_g} = \frac{D}{\sqrt{K}} \quad (132)$$

Esta ecuación es graficada en la Figura 30 para varios valores de K . Se puede observar como el efecto del modo de conducción discontinua causa que el voltaje de salida se incremente. Mientras que si K tiende a cero, M tiende al infinito para todos los valores de D . Cada gráfica es continua pero se interseca con la gráfica de la relación de conversión en modo de conducción continua $M = D/D'$ como un modo de frontera.

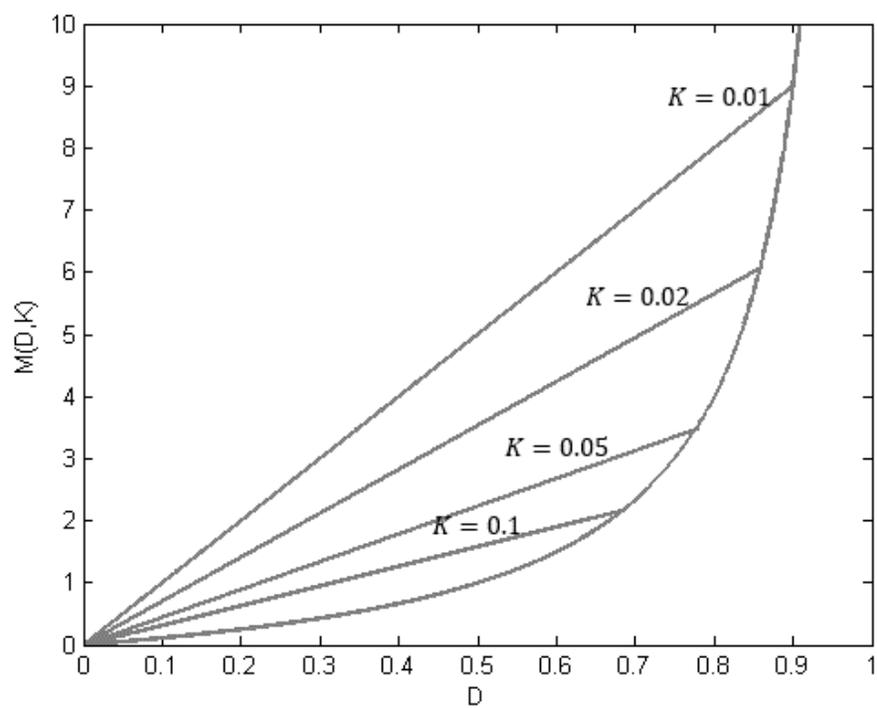


Figura 30. Relación de conversión $M(D,K)$ del convertidor Zeta en MCD

CAPÍTULO III

3. RED ADAPTATIVA BASADA EN UN SISTEMA DE INFERENCIA

DIFUSA (ANFIS)

3.1. Introducción

Las técnicas modernas de inteligencia artificial han encontrado aplicación en diversos campos del conocimiento humano. Sin embargo, se ha dado un gran énfasis en el campo de la ingeniería. Existen dos técnicas comúnmente aplicadas, redes neuronales y lógica difusa, muchas veces se aplican juntas para resolver problemas de ingeniería donde las técnicas clásicas no proporcionan una solución fácil y precisa.

Las ventajas del enfoque de lógica difusa es combinar el conocimiento a priori del ser humano con reglas difusas, pero su aplicación ha sido muy restringida ya que sus características no tienen la función de autoaprendizaje. Por otro lado, las ventajas de las redes neuronales artificiales es la capacidad de aprendizaje, procesamiento en paralelo y generalización. Sin embargo, no puede expresar lenguaje difuso (Zhang, 2011).

La red adaptativa basada en un sistema de inferencia difusa (ANFIS), puede combinar los dos algoritmos. El uso del concepto de abstracción de lógica difusa; el poder de procesamiento no lineal, la capacidad de autoaprendizaje y la capacidad de aproximación de una función arbitraria por medio de las redes neuronales, pueden compensar las deficiencias del otro. Así, este método proporciona una herramienta efectiva para el control de sistemas complejos. (Zhang, 2011)

3.2. Teoría de lógica difusa

El cerebro humano interpreta información sensorial imprecisa e incompleta proporcionada por órganos perceptivos. La teoría de conjuntos difusos proporciona un cálculo sistemático para tratar con dicha información lingüísticamente, y realiza cálculos numéricos mediante el uso de etiquetas lingüísticas (como “grande” o “pequeño”) caracterizadas por funciones de pertenencia. Además, una selección de reglas difusas si-entonces, constituye el componente clave de un sistema de inferencia difusa (FIS) que puede modelar eficazmente la experiencia humana en una aplicación específica (Jang, Sun, & Mizutani, 1997).

3.2.1. Conjuntos difusos

Un conjunto clásico puede ser expresado como, $A = \{x|x > 6\}$, donde existe un punto de frontera 6 tal que si x es mayor que este número, entonces x pertenece al conjunto A , de otra forma x no pertenece a este conjunto. A diferencia de un conjunto clásico, un conjunto difuso, es un conjunto que no tiene límites claramente definidos. Es decir, la transición de “pertener al conjunto” a “no pertenecer al conjunto” es gradual y su transición es caracterizada por funciones de pertenencia que le dan flexibilidad a los conjuntos difusos en el modelado de expresiones lingüísticas comúnmente utilizadas, tales como “el agua está caliente” o “la temperatura es alta” (Zadeh, 1965).

Si X es una colección de objetos denotados por x , entonces un conjunto difuso A en X está definido como un conjunto de pares ordenados, $A = \{(x, \mu_A(x))|x \in X\}$, donde $\mu_A(x)$ es llamada función de pertenencia de x en A . La función de pertenencia determina el grado de pertenencia de cada elemento de X a un conjunto difuso, con un valor continuo entre 0 y 1. Usualmente X se conoce como el “universo de discurso” y puede contener objetos discretos o valores continuos.

Un ejemplo de conjunto difuso con valores continuos X , se observa en la Figura 31, donde X es el conjunto de las edades posibles para los seres humanos. Entonces el conjunto difuso $A =$ “persona joven” puede ser expresado como $A = \{(x, \mu_A(x)) | x \in X\}$.

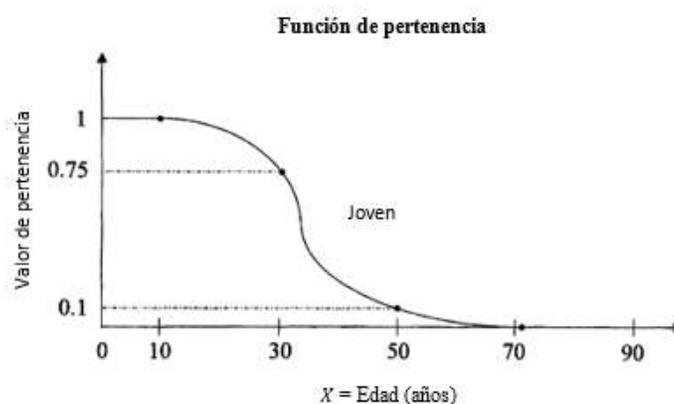


Figura 31. Posible descripción del concepto de "joven" por un conjunto difuso

La construcción de un conjunto difuso depende de la identificación de un adecuado universo de discurso y la especificación de una función de pertenencia apropiada. La especificación de las funciones de pertenencia es bastante subjetiva, lo que significa que las funciones de pertenencia especificadas para un mismo concepto (ejemplo, “joven”) por diferentes personas pueden variar considerablemente.

3.2.2. Reglas difusas si-entonces

Una regla difusa si-entonces (regla difusa, implicación difusa, o expresión condicional difusa) adopta la forma:

si x es A entonces y es B

donde x y y son variables lingüísticas, mientras A y B son valores lingüísticos definidos por conjuntos difusos sobre universos de discurso X y Y , respectivamente.

A menudo “ x es A ” es llamado el antecedente o premisa mientras “ y es B ” es llamada la consecuencia o conclusión (Jang, Sun, & Mizutani, 1997).

Algunos ejemplos de reglas difusas si-entonces son ampliamente utilizadas en nuestras expresiones lingüísticas diarias, tales como:

- Si presión es alta entonces volumen es pequeño.
- Si un tomate está rojo entonces está maduro.
- Si la velocidad es alta entonces aplicar el freno un poco.

donde presión y volumen son las variables lingüísticas, alta y pequeño son los valores o etiquetas lingüísticas caracterizados por funciones de pertenencia o membresía (MF).

Otra forma de regla difusa si-entonces, propuesta por Takagi y Sugeno en 1985, posee conjuntos difusos implicados solo en la parte de la premisa. Al utilizar este tipo de regla se puede describir la fuerza de resistencia de un objeto en movimiento, por ejemplo:

$$\text{si velocidad es alta, entonces fuerza} = k * (\text{velocidad})^2$$

donde alta en la premisa es una etiqueta lingüística caracterizada por una función de pertenencia apropiada. Sin embargo, la parte de la consecuencia está descrita por una ecuación no difusa en función de la variable de entrada, velocidad. Ambos tipos de reglas difusas si-entonces son herramientas basadas en teoría de conjuntos difusos, ampliamente utilizadas en el modelado y control de sistemas.

3.2.3. Sistema de inferencia difusa (FIS)

El sistema de inferencia difusa es conocido también como sistema basado en reglas difusas, sistema experto difuso, modelo difuso, memoria asociativa difusa, controlador lógico difuso o simplemente sistema difuso (Lee, 1990).

La estructura básica de un sistema de inferencia difusa consiste de tres componentes conceptuales: una base de reglas, que contiene una selección de reglas difusas; una base de datos, que define las funciones de pertenencia usadas en las reglas difusas; y un mecanismo de inferencia, que realiza el procedimiento de inferencia (conocido como razonamiento difuso) sobre las reglas y los hechos dados para derivar una salida o conclusión razonable (Jang, Sun, & Mizutani, 1997).

El proceso de razonamiento difuso o razonamiento aproximado puede ser dividido en cuatro pasos:

1. Grados de pertenencia: Compara los hechos conocidos con los antecedentes de las reglas difusas para encontrar los grados de pertenencia con respecto a cada función de pertenencia del antecedente.
2. Fuerza de disparo: Combina grados de pertenencia con respecto a las funciones de pertenencia del antecedente en una regla utilizando operadores AND o OR difusos para formar una fuerza de disparo que indique el grado en que es cumplida la parte antecedente de la regla.
3. Funciones de pertenencia del consecuente limitadas: Se aplica la fuerza de disparo a la función de pertenencia del consecuente de una regla para generar un función de pertenencia del consecuente limitada.
4. Función de pertenencia de salida total: Se realiza el procedimiento de agregación, que combina todas las funciones de pertenencia del consecuente limitadas para obtener una función de pertenencia de salida total.

El sistema de inferencia difusa posee un bloque de fusificación que puede tomar entradas nítidas y convertirlas en grados de pertenencia a los conjuntos difusos de las variables de entrada, sin embargo, las salidas que produce son casi siempre conjuntos difusos.

A veces es necesario tener una salida nítida, especialmente en una situación donde un sistema de inferencia difusa es usado como un controlador. Por lo tanto se necesita un método de defusificación para extraer un valor nítido que represente mejor un conjunto difuso, como se observa en la Figura 32.

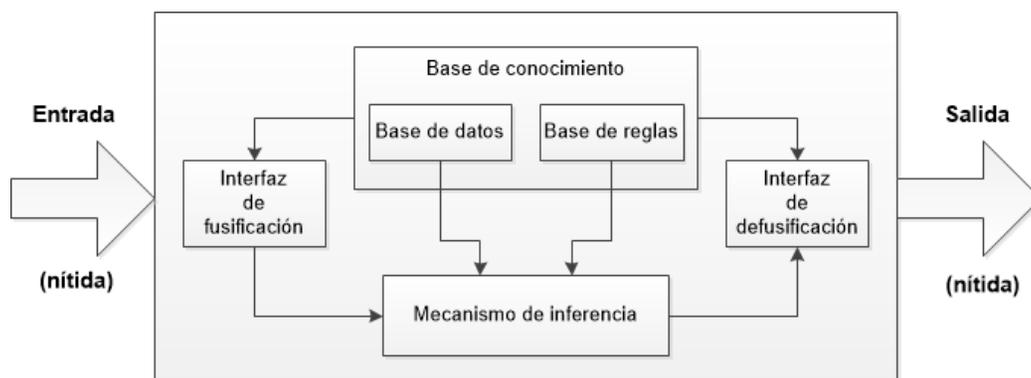


Figura 32. Sistema de inferencia difusa

3.2.4. Modelos difusos

A continuación, se presenta tres tipos de sistemas de inferencia difusa que han sido ampliamente utilizados en varias aplicaciones. La diferencia entre estos tres sistemas de inferencia difusa se encuentran en los consecuentes de sus reglas difusas, y por lo tanto sus procedimientos de agregación y defusificación difieren en consecuencia, se tiene:

1. Modelo difuso Mamdani: Una vez determinadas las reglas difusas y las funciones de pertenencia usadas en estas reglas, el modelo difuso Mamdani realiza la fusificación de las entradas utilizando las funciones de pertenencia de entrada, combina las entradas difusas de acuerdo con las reglas difusas para establecer la fuerza de la regla, luego se encuentra la consecuencia de la regla combinando la fuerza de la regla y la función de pertenencia de salida, por último combina las consecuencias para obtener una salida total y defusifica la salida para obtener un valor exacto (Mamdani, 1975).

Una regla difusa típica en un modelo difuso Mamdani tiene las siguientes formas:

si x es A y y es B **entonces** z es C

si x es A o y es B **entonces** z es C

donde A y B son los conjuntos difusos en el antecedente y C es el conjunto difuso en la consecuencia.

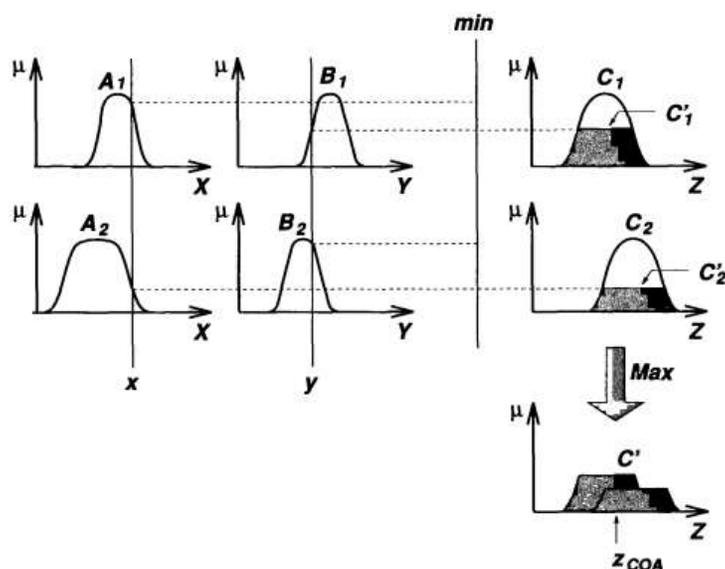


Figura 33. Sistema de inferencia difusa Mamdani usando min

Fuente: (Jang, Sun, & Mizutani, 1997)

La Figura 33 presenta un sistema de inferencia difusa Mamdani que deriva una salida total z cuando está sujeta a dos entradas x y y , donde la salida de cada regla es un conjunto difuso disminuido por su fuerza de disparo a través del producto algebraico.

Otra variación posible se presenta en la Figura 34, donde la salida de cada regla es un conjunto difuso disminuido por su fuerza de disparo a través del mínimo.

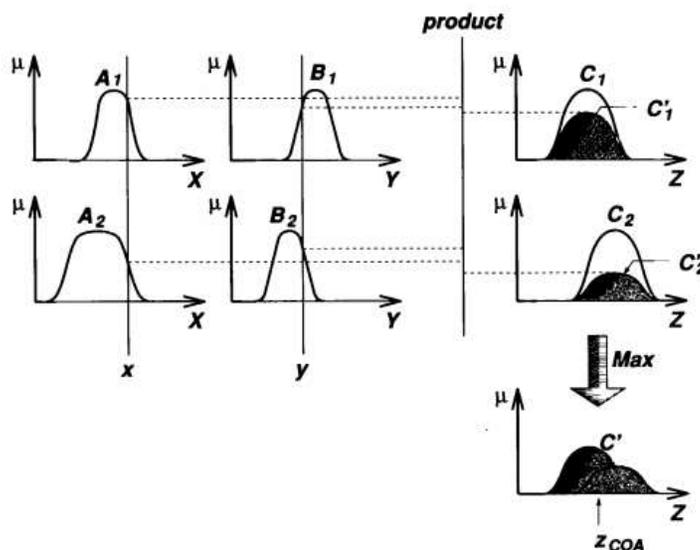


Figura 34. Sistema de inferencia difusa Mamdani usando producto

Fuente: (Jang, Sun, & Mizutani, 1997)

Se pueden utilizar varios métodos para realizar la defusificación, entre ellos: método del centroide del área, método del promedio ponderado y método de la media del máximo, entre otros. Para realizar la defusificación por el método de centroide del área (COA), se utiliza:

$$z_{COA} = \frac{\int_z \mu_A(z) z dz}{\int_z \mu_A(z) dz} \quad (133)$$

2. Modelo difuso Sugeno: El modelo Sugeno también llamado modelo difuso TSK, fue propuesto en un esfuerzo para desarrollar un enfoque sistemático para generar reglas difusas a partir de un conjunto de datos de entrada-salida determinado. Una regla difusa típica en un modelo difuso Sugeno tiene la forma:

$$\text{si } x \text{ es } A \text{ y } y \text{ es } B \text{ entonces } z = f(x, y)$$

donde A y B son conjuntos difusos en el antecedente, mientras $z = f(x, y)$ es una función nítida en el consecuente.

Usualmente $f(x, y)$ es un polinomio formado por las entradas x y y , pero puede ser cualquier función tan grande como pueda describir apropiadamente la salida del sistema dentro de la región difusa especificada por el antecedente de la regla.

Cuando $f(x, y)$ es un polinomio de orden uno, el sistema de inferencia difusa resultante es llamado un modelo difuso Sugeno de orden uno. Cuando f es una constante, se lo conoce como modelo difuso Sugeno de orden cero (Takagi, 1985).

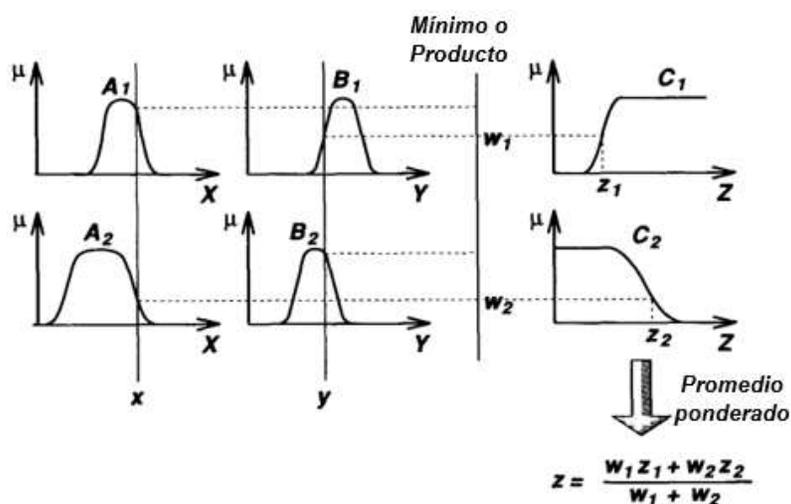


Figura 35. Sistema de inferencia difusa Sugeno
Fuente: (Jang, Sun, & Mizutani, 1997)

La Figura 35 presenta el procedimiento de razonamiento aproximado para un modelo difuso Sugeno de orden uno. Debido a que cada regla tiene una salida nítida, la salida total es obtenida a través del promedio ponderado y por lo tanto se evita el procedimiento de defusificación que conlleva mucho tiempo.

A veces el promedio ponderado es reemplazado por una suma ponderada, de la forma $z = w_1 z_1 + w_2 z_2$, con el fin de reducir aún más la carga computacional, especialmente en el entrenamiento de un sistema de inferencia difusa.

Sin embargo esta simplificación podría llevar a la pérdida de los significados lingüísticos de la funciones de pertenencia a menos que la suma de las fuerzas de disparo esté cerca a la unidad.

3. Modelo difuso Tsukamoto: En este modelo, el consecuente de cada regla difusa es representado por un conjunto difuso con una función de pertenencia monótona, como se observa en la Figura 36. Como resultado, la salida inferida de cada regla es definida como un valor nítido inducido por la fuerza de disparo de la regla. La salida total se toma como el promedio ponderado de la salida de cada regla. La Figura 36 presenta todo el razonamiento aproximado para un sistema de dos entradas y dos reglas.

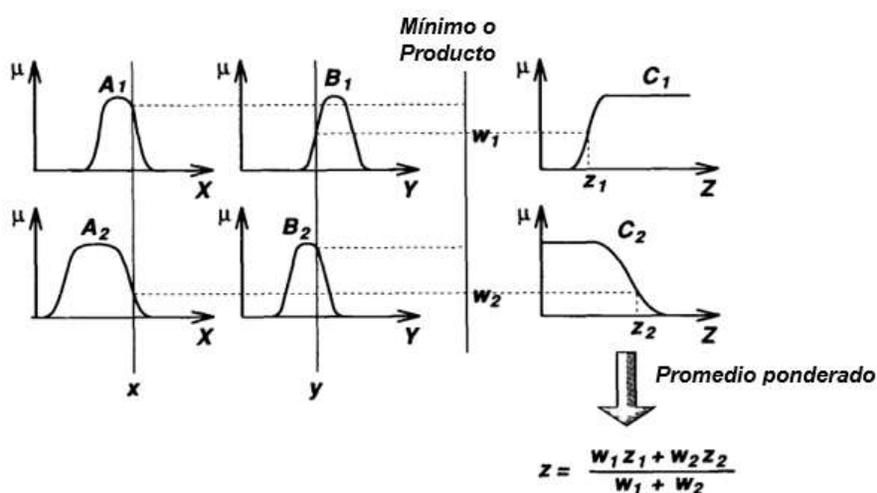


Figura 36. Sistema de inferencia difusa Tsukamoto
Fuente: (Jang, Sun, & Mizutani, 1997)

Debido que cada regla infiere una salida nítida, el modelo difuso Tsukamoto agrega la salida de cada regla por el método de promedio ponderado, por lo tanto, también evita el proceso de defusificación que consume mucho tiempo (Tsukamoto, 1979).

3.2.5. Estilos de partición para modelos difusos

Los antecedentes de las reglas difusas particionan el espacio de entrada en número de regiones difusas locales, mientras que los consecuentes describen el comportamiento dentro de una región dada. La consecuencia de una regla puede ser una función de pertenencia de salida como en los modelos Mamdani y Tsukamoto, una constante como en el modelo Sugeno de orden cero, o una ecuación lineal como en el modelo Sugeno de orden uno.

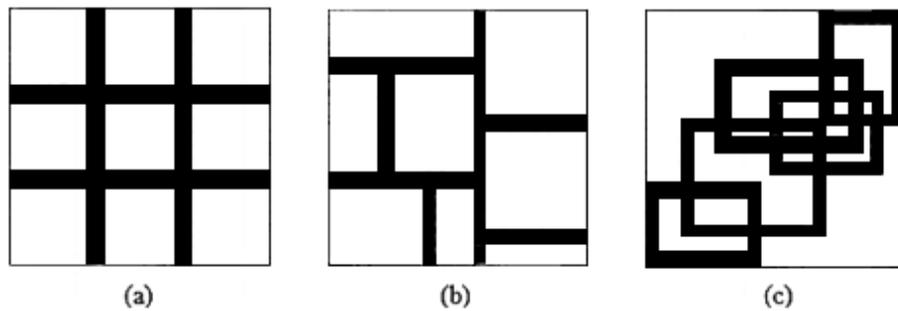


Figura 37. Métodos de partición del espacio de entrada

Diferentes consecuencias resultan en diferentes sistemas de inferencia difusa, pero sus antecedentes son siempre el mismo. A continuación, se presenta algunos métodos de partición del espacio de entrada para formar los antecedentes de las reglas difusas, aplicables para los tres tipos de sistemas de inferencia difusa mencionados anteriormente (Jang, Sun, & Mizutani, 1997).

- **Partición de rejilla:** La Figura 37 (a) presenta una partición de rejilla en un espacio de entrada bidimensional. A menudo este método es elegido en el diseño de controladores difusos, ya que implica solo variables de estado como entradas al controlador. La estrategia de esta partición necesita solo un pequeño número de funciones de pertenencia para cada entrada. Por ejemplo, un modelo difuso con 8 entradas y dos funciones de pertenencia por cada entrada resulta en $2^8 = 256$ reglas difusas si-entonces, lo cual es un problema que puede ser superado por otras estrategias de partición.

- **Partición de árbol:** La Figura 37 (b) muestra una partición de árbol, donde cada región puede ser especificada únicamente a lo largo de un árbol de decisión correspondiente. Por lo tanto, se necesita más funciones de pertenencia por cada entrada para definir estas regiones difusas, sin embargo, estas funciones no suelen tener significados lingüísticos claros como “pequeño” o “grande”. Un problema en esta partición es el incremento del número de reglas de forma exponencial.
- **Partición de dispersión:** En la Figura 37 (c) se observa que al cubrir un subconjunto de todo el espacio de entrada que caracteriza una región de posible ocurrencia de los vectores de entrada, la partición de dispersión puede limitar el número de reglas a una cantidad razonable.

3.3. Redes adaptativas

Una red adaptativa es una estructura de red que consiste de un número de nodos conectados a través de enlaces direccionales. Cada nodo representa una unidad de proceso, y los enlaces entre nodos especifican la relación causal entre los nodos conectados. Todos o parte de los nodos son adaptativos, es decir las salidas de estos nodos dependen de parámetros modificables pertenecientes a estos nodos (Jang, Sun, & Mizutani, 1997).

En consecuencia, una regla de aprendizaje especifica cómo estos parámetros deberían ser actualizados para minimizar una medida de error, que mide la diferencia entre la salida actual de la red y la salida deseada. Dicho de otra forma, una red adaptativa es usada para la identificación de sistemas a través de una arquitectura de red adecuada y un conjunto de parámetros, que pueden modelar un sistema deseado desconocido que está descrito por un conjunto de pares de datos de entrada-salida.

3.3.1. Arquitectura

Como su nombre da a entender, una red adaptativa es una estructura de red cuyo comportamiento de entrada-salida está determinado por un conjunto de parámetros modificables. La configuración de una red adaptativa está compuesta por un conjunto de nodos conectados a través de enlaces dirigidos, donde cada nodo realiza una función de nodo estática sobre sus señales entrantes para generar una salida de nodo único y cada enlace especifica la dirección del flujo de la señal desde un nodo hacia otro.

Normalmente una función de nodo es una función parametrizada cuyos parámetros son modificables, por lo tanto, el cambio de estos parámetros cambian también la función de nodo así como el comportamiento general de la red adaptativa. Además, la salida de cada nodo en una red adaptativa depende únicamente de sus entradas actuales. De forma general, cada nodo puede tener una función de nodo específica diferente de las otras. Los enlaces en una red adaptativa son utilizados para especificar la dirección de propagación de las salidas de cada nodo (Jang, 1993).

La Figura 38 representa una red adaptativa típica con dos entradas y dos salidas.

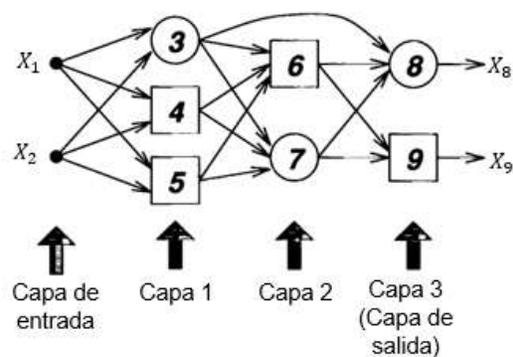


Figura 38. Una red adaptativa hacia delante representada en capas

Los parámetros de una red adaptativa se encuentran distribuidos en sus nodos, por lo que cada nodo tiene un conjunto de parámetros local. La unión de estos conjuntos de parámetros locales es el conjunto de parámetros total de la red.

Si un conjunto de parámetros de nodo no está vacío, entonces su función de nodo depende de los valores de los parámetros, en consecuencia, se utiliza un cuadrado para representar este tipo de nodo adaptativo. Por otro lado, si un nodo tiene un conjunto de parámetros vacío, entonces su función es fija y se utiliza un círculo para denotar este tipo de nodo fijo (Jang & Sun, 1995).

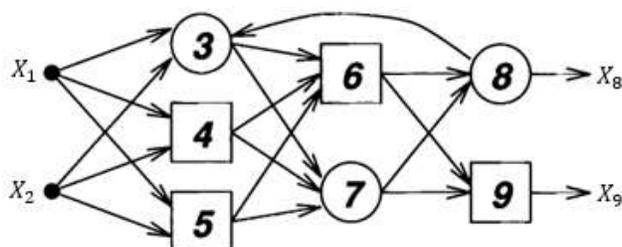


Figura 39. Red adaptativa recurrente

Las redes adaptativas se encuentran clasificadas en dos categorías en función del tipo de conexiones que poseen: hacia delante y recurrente. La red adaptativa que se observa en la Figura 38 es hacia delante, ya que la salida de cada nodo se propaga desde el lado de entrada (izquierda) hasta el lado de salida (derecha). Si hay un enlace de retroalimentación que forma un camino circular en una red, entonces la red es recurrente, como se observa en la Figura 39.

3.3.2. Redes neuronales como caso especial de redes adaptativas

Las redes neuronales fueron originalmente una simulación abstracta de los sistemas nerviosos biológicos, constituidas por un conjunto de unidades llamadas neuronas o nodos conectados unos con otros.

En particular, una red neuronal es una red adaptativa cuyos nodos (llamados “neuronas”) desempeñan la misma función sobre las señales de entrada; esta función de nodo es a menudo una función compuesta de la suma ponderada y una función no lineal llamada “función de activación” (Jang & Sun, 1995).

Frecuentemente las funciones de activación son una función sigmoidea o función tangente hiperbólica que se aproxima a una función escalón y proporciona diferenciabilidad con respecto a las señales de entrada.

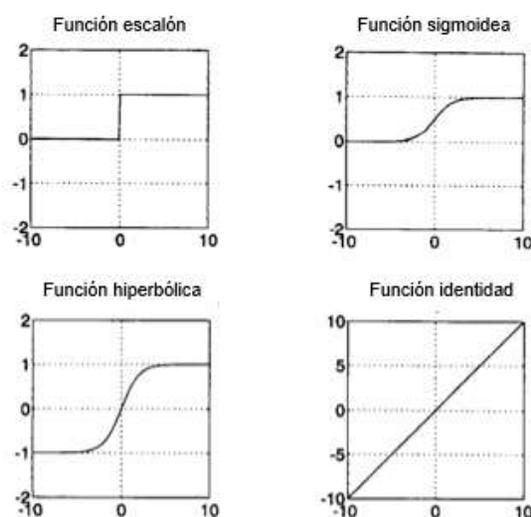


Figura 40. Funciones de activación para un red neuronal

La Figura 40 presenta cuatro tipos de funciones de activación $f(x)$ diferentes definidas como:

- Función escalón:
$$f(x) = \begin{cases} 1 & \text{Si } x \geq 0 \\ 0 & \text{Si } x < 0 \end{cases}$$
- Función sigmoidea:
$$f(x) = \frac{1}{1+e^{-x}}$$
- Función hiperbólica:
$$f(x) = \tanh(x/2) = \frac{1-e^{-x}}{1+e^{-x}}$$
- Función identidad:
$$f(x) = x$$

Para simplificar, se asume que la red neuronal utiliza la función sigmoidea como función de activación. La entrada neta \bar{x} de un nodo está definido como la suma ponderada de las señales de entrada más un umbral. Por ejemplo la entrada y salida neta del nodo j en la Figura 41 (donde $j = 4$), se define como:

$$\bar{x}_j = \sum_i w_{ij} x_i + t_j \quad (134)$$

$$x_j = f(\bar{x}_j) = \frac{1}{1 + e^{-\bar{x}_j}}$$

donde x_i es la salida del nodo i localizado en la capa anterior, w_{ij} es el peso asociado al enlace que conecta los nodos i y j , y t_j es el umbral del nodo j . Puesto que los pesos w_{ij} son los parámetros internos asociados con cada nodo j .

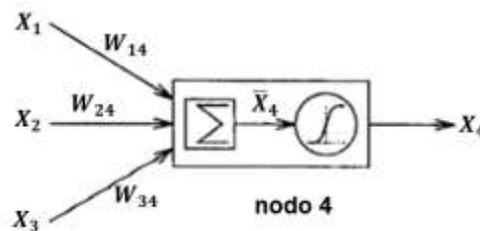


Figura 41. Un nodo de una red neuronal de retro propagación

En consecuencia, al cambiar los pesos de un nodo se alterará el comportamiento del nodo, y a su vez alterará el comportamiento de toda la red neuronal. La Figura 42 presenta una red neuronal con 3 entradas en la capa de entrada, 3 neuronas en la capa oculta, y 2 neuronas en la capa de salida. Las redes neuronales son una estructura comúnmente utilizadas en aplicaciones como reconocimiento de voz, reconocimiento óptico de caracteres, procesamiento de señales, comprensión de datos y control automático.

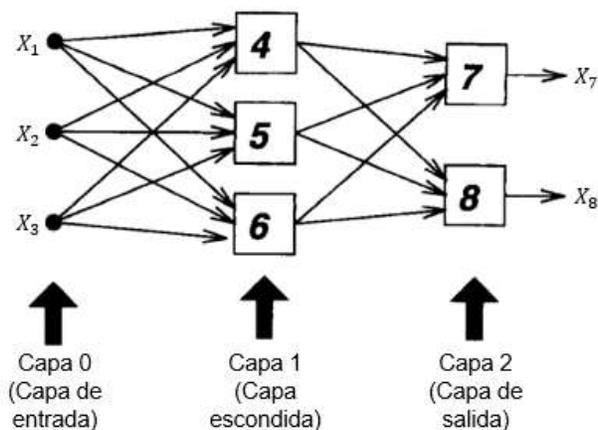


Figura 42. Una red neuronal 3-3-2

3.4. Integración de lógica difusa y redes neuronales

En teoría, las redes neuronales y los sistemas difusos se pueden convertir uno en el otro, pero en la práctica cada uno tiene sus ventajas y desventajas. Para redes neuronales, el conocimiento es adquirido automáticamente por el algoritmo de entrenamiento, pero el proceso de aprendizaje es relativamente lento y el análisis de la red entrenada es difícil. Una red neuronal puede comportarse como una caja negra para su usuario, es decir, sabemos lo que ingresa y sale al final de la red pero no lo que sucede en el interior de las capas intermedias.

Los sistemas difusos son más favorables, ya que su comportamiento se puede explicar con reglas difusas y, por lo tanto, su rendimiento se puede ajustar al sintonizar las reglas. Pero dado que, en general, la adquisición de conocimiento es difícil y también el universo del discurso de cada variable de entrada debe dividirse en varios intervalos, las aplicaciones de sistemas difusos son más exitosas en los campos donde el conocimiento experto está disponible y el número de variables de entradas es relativamente pequeño.

Aunque la lógica difusa puede codificar el conocimiento experto directamente utilizando reglas con etiquetas lingüísticas, generalmente lleva mucho tiempo diseñar y ajustar las funciones de pertenencia que definen cuantitativamente estas etiquetas lingüísticas.

Estas limitaciones de la red neuronal y la lógica difusa han impulsado la creación de sistemas híbridos inteligentes, donde dos o más técnicas se combinan de una manera que se superan las limitaciones de las técnicas individuales (Nauck, Klawon, & Kruse, 1997).

3.5. Tipos de sistemas neuro-difusos

Generalmente, todas las combinaciones de técnicas basadas en redes neuronales y lógica difusa están referidas a los sistemas neuro-difusos. Las diferentes combinaciones de estas técnicas pueden ser divididas, en las siguientes clases:

3.5.1. Sistemas neuro-difusos cooperativos

En los sistemas cooperativos hay una fase de pre procesamiento donde las redes neuronales son únicamente utilizadas para determinar sub bloques de un sistema difuso usando datos de entrenamiento. Esto incluye utilizar algoritmos para determinar reglas y conjuntos difusos. Después, las redes neuronales son removidas y únicamente el sistema difuso es ejecutado. En los sistemas neuro-difusos cooperativos, la estructura no es totalmente interpretable lo que se considera una desventaja. (Kosko, 1992).

La Figura 43 presenta la estructura de un sistemas neuro-difuso cooperativo.

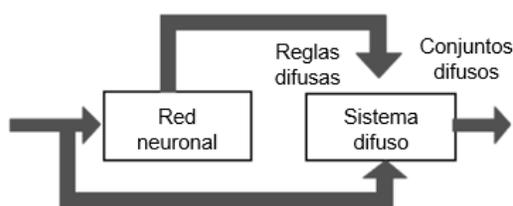


Figura 43. Estructura de un sistema neuro-difuso cooperativo

3.5.2. Sistemas neuro-difusos concurrentes

En los sistemas concurrentes la red neuronal y el sistema difuso trabajan continuamente juntos, pero ninguno de estos se utiliza para determinar los parámetros del otro. En general, las redes neuronales pre procesan las entradas o post procesan las salidas de un sistema difuso.

En un sistema concurrente, las entradas ingresan en el sistema difuso, son pre procesadas y entonces la red neuronal procesa las salidas de un sistema concurrente o en sentido inverso. En los sistemas neuro-difuso concurrentes, los resultados no son completamente interpretables, lo que se considera una desventaja (Czogala & Leski, 2000). La Figura 44 presenta la estructura de un sistema neuro-difuso concurrente.

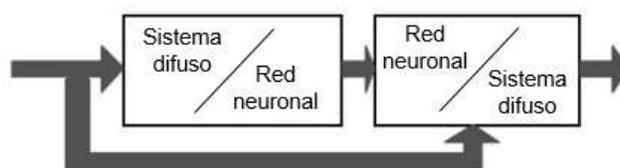


Figura 44. Sistema neuro-difuso concurrente

3.5.3. Sistemas neuro-difusos híbridos

Un sistema neuro-difuso híbrido es definido como un sistema difuso que utiliza un algoritmo de aprendizaje basado en el método de gradiente o inspirado por otras estrategias de redes neuronales para determinar sus parámetros (conjuntos difusos, reglas difusas y pesos de las reglas) a través del procesamiento de patrones (conjunto de datos de entrada y salida).

Un sistema neuro-difuso puede ser interpretado como un conjunto de reglas difusas. Este sistema puede ser creado a partir de un conjunto de datos de entrada-salida o inicializado con un conocimiento previo.

El sistema resultante de usar redes neuronales y sistemas difusos tienen la ventaja de aprender a través de patrones de entrenamiento y su funcionalidad puede ser fácilmente interpretada. Varios sistemas neuro-difusos son representados por redes neuronales, ya que permiten la visualización del flujo de datos a través del sistema y las señales de error son utilizadas para actualizar sus parámetros. Un beneficio adicional es permitir la comparación de los diferentes modelos y visualizar sus diferencias estructurales.

Muchos investigadores han definido varias arquitecturas neuro-difusas, entre ellos: Adaptive Network based Fuzzy Inference System (ANFIS), Generalized Approximate Reasoning based Intelligence Control (GARIC), Fuzzy Adaptive Learning Control Network (FALCON), Fuzzy Inference and Neural Network in Fuzzy Inference Software (FINEST), Neuronal Fuzzy Controller (NEFCON), Fuzzy Net (FUN), Self Constructing Neural Fuzzy Inference Network (SONFIN), Neural Fuzzy Network (NFN), Evolving Fuzzy Neural Network (EFuNN) y Dynamic Fuzzy Neural Network (dmEFuNN) (Abraham, 2001).

3.6. ANFIS: Red adaptativa basada en un sistema de inferencia difusa

Este tipo de red es denominado “ANFIS”, ya que significa Adaptive Network based Fuzzy Inference System, o Adaptive Neuro-Fuzzy Inference System. La red ANFIS es una clase de red adaptativa que es equivalente a un sistema de inferencia difuso (Jang & Sun, 1995).

3.6.1. Arquitectura ANFIS

Por sencillez, se asume un sistema de inferencia difusa que tiene dos entradas x y y y una salida z . Para un modelo difuso Sugeno de primer orden, un conjunto de reglas típico con dos reglas difusas si-entonces puede ser expresado como:

Regla 1: **Si** x es A_1 y y es B_1 , **entonces** $f_1 = p_1x + q_1y + r_1$

Regla 2: **Si** x es A_2 y y es B_2 , **entonces** $f_2 = p_2x + q_2y + r_2$

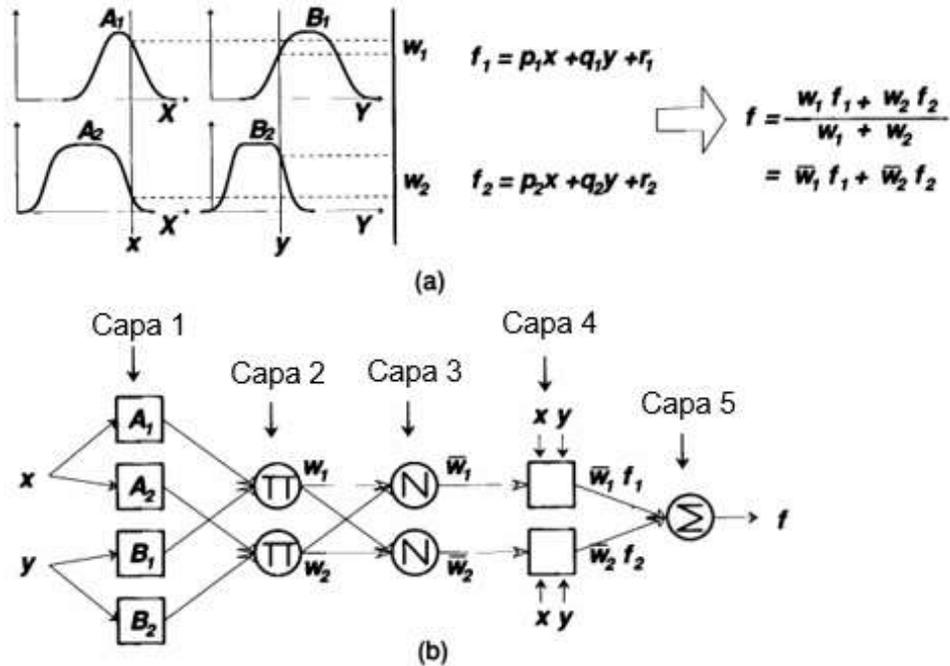


Figura 45. (a) Modelo difuso Sugeno de primer orden con dos entradas y dos reglas; (b) arquitectura equivalente ANFIS
Fuente: (Jang, Sun, & Mizutani, 1997)

La Figura 45 (a) presenta un sistema de inferencia difuso Sugeno. La correspondiente arquitectura equivalente ANFIS se observa en la Figura 45 (b), donde los nodos de una misma capa realizan funciones similares, como se describe a continuación. Se denota la salida del nodo i en la capa l como $O_{l,i}$.

Capa 1: Cada nodo i en esta capa es un nodo adaptativo con una salida de nodo definido como:

$$O_{l,i} = \mu_{A_i}(x), \quad i = 1, 2 \quad (135)$$

$$O_{l,i} = \mu_{B_i}(y), \quad i = 1, 2$$

donde x y y son entradas en los nodos de la capa 1, A_i y B_i son conjunto difusos asociados con estos nodos. Dicho de otra manera, las salidas de estas capas son los grados de pertenencia de la parte de la premisa.

Aquí las funciones de pertenencia para A_i y B_i pueden ser cualquier función de pertenencia (Gauss, campana, triangular, trapezoidal) parametrizada apropiadamente. Por ejemplo, A_i puede ser caracterizado por una función de campana:

$$\mu_{A_i}(x) = \frac{1}{1 + \left[\left(\frac{x - c_i}{a_i} \right)^2 \right]^{b_i}} \quad (136)$$

donde $\{a_i, b_i, c_i\}$ es el conjunto de parámetros. Los parámetros en esta capa se conocen como parámetros de la premisa.

Capa 2: Cada nodo en esta capa es un nodo fijo etiquetado como Π , cual multiplica las señales de entrada y resulta el producto. Se tiene:

$$O_{2,i} = w_i = \mu_{A_i}(x) \times \mu_{B_i}(x), \quad i = 1,2 \quad (137)$$

La salida de cada nodo representa la fuerza de disparo de una regla.

Capa 3: Cada nodo en esta capa es un nodo fijo etiquetado como N . El i -ésimo nodo calcula la proporción de la fuerza de disparo de la i -ésima regla respecto a la suma de las fuerzas de disparo de todas las reglas.

$$O_{3,i} = \bar{w}_i = \frac{w_i}{w_1 + w_2}, \quad i = 1,2 \quad (138)$$

Para facilitar, las salidas de esta capa son llamadas fuerzas de disparo normalizadas.

Capa 4: Cada nodo i en esta capa es un nodo adaptativo con una función de nodo

$$O_{4,i} = \bar{w}_i f_i = \bar{w}_i (p_i x + q_i y + r_i), \quad i = 1,2 \quad (139)$$

donde \bar{w}_i es la salida de la capa 3 y $\{p_i, q_i, r_i\}$ es el conjunto de parámetros. Los parámetros en esta capa son referidos a los parámetros del consecuente o consecuencia.

Capa 5: El único nodo en esta capa es un nodo fijo etiquetado como Σ , el cual calcula la salida total como una sumatoria de todas las señales de entrada:

$$O_{5,i} = \text{salida total} = \sum_i \bar{w}_i f_i = \frac{\sum_i w_i f_i}{\sum_i w_i} \quad (140)$$

En consecuencia, se tiene una red adaptativa que realiza la misma función que un modelo difuso Sugeno. Se observa que la estructura de esta red adaptativa no es única, debido a que se puede combinar las capas 3 y 4 para obtener una red equivalente con solo 4 capas. Del mismo modo, se puede realizar la normalización de los pesos en la última capa, como se muestra en la Figura 46.

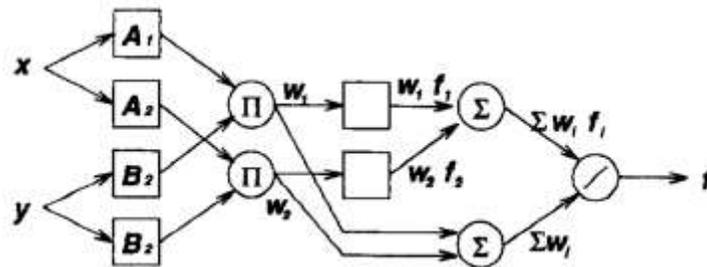


Figura 46. Otra arquitectura ANFIS equivalente para un modelo difuso Sugeno de dos entradas y dos reglas

Un ejemplo de una arquitectura ANFIS equivalente a un modelo difuso Sugeno de primer orden con 9 reglas, donde para cada entrada se asume 3 funciones de pertenencia asociadas se observa en la Figura 47 (a). La Figura 47 (b) presenta como un espacio de entrada de 2 dimensiones es particionado en 9 regiones difusas sobrepuestas, cada una regida por reglas difusas si-entonces.

Dicho de otra manera, la parte de la premisa de una regla define una región difusa, mientras que la consecuencia o consecuente especifica la salida dentro de esta región difusa.

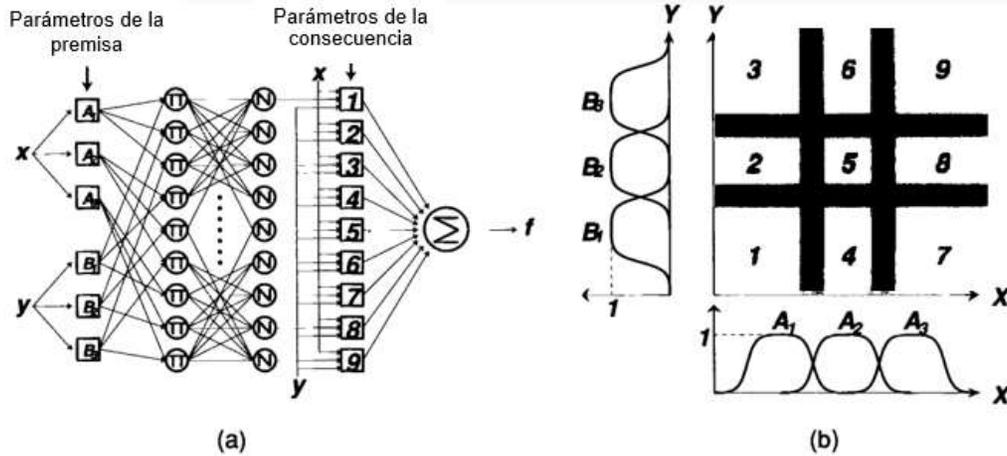


Figura 47. (a) Arquitectura ANFIS equivalente de un modelo difuso Sugeno con dos entradas y nueve reglas; (b) espacio de entrada particionado dentro de nueve regiones difusas

3.6.2. Algoritmos de aprendizaje

3.6.2.1. Algoritmo de retro propagación del error (BP)

El algoritmo de retro propagación es utilizado para ajustar los parámetros de la Capa 1 a través del método de gradiente descendente. Estos parámetros de la premisa (parámetros no lineales) se actualizan en cada iteración (después de cada patrón de entrenamiento) para minimizar la siguiente función de error instantáneo:

$$E(n) = \sum_{m=1}^{NOV} E_m(n), \quad m = 1, \dots, NumOutVars \quad (141)$$

$$E_m(n) = \frac{1}{2} [y_m^d(n) - O_m^5(n)]^2$$

donde $y_m^d(n)$ es la salida deseada y $O_m^5(n)$ es la salida de la red. Para cada par de datos de entrenamiento (entradas/salidas), la red ANFIS opera en modo hacia delante para calcular la salida actual $O_m^5(n)$.

Después, iniciando desde la capa de salida, y moviéndose hacia atrás, el error de propaga para calcular las derivadas $\partial E / \partial w$ para cada nodo en cada capa de la red.

Se asume que w es un parámetro de la red ajustable (por ejemplo a_i, b_i, c_i), entonces, este parámetro es actualizado en cada paso de tiempo por el método de gradiente descendente:

$$\Delta w \propto -\frac{\partial E}{\partial w} \quad (142)$$

y

$$w(n+1) = w(n) + \eta \left(-\frac{\partial E}{\partial w} \right) \quad (143)$$

donde η ($0 < \eta < 1$) es la tasa de aprendizaje de los parámetros de la red. A continuación se denota como δ_i^j la señal de error correspondiente al i -ésimo nodo de la j -ésima capa.

Capa 5: No existen parámetros para ajustar en esta capa, sólo se calcula la señal de error y se retro propaga a la capa 4

$$\delta_i^5 = -\frac{\partial E(n)}{\partial O_m^5(n)} = y_m^d(n) - O_m^5(n), \quad m = 1, \dots, NumOutVars \quad (144)$$

Capa 4: Los parámetros del consecuente en esta capa son ajustados a través del algoritmo de mínimos cuadrados recursivos (RLS). Por lo tanto, la retro propagación no desempeñará ningún papel de ajuste aquí. Sólo se calcula la siguiente cantidad que se utilizará en la siguiente capa.

$$\frac{\partial O_m^5}{\partial O_{km}^4} = 1, \quad \forall k \quad (145)$$

Capa 3: De la misma forma que en la capa 5, sólo se calcula el error en cada nodo de esta capa.

$$\delta_k^3 = -\frac{\partial E}{\partial O_k^3} = -\sum_{m=1}^{NOV} \frac{\partial E_m}{\partial O_k^3} = -\sum_{m=1}^{NOV} \frac{\partial E_m}{\partial O_m^5} \frac{\partial O_m^5}{\partial O_{km}^4} \frac{\partial O_{km}^4}{\partial O_k^3} \quad (146)$$

Reemplazando las ecuaciones (144) y (145) en la ecuación (146), se tiene:

$$\delta_k^3 = \sum_{m=1}^{NOV} \delta_m^5 \frac{\partial O_{km}^4}{\partial O_k^3}, \quad k = 1, \dots, NumRules \quad (147)$$

De la ecuación (139) por diferenciación se tiene:

$$\begin{aligned} \frac{\partial O_{km}^4}{\partial O_k^3} &= a_{1k}^m In_1^1 + a_{2k}^m In_2^1 + \dots + a_{N_{inputs}k}^m In_{N_{inputs}}^1 + a_{0k}^m \\ &= \sum_{i=1}^{N_{inputs}} a_{ik}^m In_i^1 + a_{0k}^m = f_k^m \end{aligned} \quad (148)$$

Capa 2: De igual forma, se calcula sólo el error en cada nodo de esta capa.

$$\delta_{k_1}^2 = -\frac{\partial E}{\partial O_{k_1}^2} = -\sum_{k_2=1}^{N_{rules}} \frac{\partial E}{\partial O_{k_2}^3} \frac{\partial O_{k_2}^3}{\partial O_{k_1}^2} = \sum_{k_2=1}^{N_{rules}} \delta_{k_2}^3 \frac{\partial O_{k_2}^3}{\partial O_{k_1}^2} \quad (149)$$

y

$$\frac{\partial O_{k_2}^3}{\partial O_{k_1}^2} = \begin{cases} \frac{\sum_{i=1}^{N_{rules}} O_i^2 - O_{k_2}^2}{[\sum_{i=1}^{N_{rules}} O_i^2]^2}, & k_1 = k_2 \\ -\frac{O_{k_2}^2}{[\sum_{i=1}^{N_{rules}} O_i^2]^2}, & k_1 \neq k_2 \end{cases} \quad (150)$$

$k_1, k_2 = 1, 2, \dots, NumRules$

Capa 1: Se calcula la derivada del error con respecto a cada parámetro de la premisa.

$$-\frac{\partial E}{\partial a_{ij}^1} = -\frac{\partial E}{\partial O_{ij}^1} \frac{\partial O_{ij}^1}{\partial a_{ij}^1} \quad (151)$$

$$-\frac{\partial E}{\partial b_{ij}^1} = -\frac{\partial E}{\partial O_{ij}^1} \frac{\partial O_{ij}^1}{\partial b_{ij}^1} \quad (152)$$

$$-\frac{\partial E}{\partial c_{ij}^1} = -\frac{\partial E}{\partial O_{ij}^1} \frac{\partial O_{ij}^1}{\partial c_{ij}^1} \quad (153)$$

y

$$\delta_{ij}^1 = -\frac{\partial E}{\partial O_{ij}^1} = -\sum_{k=1}^{N_{rules}} \frac{\partial E}{\partial O_k^2} \frac{\partial O_k^2}{\partial O_{ij}^1} = \sum_{k=1}^{N_{rules}} \delta_k^2 \frac{\partial O_k^2}{\partial O_{ij}^1} \quad (154)$$

donde

$$\frac{\partial O_k^2}{\partial O_{ij}^1} = \frac{\partial O_k^2}{\partial O_{ij}^1}, \text{ si } O_{ij}^1 \text{ está conectado al } k - \text{ésimo nodo} \quad (155)$$

$$\frac{\partial O_k^2}{\partial O_{ij}^1} = 0, \text{ otros casos}$$

Para los parámetros de la premisa de las reglas difusas:

$$\frac{\partial O_{ij}^1}{\partial a_{ij}^1} = \frac{2b_{ij}^1}{\partial a_{ij}^1} O_{ij}^1 (1 - O_{ij}^1) \quad (156)$$

$$\frac{\partial O_{ij}^1}{\partial b_{ij}^1} = -2 \ln \left| \frac{\ln_1^1 - c_{ij}^1}{a_{ij}^1} \right| O_{ij}^1 (1 - O_{ij}^1) \quad (157)$$

$$\frac{\partial O_{ij}^1}{\partial c_{ij}^1} = \frac{2b_{ij}^1}{\ln_1^1 - c_{ij}^1} O_{ij}^1 (1 - O_{ij}^1) \quad (158)$$

Finalmente, la actualización de los parámetros de la premisa durante cada iteración, está dada por:

$$a_{ij}^1(n+1) = a_{ij}^1(n) + \eta \left(-\frac{\partial E}{\partial a_{ij}^1} \right) \quad (159)$$

$$b_{ij}^1(n+1) = b_{ij}^1(n) + \eta \left(-\frac{\partial E}{\partial b_{ij}^1} \right) \quad (160)$$

$$c_{ij}^1(n+1) = c_{ij}^1(n) + \eta \left(-\frac{\partial E}{\partial c_{ij}^1} \right) \quad (161)$$

3.6.2.2. Algoritmo de aprendizaje híbrido: Combinación de retro propagación (BP) y estimador de mínimos cuadrados (LSE)

Se observa que si la salida de una red adaptativa (asumiendo una única salida) o su transformación es lineal en algunos parámetros de la red, entonces se puede identificar dichos parámetros lineales mediante el método lineal de mínimos cuadrados. Esta observación conduce a una regla de aprendizaje híbrida, donde se combina el método de gradiente descendente y el estimador de mínimos cuadrados (LSE) para acelerar el proceso de aprendizaje en la identificación de parámetros (Jang, Sun, & Mizutani, 1997).

1) Aprendizaje fuera de línea o aprendizaje en lote: Se asume que la red adaptativa bajo consideración tiene una única salida

$$salida = F(\vec{I}, S) \quad (162)$$

donde \vec{I} es el vector de variables de entrada y S es el conjunto de parámetros. Dada una función H tal que la función compuesta $H \circ F$ es lineal en algunos elementos de S , en consecuencia dichos elementos pueden ser identificados por el método de mínimos cuadrados. Si el conjunto de parámetros S puede ser descompuesto en dos conjuntos

$$S = S_1 \oplus S_2 \quad (163)$$

donde el símbolo \oplus representa la suma directa, luego al aplicar H a (162) se tiene

$$H(salida) = H \circ F(\vec{I}, S) \quad (164)$$

la cual es lineal en los elementos de S_2 .

Ahora, dados valores de los elementos de S_1 , se puede trabajar P datos de entrenamiento en (162) y obtener una ecuación matricial:

$$A\boldsymbol{\theta} = B \quad (165)$$

donde $\boldsymbol{\theta}$ es un vector desconocido cuyos elementos son parámetros en S_2 , A es el vector de datos de entrenamiento de entrada y B es el vector de datos de entrenamiento de salida. La ecuación (165) representa el problema de mínimos cuadrados y la mejor solución para $\boldsymbol{\theta}$, que minimize $\|A\boldsymbol{\theta} - B\|^2$, es el estimador de mínimos cuadrados $\boldsymbol{\theta}^*$, definido como:

$$\boldsymbol{\theta}^* = (A^T A)^{-1} A^T B \quad (166)$$

donde A^T es la transpuesta de la matriz A y $(A^T A)^{-1} A^T$ es la pseudo inversa de A si $A^T A$ resulta una matriz no singular. Desde luego, se puede aplicar la fórmula del estimador de mínimos cuadrados recursivos. En particular, se hace que el i -ésimo vector fila de la matriz A dado en la ecuación (165) sea a_i^T y el i -ésimo elemento de B sea b_i^T ; por lo tanto $\boldsymbol{\theta}$ puede ser calculado de forma iterativa como:

$$\begin{aligned} \boldsymbol{\theta}_{i+1} &= \boldsymbol{\theta}_i + S_{i+1} a_{i+1} (b_{i+1}^T - a_{i+1}^T \boldsymbol{\theta}_i) \\ S_{i+1} &= S_i - \frac{S_i a_{i+1} a_{i+1}^T S_i}{1 + a_{i+1}^T S_i a_{i+1}}, \quad i = 0, 1, \dots, P - 1 \end{aligned} \quad (167)$$

Las condiciones iniciales para dar comienzo a la ecuación (167) son $\boldsymbol{\theta}_0 = 0$ y $S_0 = \gamma I$, donde γ es un número grande positivo y I representa la matriz identidad de dimensión $M \times M$.

En consecuencia, se puede combinar el método de gradiente y el estimador de mínimos cuadrados (LSE) para actualizar los parámetros de una red adaptativa. Para aplicar el aprendizaje híbrido en el modelo por lote, cada época está compuesto de un paso en avance y un paso en retroceso.

Para el paso en avance, luego de que el vector de entrada es presentado, se calcula las salidas de los nodos en la red capa por capa hasta que una fila en las matrices A y B en la ecuación

(165) son obtenidas. Este proceso se realiza de forma repetitiva para todas los datos de entrenamiento, para formar las matrices completas A y B ; luego los parámetros en S_2 son identificados ya sea utilizando la fórmula de la pseudo inversa en la ecuación (166) o las fórmulas de mínimos cuadrados recursivos en la ecuación (167).

Después de que los parámetros en S_2 son identificados, se puede calcular la medida del error para cada dato de entrenamiento. En el paso en retroceso, las señales de error se propagan desde la salida hacia la entrada; el vector gradiente es acumulado durante cada dato de entrenamiento. Al finalizar el paso en retroceso para todos los datos de entrenamiento, los parámetros en S_1 son actualizados por el método de la gradiente.

2) Aprendizaje en línea: Si los parámetros son actualizados después de cada par de datos de entrenamiento, se conoce como aprendizaje en línea o aprendizaje de patrones. Esta estrategia es fundamental para la identificación de parámetros en línea para sistemas con características cambiantes. Para modificar la regla de aprendizaje por lote discutida anteriormente a una versión en línea, es evidente que la gradiente descendente debería basarse en el error por patrón de entrenamiento en lugar del error total producido por todos los datos de entrenamiento.

Para que la fórmula de mínimos cuadrados recursivos contemple las características variables en el tiempo de los datos de entrada, los efectos producidos por pares de datos antiguos deben decaer a medida que se presenten nuevos pares de datos. Un método para resolver este problema es calcular la medida del error cuadrático como una versión que otorgue mayores factores de peso a los pares de datos más recientes.

Es decir, la adición de un factor de olvido λ a la fórmula de estimador de mínimos cuadrados recursivos original:

$$\begin{aligned} \boldsymbol{\theta}_{i+1} &= \boldsymbol{\theta}_i + S_{i+1} \mathbf{a}_{i+1} (b_{i+1}^T - \mathbf{a}_{i+1}^T \boldsymbol{\theta}_i) \\ S_{i+1} &= \frac{1}{\lambda} \left[S_i - \frac{S_i \mathbf{a}_{i+1} \mathbf{a}_{i+1}^T S_i}{\lambda + \mathbf{a}_{i+1}^T S_i \mathbf{a}_{i+1}} \right], \quad i = 0, 1, \dots, P-1 \end{aligned} \quad (168)$$

donde el valor típico de λ en la práctica se encuentra entre 0.9 y 1. Mientras más pequeño sea λ , más rápido decaen los efectos producidos por datos antiguos. Sin embargo, un valor de λ demasiado pequeño puede generar una inestabilidad numérica, situación que debe evitarse.

3) Diferentes formas de combinar los métodos de gradiente descendente y estimador de

mínimos cuadrados: A menudo la complejidad computacional del estimador de mínimos cuadrados (LSE) es superior que la del método de gradiente descendente (GD) en cuanto a la adaptación del proceso. Considerando los recursos computacionales disponibles y el nivel de desempeño requerido, se puede optar por varios tipos de reglas de aprendizaje híbridas con diferentes grados de combinación de los métodos de GD y LSE, entre los cuales:

- a) Únicamente una pasada de LSE: Los parámetros no lineales se encuentran fijos mientras los parámetros lineales son identificados al aplicar el LSE una única vez.
- b) Únicamente GD: Todos los parámetros son actualizados por el método de gradiente descendente iterativamente.
- c) Una pasada de LSE seguido por GD: El método de LSE es aplicado una única vez al principio para obtener valores iniciales de los parámetros lineales y luego el método de gradiente descendente actualiza todos los parámetros iterativamente.
- d) GD y LSE: Esta es la regla de aprendizaje propuesta, donde durante cada iteración el método de gradiente descendente es usado para actualizar los parámetros no lineales, seguido por el método de estimación de mínimos cuadrados para identificar los parámetros lineales.

Dada la arquitectura ANFIS presentada en la Figura 45 (b), se observa que cuando los valores de los parámetros de la premisa son fijos, la salida total puede expresarse como una combinación de los parámetros de la consecuencia. Dicha salida f en la Figura 45 (b) puede ser reescrita de la siguiente forma:

$$\begin{aligned}
 f &= \frac{w_1}{w_1 + w_2} f_1 + \frac{w_2}{w_1 + w_2} f_2 \\
 &= \bar{w}_1 f_1 + \bar{w}_2 f_2 \\
 &= (\bar{w}_1 x) p_1 + (\bar{w}_1 y) q_1 + (\bar{w}_1) r_1 \\
 &\quad + (\bar{w}_2 x) p_2 + (\bar{w}_2 y) q_2 + (\bar{w}_2) r_2
 \end{aligned}
 \tag{169}$$

La cual es lineal en los parámetros del consecuente p_1, q_1, r_1, p_2, q_2 y r_2 . Por consiguiente el algoritmo de aprendizaje híbrido desarrollado anteriormente puede ser aplicado de forma directa.

En específico, en la pasada hacia delante del algoritmo de aprendizaje híbrido, las salidas de los nodos avanzan hasta la capa 4 y entonces los parámetros de la consecuencia (parámetros lineales) son identificados por el método del estimador de mínimos cuadrados (LSE).

En la pasada hacia atrás, las señales de error se propagan hacia atrás y los parámetros de las funciones de pertenencia de entrada (parámetros no lineales) son actualizados mediante el método de gradiente descendente (GD) (Jang & Sun, 1995).

Tabla 1

Resumen de actividades en cada pasada en el procedimiento de aprendizaje híbrido para una red ANFIS

	Pasada hacia delante	Pasada hacia atrás
Parámetros de la premisa	Fijos	Método de gradiente descendente
Parámetros de la consecuencia	Método de estimación de mínimos cuadrados	Fijos
Señales	Salidas de los nodos	Señales de error

Se debe destacar, que los parámetros de la consecuencia identificados son óptimos bajo la condición que los parámetros de la premisa son fijos. En consecuencia, este aprendizaje híbrido converge mucho más rápido debido a que reduce la dimensión del espacio de búsqueda con respecto al método de retro propagación original.

3.7. Control neuro-difuso

Un problema central en la ingeniería de control es encontrar la acción de control u en función de la salida de la planta x para alcanzar un objetivo de control dado, como se observa en la Figura 48. No existe una única forma y estructura de control, todo dependerá de la información que se tenga del proceso a controlar.

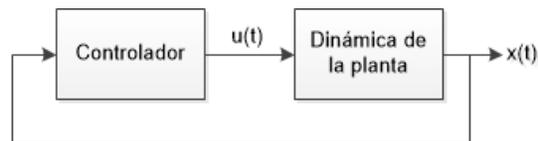


Figura 48. Diagrama de bloques de un sistema de control realimentado

Los métodos de diseño de control neuronal o difuso son formas sistemáticas para construir redes neuronales o sistemas de inferencia difusos, respectivamente, como controladores destinados a alcanzar objetivos de control definidos.

En el mismo sentido, el control neuro-difuso trata del diseño de métodos para controladores de lógica difusa que emplean técnicas de redes neuronales, el resultante ANFIS puede tomar las ventajas de las técnicas de diseño de un controlador basado en redes neuronales propuesto anteriormente (Jang, Sun, & Mizutani, 1997).

Algunas propiedades únicas del controlador ANFIS, se tiene

1. Capacidad de aprendizaje
2. Operación paralela
3. Representación estructurada del conocimiento
4. Mejor integración con otros métodos de diseño de control

Muchos controladores neuronales o difusos son no lineales; por lo tanto el análisis de un sistema neuro-difuso es difícil, siendo un área desafiante de investigación. Sin embargo, un controlador neuro-difuso generalmente contiene un gran número de parámetros; es por lo tanto, más versátil que un controlador lineal al tratar con plantas de características no lineales. En consecuencia, los controladores neuro-difusos casi siempre superan a los controladores lineales puros si son diseñados apropiadamente (Ronco & Gawthrop, 1997).

Cada método de diseño de controladores neuro-difusos corresponde a una forma de obtener la acción de control, lo clásico es trabajar con la identificación del sistema o su inversa para imitar el comportamiento de la planta o su inversa. Para ello, se necesita tener un conjunto de datos de entrenamiento adecuado y un algoritmo de aprendizaje que permita a la red ajustar sus parámetros para tal fin. Algunos métodos de diseño de controladores neuro-difusos son discutidos a continuación.

3.7.1. Control basado en imitación

Aprender por imitación es una característica esencial de los sistemas biológicos. El primer método trata de desarrollar un controlador que trata de replicar un controlador humano, un ejemplo de esta técnica es el sistema del péndulo invertido. Este método puede ser útil para plantas controladas por humanos para los cuales es difícil el diseño de un controlador estándar.

El entrenamiento consiste en el mapeo entre la información sensorial recibida por el controlador humano (s) y la entrada de control (u) (Jang, Sun, & Mizutani, 1997).

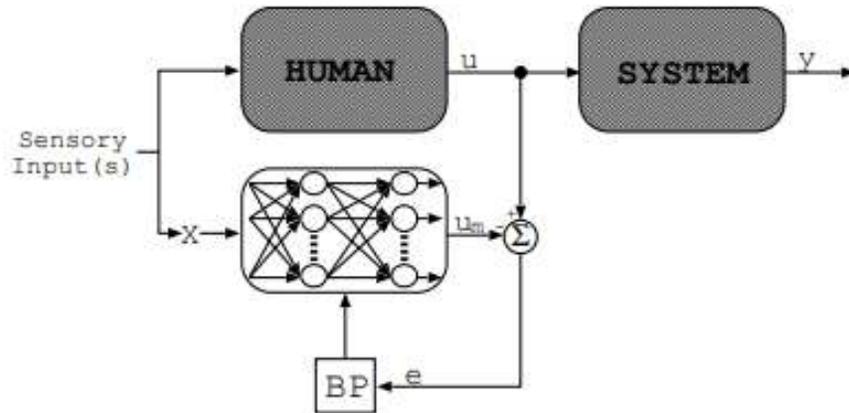


Figura 49. Arquitectura controlador basado en imitación de un humano experto

Un enfoque similar implica entrenar al controlador para imitar el comportamiento de otro controlador diseñado con un método convencional. Esto es útil cuando el enfoque de control convencional requiere realizar muchos cálculos.

3.7.2. Control directo inverso

El control directo inverso tiene como objetivo controlar el sistema mediante el uso de su dinámica inversa. La red recibe la salida del sistema como entrada y determina cual debió ser la entrada del sistema (salida deseada de la red), como se observa en la Figura 50.

Se debe tener en cuenta que aunque existe un camino de realimentación entre la salida del sistema y el vector de entradas X , este es un sistema de control en lazo abierto ya que no toma en consideración el error entre la salida del sistema y la salida deseada r $e = r - y$ para decidir una acción de control adecuada (Ronco & Gawthrop, 1997).

La principal dificultad para aplicar este método de aprendizaje es elegir la señal de entrenamiento adecuada, por lo que el sistema debe llevarse a la región operativa deseada donde el controlador deberá operar.

Esto es difícil de lograr sin un fuerte conocimiento a priori sobre el sistema. En la mayoría de aplicaciones de controladores neuro-difusos, estos fueron entrenados para convertirse en un sistema inverso, especialmente útil para plantas que tienen dinámicas rápidas.

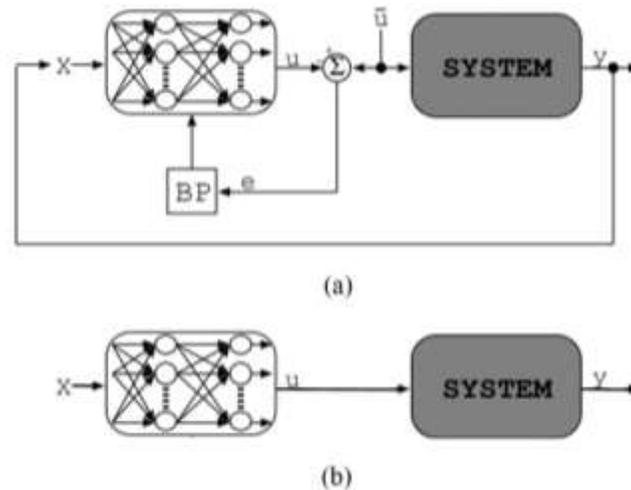


Figura 50. Arquitectura de control inverso directo: (a) fase de aprendizaje; (b) fase de aplicación

3.7.3. Control inverso especializado

Este es un enfoque de control dirigido a un objetivo. Esta característica es la diferencia fundamental entre el aprendizaje inverso especializado y el aprendizaje inverso directo. La red está entrenada en línea para minimizar el error $e = r - y$.

Este método puede ser aplicado si se conoce la matriz Jacobiana del sistema. Sin embargo, este método no se puede generalizar a muchos sistemas (Ronco & Gawthrop, 1997).

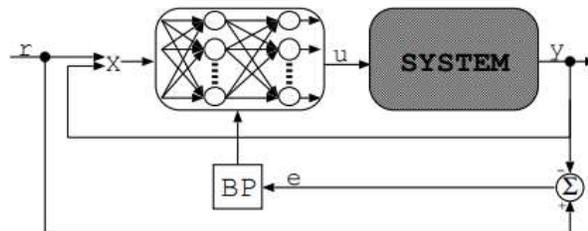


Figura 51. Arquitectura de control inverso especializado

CAPÍTULO IV

4. DISEÑO Y SIMULACIÓN DEL SISEMA DE CONTROL DE UN CONVERTIDOR ZETA

4.1. Diseño del convertidor Zeta

En esta investigación, se considera un convertidor Zeta como se muestra en la Figura 52, donde V es el voltaje de salida y V_g es el voltaje de entrada. La carga del convertidor está representado por la impedancia R , mientras que C_1 y C_2 representan los capacitores, y L_1 y L_2 los inductores.

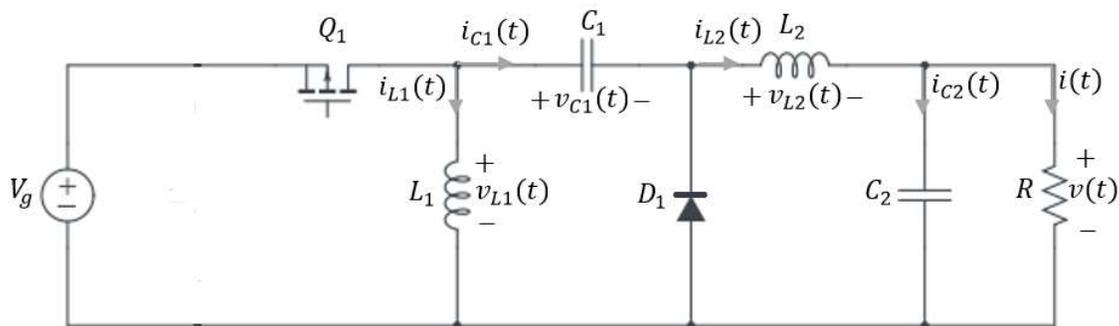


Figura 52. Convertidor Zeta

4.1.1. Especificaciones de diseño

Los requerimientos de diseño son: un voltaje de salida V de 12 voltios y una corriente de salida I de 1 amperio. La carga es estable, por lo que se esperan pocos transitorios de carga. El voltaje de entrada V_g es de 9 a 18 voltios. Un controlador con una frecuencia de conmutación f_s de 20kHz. El rizado máximo permitido en los condensadores Δv_C es, el 1% del voltaje máximo en cada uno. El rizado máximo en los inductores Δi_L es, el 5% de la corriente que circula en cada uno, y la temperatura ambiente máxima es de 55°C.

4.1.2. Ciclo de trabajo

Asumiendo una eficiencia de 100%, el ciclo de trabajo, D , para un convertidor Zeta operando en modo de conducción continua, está dado por:

$$D = \frac{V}{V_g + V} \quad (170)$$

El máximo ciclo de trabajo, D_{max} , ocurre cuando el voltaje de entrada es mínimo V_{gmin} , y el mínimo ciclo de trabajo, D_{min} , ocurre cuando el voltaje de entrada es máximo V_{gmax} .

$$D_{max} = \frac{V}{V + V_{gmin}} = \frac{12 V}{12 V + 9 V} = 0.57 \quad (171)$$

$$D_{min} = \frac{V}{V + V_{gmax}} = \frac{12 V}{12 V + 18 V} = 0.4 \quad (172)$$

La relación de conversión de voltaje y corriente del convertidor Zeta está dado por:

$$\frac{D}{1 - D} = \frac{I_g}{I} = \frac{V}{V_g} \quad (173)$$

La máxima corriente de entrada, I_{gmax} , ocurre cuando el ciclo de trabajo es máximo.

$$I_{gmax} = \frac{D_{max}}{1 - D_{max}} \times I = \frac{0.57}{1 - 0.57} \times 1 A = 1.33 A \quad (174)$$

4.1.3. Selección del inductor

Primero, para diseñar cualquier convertidor conmutado es decidir el valor del rizado de la corriente del inductor, Δi_{L1} y Δi_{L2} . El rizado no debe ser demasiado grande para no incrementar su tamaño y costo. Entonces, se puede bosquejar la forma de onda de la corriente del inductor y encontrar una expresión para encontrar el valor de la inductancia en función del rizado de la corriente del inductor Δi_L .

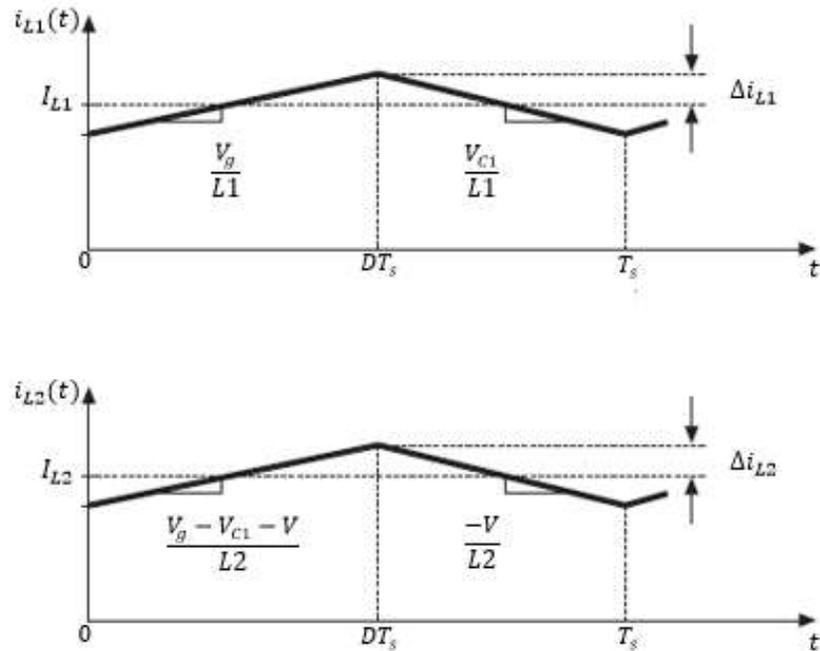


Figura 53. Forma de onda de la corriente del inductor del convertidor Zeta en MCC

El rizado de la corriente del inductor deseado puede ser calculado como:

$$\Delta i_{L1} = 5\% I_{L1} = 5\% I_g = 0.06 \text{ A} \quad (175)$$

$$\Delta i_{L2} = 5\% I_{L2} = 5\% I = 0.05 \text{ A}$$

Durante el primer subintervalo, el transistor está conduciendo, la pendiente de la corriente del inductor está dado por:

$$\frac{di_{L1}(t)}{dt} = \frac{v_{L1}(t)}{L1} = \frac{V_g}{L1} \quad (176)$$

$$\frac{di_{L2}(t)}{dt} = \frac{v_{L2}(t)}{L2} = \frac{V_g - V_{C1} - V}{L2}$$

De la misma forma, durante el segundo subintervalo cuando el transistor no conduce, la pendiente de la corriente del inductor es:

$$\frac{di_{L1}(t)}{dt} = \frac{v_{L1}(t)}{L1} = \frac{V_{C1}}{L1} \quad (177)$$

$$\frac{di_{L2}(t)}{dt} = \frac{v_{L2}(t)}{L2} = \frac{-V}{L2}$$

La forma de onda de la corriente del inductor se presenta en la Figura 53. Durante el primer subintervalo, el cambio de la corriente del inductor, $2\Delta i_{L1}$, es igual a la pendiente multiplicada por la duración del subintervalo, se tiene:

$$2\Delta i_{L1} = \frac{V_g}{L1} DT_s \quad (178)$$

$$2\Delta i_{L2} = \frac{V_g - V_{C1} - V}{L2} DT_s = \frac{V_g}{L2} DT_s$$

El valor de la inductancia requerida para el convertidor es:

$$L1 = \frac{V_g D}{2\Delta i_{L1} f_s} = \frac{9 V \times 0.57}{2 \times 0.06 A \times 200 \text{kHz}} = 192 \mu H \quad (179)$$

$$L2 = \frac{V_g D}{2\Delta i_{L2} f_s} = \frac{9 V \times 0.57}{2 \times 0.05 A \times 200 \text{kHz}} = 256 \mu H$$

Por último, la corriente real que circula por el inductor está dado por:

$$I_{L1(pico)} = I_{L1} + \Delta i_{L1} = I_g + \Delta i_{L1} = 1.33 A + 0.06 A = 1.39 A \quad (180)$$

$$I_{L2(pico)} = I_{L2} + \Delta i_{L2} = I + \Delta i_{L2} = 1 A + 0.05 A = 1.05 A$$

4.1.4. Selección del capacitor

De igual forma, la forma de onda del voltaje del capacitor se puede bosquejar y encontrar una expresión para encontrar el valor de la capacitancia en función del rizado del voltaje del capacitor Δv_C . El valor del rizado del voltaje del capacitor, Δv_{C1} y Δv_{C2} , está dado por:

$$\Delta v_{C1} = 1\% V_{C1} = 1\% V = 0.12 V \quad (181)$$

$$\Delta v_{C2} = 1\% V_{C2} = 1\% V = 0.12 V$$

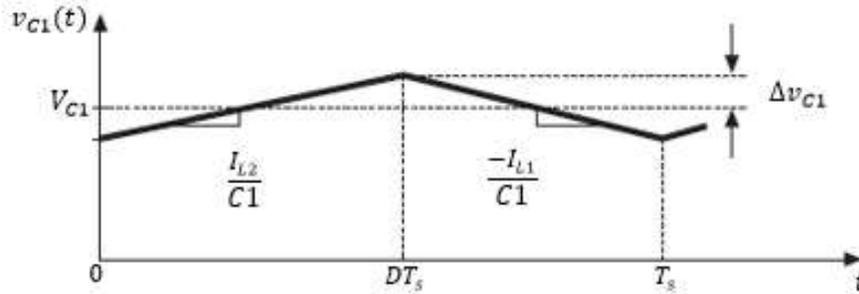


Figura 54. Forma de onda del voltaje del capacitor en serie del convertidor Zeta operando en MCC

Durante el primer subintervalo, la pendiente de la forma de onda del voltaje del capacitor, está dado por:

$$\frac{dv_{C1}(t)}{dt} = \frac{i_{C1}(t)}{C1} = \frac{I_{L2}}{C1} \quad (182)$$

Durante el segundo subintervalo, la pendiente es:

$$\frac{dv_{C1}(t)}{dt} = \frac{i_{C1}(t)}{C1} = \frac{-I_{L1}}{C1} \quad (183)$$

La forma de onda del voltaje del capacitor se muestra en la Figura 54. Durante el primer subintervalo, el cambio en el voltaje del capacitor, $2\Delta v_{C1}$, es igual a la pendiente multiplicada por la duración del subintervalo:

$$2\Delta v_{C1} = \frac{I_{L2}}{C1} DT_s = \frac{DI T_s}{C1} \quad (184)$$

El valor de la capacitancia, $C1$, requerida para el convertidor es:

$$C1 = \frac{DI}{2\Delta v_{C1} f_s} = \frac{0.57 \times 1 A}{2 \times 0.12 V \times 200 kHz} = 11.9 \mu F \quad (185)$$

Para estimar la magnitud del rizado del voltaje del capacitor de salida $C2$, no se debe olvidar el rizado presente en la corriente del inductor $i_{L2}(t)$, ya que el rizado de la corriente es la única componente ac conduciendo por el capacitor de salida $C2$.

De la misma forma que un convertidor Buck, la salida de un convertidor Zeta tiene un rizado muy pequeño (Erickson & Maksimóvic, 2004). El rizado está dado por:

$$\Delta v_{C2} = \frac{\Delta i_{L2} T_s}{8 C2} \quad (186)$$

La expresión anterior es usada para seleccionar el valor de la capacitancia $C2$, y se tiene:

$$C2 = \frac{\Delta i_{L2}}{8 \Delta v_{C2} f_s} = \frac{0.05 A}{8 \times 0.12 V \times 200 kHz} = 0.26 \mu F \quad (187)$$

4.1.5. Selección del MOSFET

La potencia del MOSFET, Q_1 , debe ser cuidadosamente seleccionada, este debe manejar voltajes y corrientes pico mientras minimiza las pérdidas de disipación de potencia. La corriente del transistor de potencia determinará la corriente de salida máxima del convertidor Zeta. La corriente pico del transistor, Q_1 , está dado por:

$$I_{Q1(pico)} = I_{L1(pico)} + I_{L2(pico)} = 2.77 A \quad (188)$$

El voltaje máximo que debe soportar el transistor, Q_1 , está dado por:

$$V_{Q1 max} = V + V_g = 12 V + 18 V = 30 V \quad (189)$$

4.1.6. Selección del diodo

De la misma manera, el diodo debe ser capaz de manejar la misma corriente que Q_1 , es decir, $I_{Q1(pico)}$.

$$I_{D1(pico)} = I_{Q1(pico)} = I_{L1(pico)} + I_{L2(pico)} = 2.77 A \quad (190)$$

El diodo debe también ser capaz de soportar un voltaje inverso mayor que el voltaje máximo de Q_1 , para tener en cuenta durante los transitorios.

$$V_{D \text{ inverso}} > V_{Q1} \quad (191)$$

$$V_{D \text{ inverso}} > 30 V$$

Dado que la corriente promedio del diodo es la corriente de salida, I , el diodo debe ser capaz de disipar $I \times V_{direct}$. Donde, V_{direct} , es el voltaje cuando el diodo se encuentra en polarización directa.

$$P_D = I \times V_{direct} = 1A \times 0.5V = 0.5 W \quad (192)$$

La Tabla 2 resume los valores de todas las especificaciones de diseño del convertidor Zeta.

Tabla 2

Especificaciones de diseño del convertidor Zeta

Parámetro del convertidor	Símbolo	Valor
Voltaje de salida	V	12 V
Voltaje de entrada	V_g	9 V
Corriente de salida	I	1 A
Potencia de salida	P_{out}	12 W
Inductor 1	$L1$	192 μH
Inductor 2	$L2$	256 μH
Capacitor 1	$C1$	11.9 μF
Capacitor 2	$C2$	0.26 μF
Corriente pico del MOSFET	$I_{Q1(pico)}$	2.77 A
Voltaje máximo del MOSFET	$V_{Q1 \text{ max}}$	30 V
Corriente pico del diodo	$I_{D1(pico)}$	2.77 A
Voltaje inverso del diodo	$V_{D \text{ inverso}}$	30 V
Frecuencia de conmutación	f_s	20 kHz

4.2. Modelado de la dinámica del convertidor dc-dc Zeta

Para el diseño del control de cualquier sistema se necesita el conocimiento acerca del comportamiento del sistema. Esto implica una descripción matemática de la relación entre las entradas al proceso, las variables de estado y la salida. Esta descripción en forma de ecuaciones matemáticas que describen el comportamiento del sistema se llama modelado del sistema.

El modelado de sistemas es probablemente la fase más importante en cualquier forma de trabajo de diseño de control de un sistema. Debido a la dificultad involucrada en la resolución de ecuaciones no lineales, todas las ecuaciones serán puestas juntas en forma de diagrama de bloques y luego simulados usando el programa Simulink de Matlab. Simulink resolverá numéricamente estas ecuaciones no lineales y proporcionará una respuesta simulada de la dinámica del sistema.

Para obtener el modelo promediado no lineal del convertidor, se extiende el modelo de estado estable desarrollado en el capítulo 2 para incluir la dinámica introducida por los inductores y capacitores del convertidor. A continuación, se refiere nuevamente a las ecuaciones del convertidor Zeta operando en modo de conducción continua en el capítulo 2.

Para esto, se obtienen las ecuaciones de la tensión promedio $\langle v_L \rangle$ en las inductancias y corriente promedio $\langle i_C \rangle$ en los capacitores, como resultado de aplicar los principios de balance voltios-segundos en las inductancias y balance de carga del capacitor.

$$\langle v_{L1}(t) \rangle = L_1 \frac{d\langle i_{L1}(t) \rangle}{dt} = d(t)\langle v_g(t) \rangle + d'(t)\langle v_{C1}(t) \rangle \quad (193)$$

$$\langle v_{L2}(t) \rangle = L_2 \frac{d\langle i_{L2}(t) \rangle}{dt} = d(t)\langle v_g(t) \rangle - d(t)\langle v_{C1}(t) \rangle - \langle v_{C2}(t) \rangle \quad (194)$$

$$\langle i_{C1}(t) \rangle = C_1 \frac{d\langle v_{C1}(t) \rangle}{dt} = d(t)\langle i_{L2}(t) \rangle - d'(t)\langle i_{L1}(t) \rangle \quad (195)$$

$$\langle i_{C2}(t) \rangle = C_2 \frac{d\langle v_{C2}(t) \rangle}{dt} = \langle i_{L2}(t) \rangle - \frac{\langle v_{C2}(t) \rangle}{R} \quad (196)$$

Para modelar los dispositivos y la naturaleza de la conmutación del convertidor se utiliza las ecuaciones (193), (194), (195) y (196) que definen el comportamiento dinámico del convertidor Zeta. Para facilitar la simulación del convertidor y el diseño del controlador, las entradas para el bloque del convertidor Zeta son: el voltaje de entrada V_g y el ciclo de trabajo d . La salida del bloque es el voltaje de salida V .

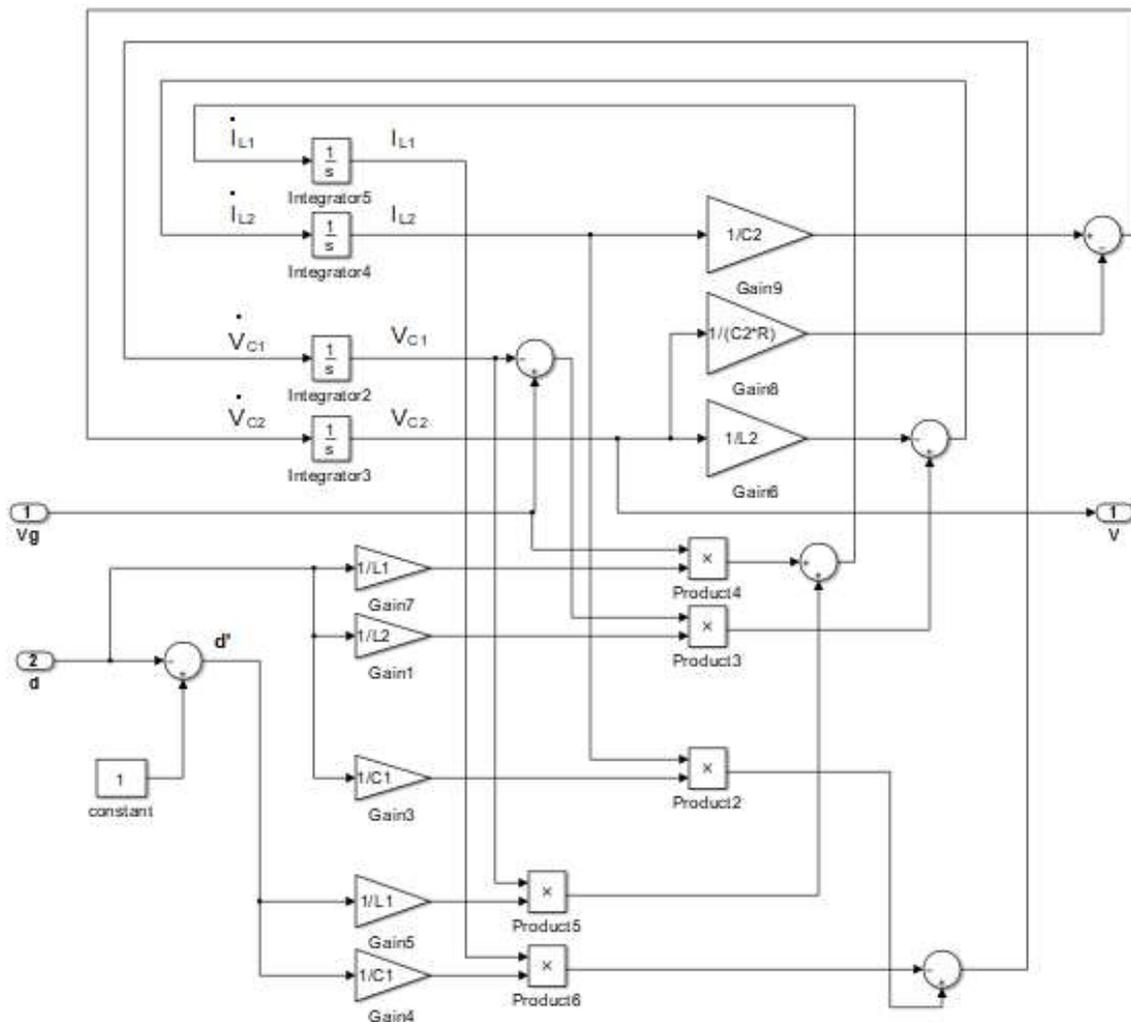


Figura 55. Modelo promediado no lineal del convertidor dc-dc Zeta

4.3. Diseño del controlador ANFIS

En esta sección, la forma en que el controlador ANFIS es diseñado y los métodos empleados para actualizar los parámetros del controlador son discutidos. Se desarrolla un sistema ANFIS tipo MISO (Múltiples entradas y una salida), se emplea el método de particionamiento del espacio de entrada tipo rejilla y utiliza el algoritmo de aprendizaje híbrido, es decir, usa el método de gradiente descendente para obtener los parámetros de las funciones de pertenencia de entrada y el método de estimación de mínimos cuadrados para obtener los parámetros de la salida.

El controlador ANFIS tiene dos tipos de parámetros que necesitan entrenamiento, los parámetros no lineales de las funciones de pertenencia del antecedente (entrada) y los parámetros lineales del consecuente (salida). Para funciones de membresía tipo campana, la parte del antecedente tiene 3 tipos de parámetros, $\{a_i, b_i, c_i\}$, donde a_i es el ancho medio, b_i (junto con a_i) controla las pendientes en los puntos de cruce y c_i es el centro de las función de pertenencia, como se observa en la Figura 56. La parte del consecuente representa tiene tres tipos de parámetros $\{p_i, q_i, r_i\}$ (Modelo Difuso Sugeno de primer orden).

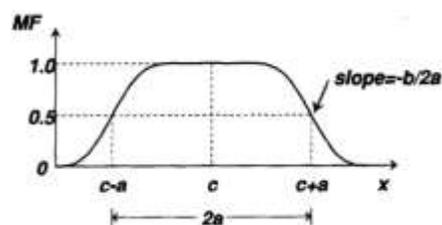


Figura 56. Función de pertenencia tipo campana

4.3.1. Algoritmo de programación de la red ANFIS

Para la implementación del algoritmo del controlador ANFIS se la realiza dentro del software MATLAB y su ambiente Simulink. La lógica de programación del algoritmo se la realiza en lenguaje MATLAB y su implementación se la realiza en el entorno visual de simulink.

Para comunicar ambos entornos se lo hace a través del bloque S-function, el cual permite cargar y ejecutar subrutinas automáticamente. A continuación, se presentan los diagramas de flujo que determinan el funcionamiento del algoritmo del controlador ANFIS para ser programado en código de MATLAB.

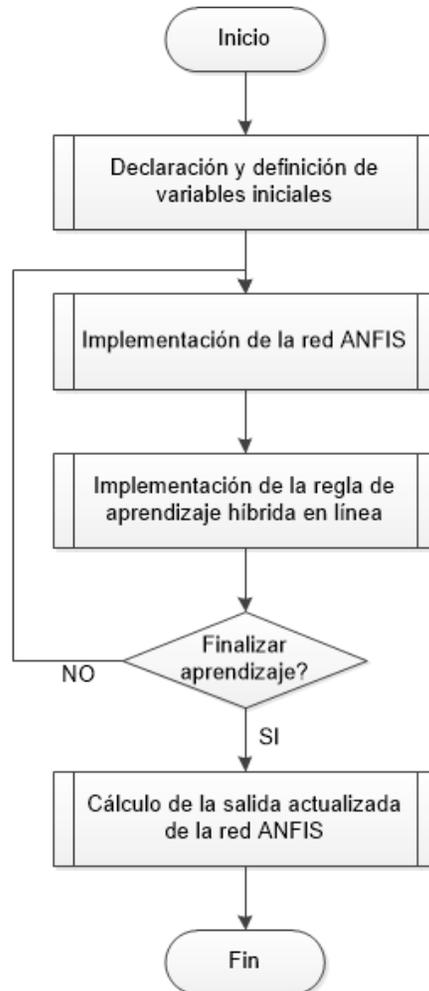


Figura 57. Diagrama de flujo general de la red ANFIS

Cada subproceso que se presenta en el diagrama de flujo general de la red ANFIS, se encuentra detallado de la Figura 58 a la 61 mediante diagramas de flujo que determinan el funcionamiento completo del programa desarrollado en MATLAB.

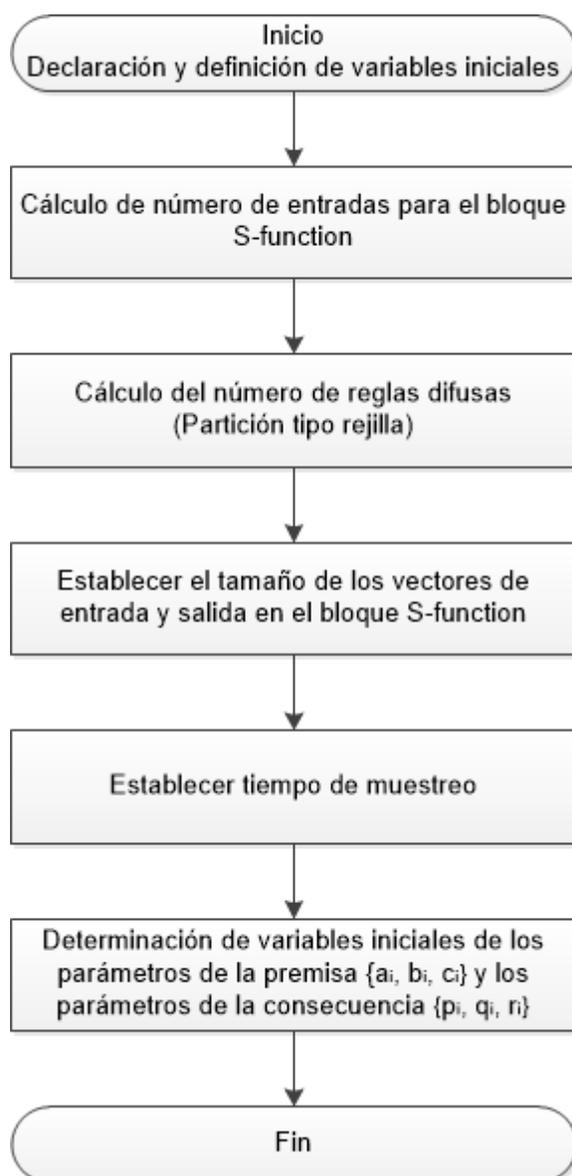


Figura 58. Diagrama de flujo del subproceso "Declaración y definición de variables iniciales"

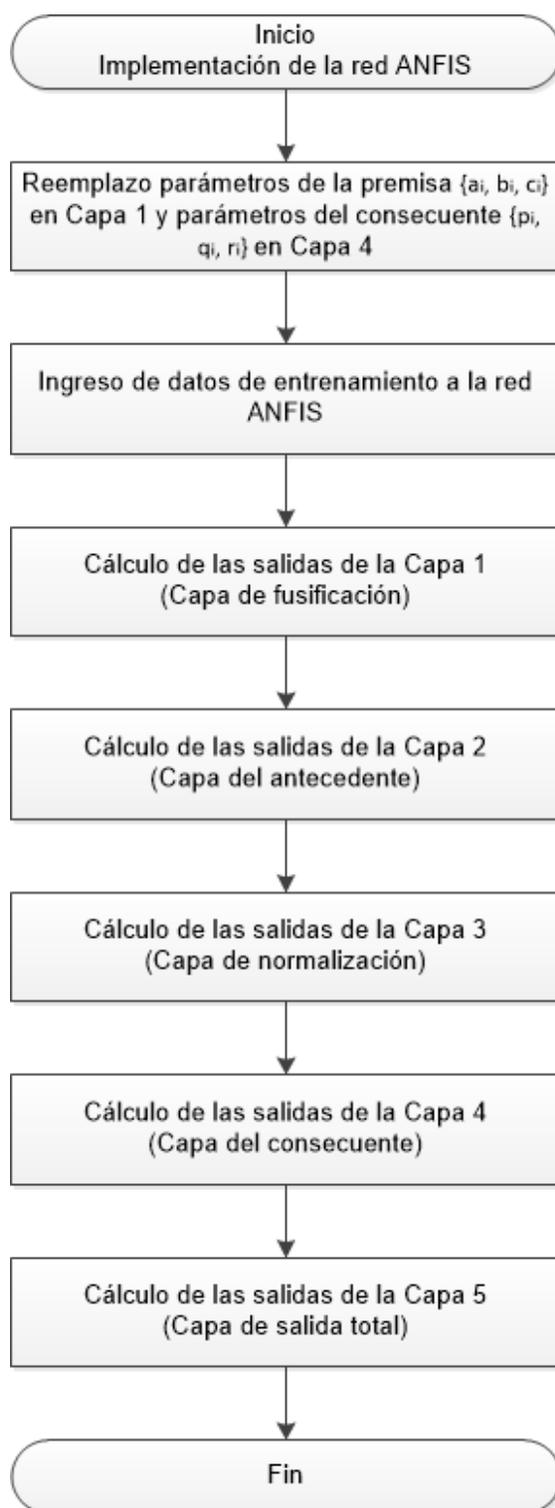


Figura 59. Diagrama de flujo del subproceso "Implementación de la red ANFIS"

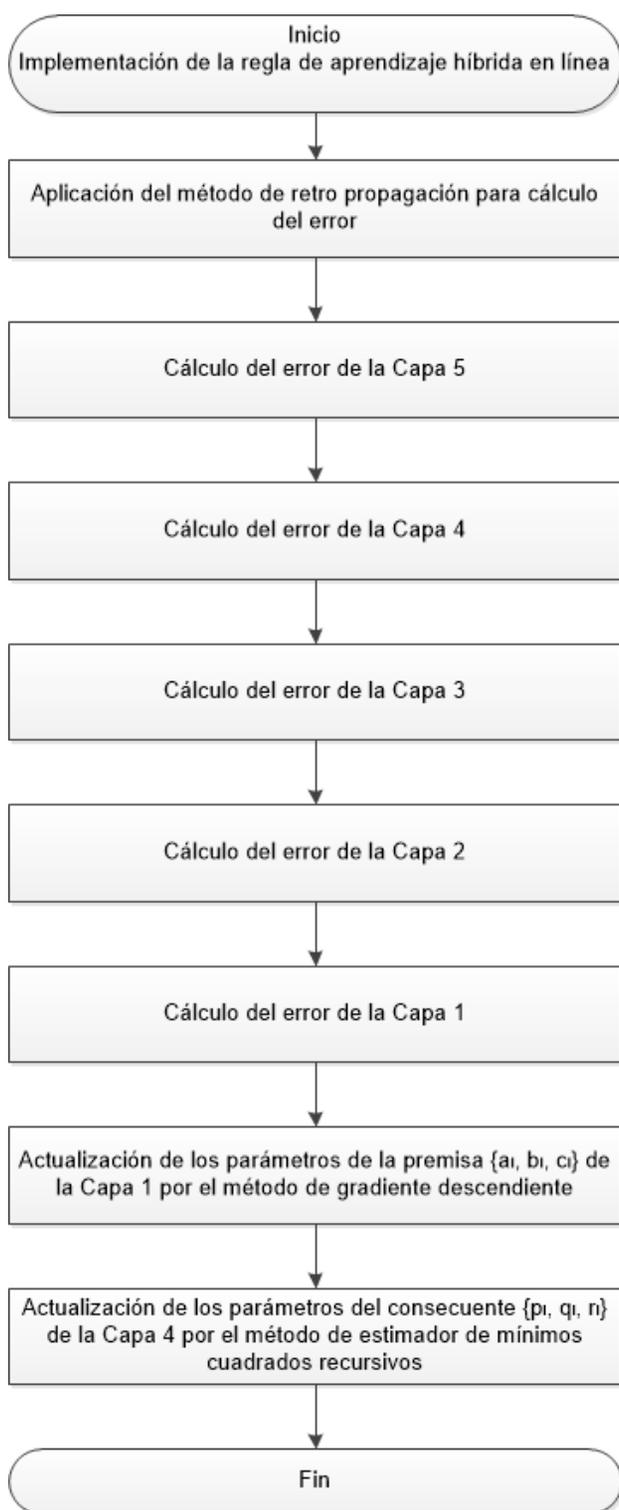


Figura 60. Diagrama de flujo del subproceso "Implementación de la regla de aprendizaje híbrida en línea"

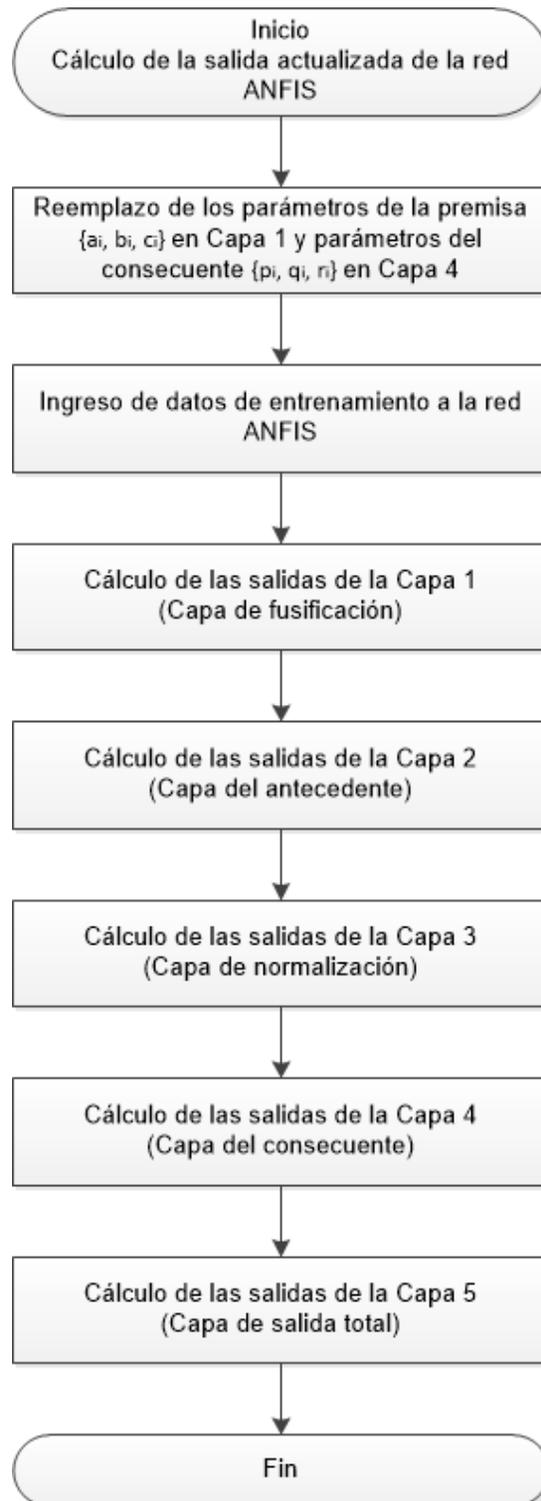


Figura 61. Diagrama de flujo del subproceso "Cálculo de la salida actualizada de la red ANFIS"

El algoritmo de funcionamiento de la red ANFIS ha sido desarrollado en código MATLAB siguiendo la lógica presentada en los diagramas de flujo presentados anteriormente, y se encuentra disponible en el ANEXO A, debidamente comentado para un mejor entendimiento.

Por último, se enlaza la programación del código en MATLAB con el bloque S-Function de Simulink. El modelo que representa el funcionamiento de la red ANFIS se muestra en la Figura 62, las entradas, salidas y parámetros de inicialización del modelo creado se detalla a continuación.

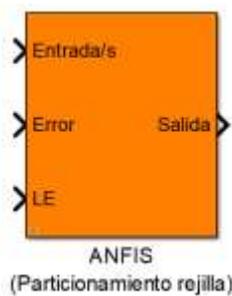


Figura 62. Bloque S-Function de la red ANFIS tipo rejilla

4.3.2. Entradas, salidas y parámetros del sistema ANFIS

Puertos de entrada

- **Entrada/s:** Esta es la entrada para todas las señales de entrada actuales para el sistema ANFIS. Si se desea proporcionar más de una entrada al sistema, entonces ésta debe ser un vector formado con la ayuda de un multiplexor.
- **Error:** Aquí es donde se suministra a la red ANFIS de la señal de error de entrenamiento. Esta señal tiene la misma dimensión de la señal de salida, para el sistema MISO ANFIS éste es sólo un escalar.
- **LE:** Esta es una señal discreta de dos estados, es una entrada escalar para habilitar el aprendizaje (Learning Enable). Por lo tanto, si $LE=1$ habilita el aprendizaje de la red, caso contrario si $LE=0$ deshabilita el aprendizaje.

Cuando $LE=1$ la red se encuentra en entrenamiento, mientras que si $LE=0$ se calcula la salida de la red según la experiencia adquirida previamente por el algoritmo de aprendizaje y los datos de entrenamiento.

Puertos de salida

- **Salida:** Esta es la salida principal y es un escalar para una red ANFIS.

Parámetros de inicialización

Después de escribir el código de funcionamiento del bloque S-Function y establecer los puertos de entrada/salida del bloque, se puede personalizar una interfaz de usuario mediante el enmascaramiento del bloque, como se observa en la Figura 63. El enmascarar el bloque permite tener un cuadro de diálogo de parámetros para especificar la arquitectura de la red ANFIS y definir el valor de ciertos parámetros empleados en el algoritmo de aprendizaje híbrido.

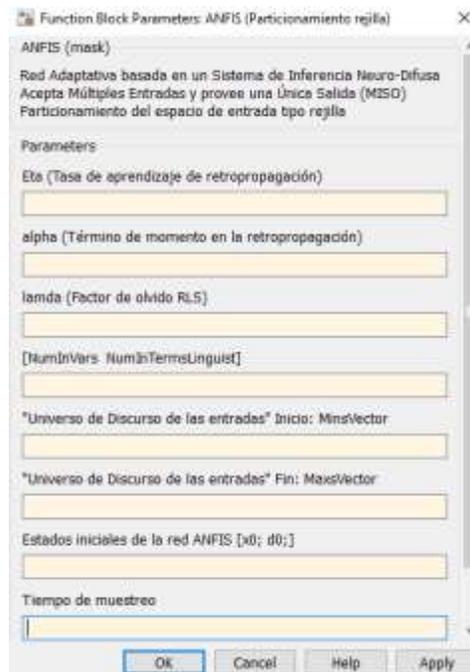


Figura 63. Cuadro de diálogo para configuración de parámetros del bloque ANFIS

La descripción de cada parámetro del cuadro de diálogo del bloque ANFIS de la Figura 63, se encuentra detallado en la Tabla 3.

Tabla 3

Parámetros del bloque ANFIS

Parámetro	Descripción
Eta (η)	Esta es la “tasa de aprendizaje” constante usada en el algoritmo error de retro propagación para ajustar los parámetros no lineales de la Capa 1. Esto son los parámetros de las funciones de pertenencia $\{a_i, b_i, c_i\}$.
alpha (α)	Esta es el “término de momento” constante que permite tener en cuenta el gradiente de la iteración anterior para evitar que el algoritmo de retro propagación quede atrapado en mínimos locales mediante el descenso de gradiente.
lambda (λ)	Este es el “factor de olvido” asociado con el algoritmo de mínimos cuadrados recursivos para ajustar los parámetros lineales de la Capa 4 $\{p_i, q_i, r_i\}$.
[NumInVars NumInLinguist]	Este es un vector de 2 elementos, el primer término contiene el número de señales de entrada y el segundo es el número de valores lingüísticos (grande, pequeño).
“Universo de Discurso de las entradas” Inicio: MinsVector	Este vector contiene el límite inferior máximo para cada variable de entrada. Se utiliza para determinar el universo de discurso y dividirlo de manera uniforme.
“Universo de Discurso de las entradas” Fin: MaxsVector	Este vector contiene el límite superior mínimo para cada variable de entrada. Se utiliza para determinar el universo de discurso y dividirlo de manera uniforme.
Estados iniciales de la red ANFIS	Puede tomar dos valores. Cuando se ingresa un 0, se inicializa la red ANFIS sin un conocimiento previo. Por otro lado, si se ingresa un vector columna generado por un entrenamiento anterior, entonces la red ANFIS inicia con la experiencia adquirida previamente.
Tiempo de muestreo	Este parámetro define el tiempo de muestreo del bloque. Este debería ser igual al tiempo de muestreo fundamental del modelo donde se usa.

4.4. Simulación del sistema planta controlador ANFIS

4.4.1. Control en lazo abierto

4.4.1.1. Identificación del sistema

En la identificación del convertidor dc-dc Zeta, el objetivo de la red adaptativa es ajustar los parámetros de la red basada en los conjuntos de datos de entrada y salida del sistema.

La red ANFIS propuesta realiza la identificación directa inversa del sistema, es decir, permite conocer cual debió ser la entrada del sistema para producir una determinada salida. Por lo tanto, el bloque ANFIS recibe el voltaje de salida (V) y el voltaje de entrada (V_g), del convertidor como entradas, mientras que, la salida del bloque es el ciclo de trabajo d que será utilizada como señal de entrada del convertidor en la etapa de control.

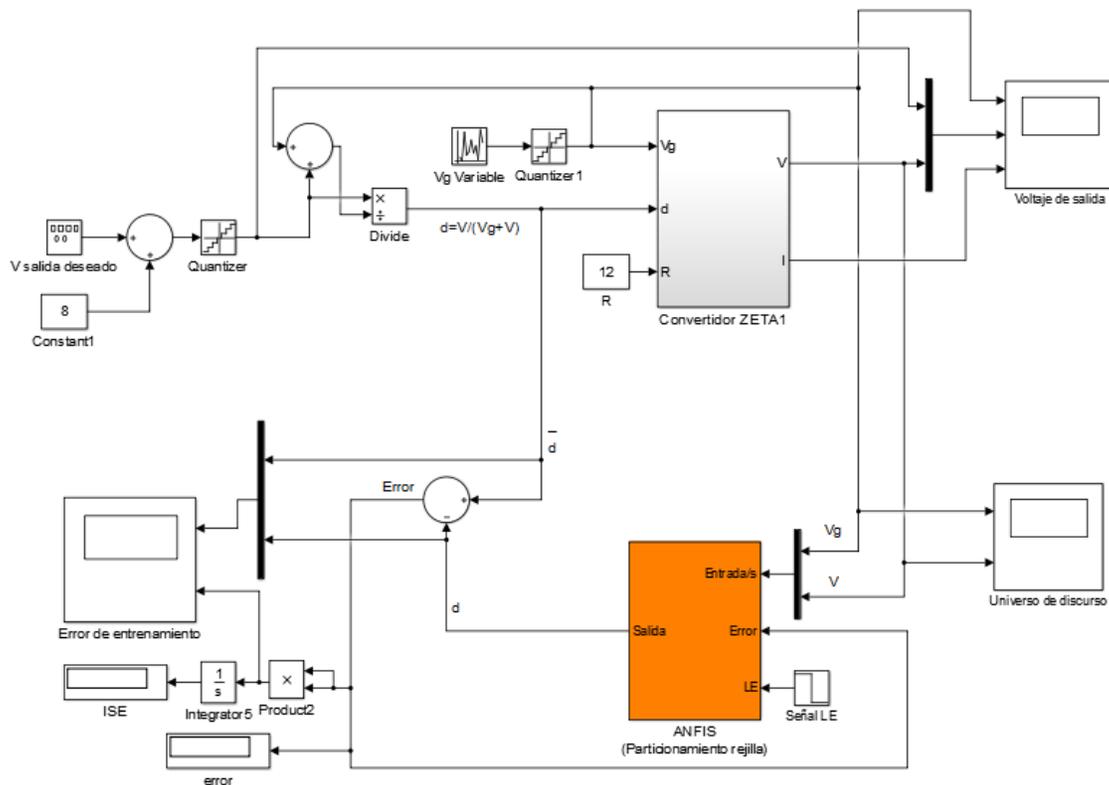


Figura 64. Identificación inversa del sistema convertidor dc-dc Zeta (lazo abierto)

Los datos de entrada/salida del convertidor dc-dc Zeta son entonces divididos como datos de entrenamiento y datos de validación en proporción 50%, 50% respectivamente. El tiempo de simulación del modelo para la identificación del sistema es de 10 segundos con un tiempo de muestreo de 1 milisegundo, por lo tanto, son 5000 datos o patrones de entrenamiento muestreados

y 5000 datos para la validación. La evaluación de los datos es usada para probar la capacidad de generalización de la red ANFIS con cada patrón de entrenamiento.

Por lo tanto, se coloca una señal escalón en la entrada LE del bloque ANFIS, la misma que, toma el valor inicial de 1 para realizar el entrenamiento de la red y un valor de 0 para realizar la validación de los datos, tal como se observa en la Figura 65

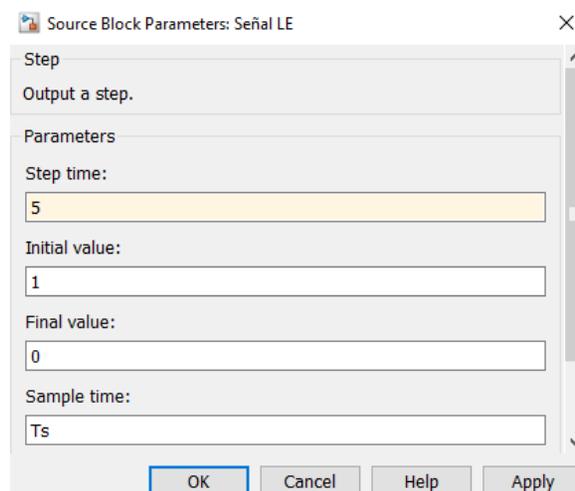


Figura 65. Señal para habilitar el aprendizaje de la red ANFIS

Para obtener un buen resultado al entrenar el sistema ANFIS propuesto se debe tener una estructura de diseño óptima. Esto involucra determinar el número y tipo de funciones de pertenencia para las entradas que dará el mejor mapeo de los datos entrada/salida a modelar.

Después de numerosas pruebas se encontró que 5 funciones de pertenencia para cada variable de entrada, proporciona el mejor espacio de entrada para el mapeo del espacio de salida con un tasa de aprendizaje de 0.1, término de momento de $1e-7$, un factor de olvido de 1 y un tiempo de muestreo de 1 milisegundo.

El universo de discurso para las señales de entrada al bloque ANFIS se encuentra determinado de la siguiente manera: un rango de 6 a 15 voltios para el voltaje de entrada y un rango de 0 a 17 voltios para el voltaje de salida del convertidor.

Se debe destacar que, para que el controlador opere en ese rango, se debe establecer el ciclo de trabajo d que produzca el voltaje de salida V requerido.

Por lo tanto, para generar la señal de ciclo de trabajo se ha utilizado la ecuación (18), que establece la relación del ciclo de trabajo con el voltaje de salida y voltaje de entrada del convertidor, como se observa en la Figura 66.

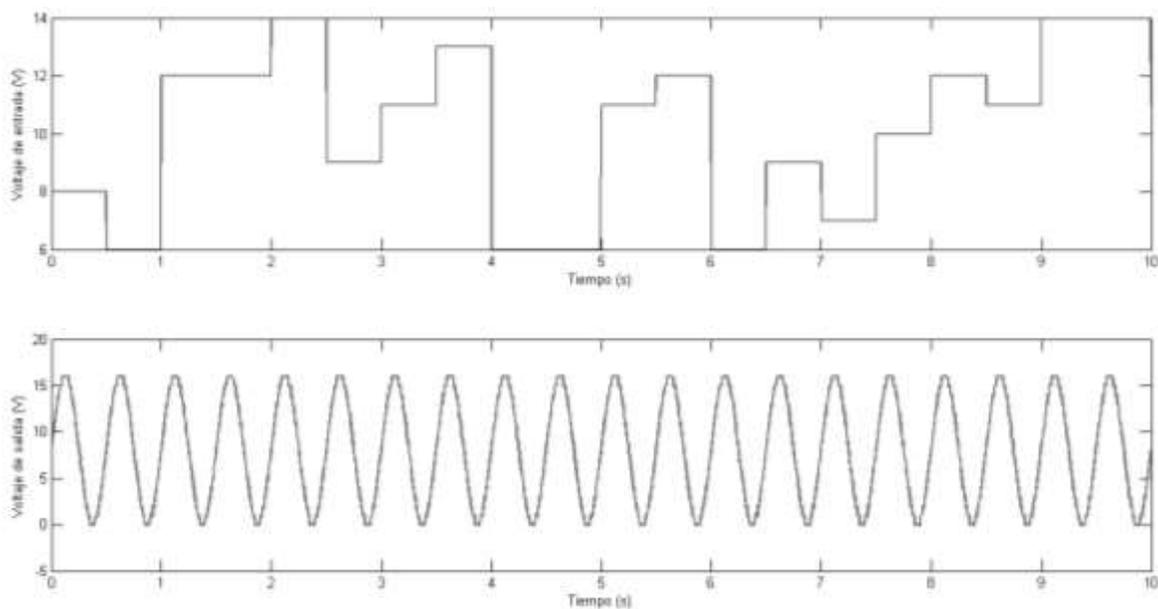


Figura 66. Conjunto de datos de entrada para el entrenamiento de la red ANFIS (voltaje de entrada V_g y voltaje de salida V)

Los parámetros del bloque de la red ANFIS son finalmente especificados, como se observa en la Figura 67.

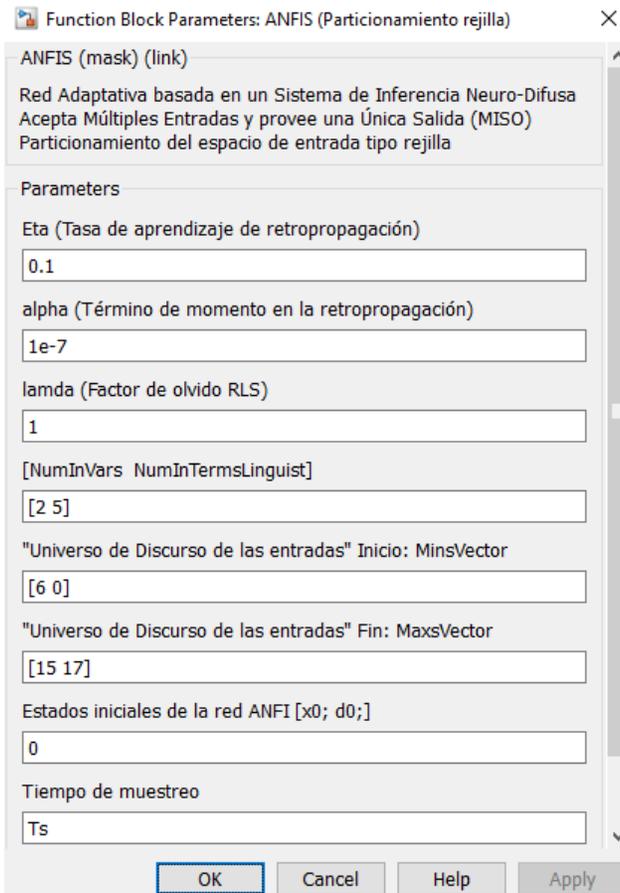


Figura 67. Configuración de parámetros para el entrenamiento de la red ANFIS (lazo abierto)

Como resultado, se tienen las señales generadas en la Figura 68, donde la señal de color rojo es el ciclo de trabajo generado que ingresa a la planta del convertidor Zeta, la señal de color verde es la salida del sistema ANFIS y la señal de color azul es el error de entrenamiento.

El error de entrenamiento es la diferencia entre el valor de salida de los datos de entrenamiento y la salida del sistema ANFIS correspondiente al mismo valor de entrada de los datos de entrenamiento. El error de entrenamiento registra el error cuadrático (SE) de cada patrón de entrenamiento.

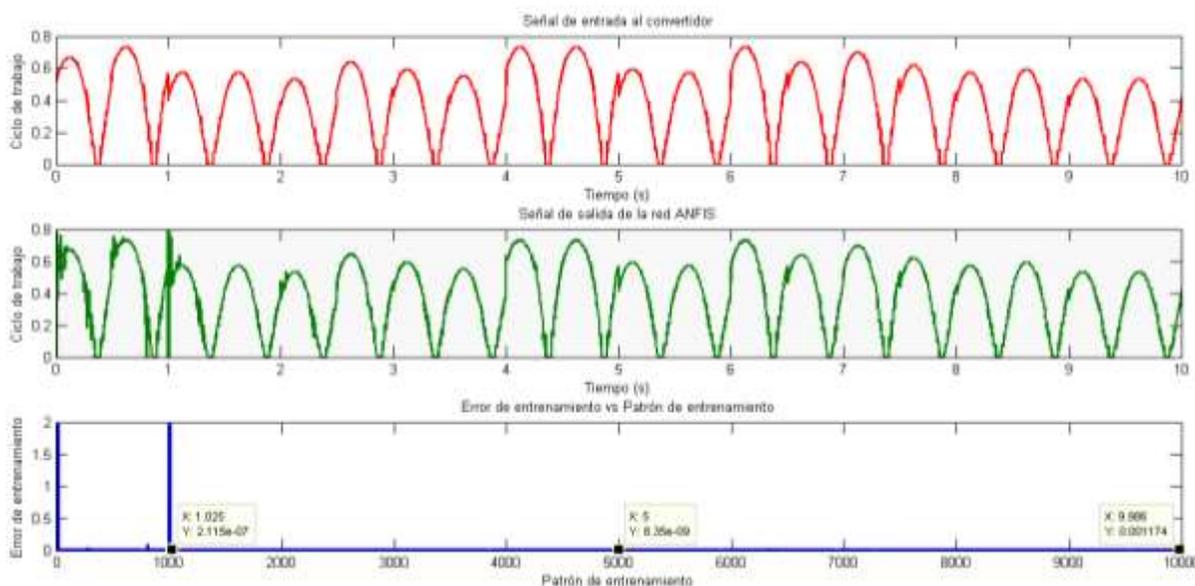


Figura 68. Conjunto de datos de salida para el entrenamiento de la red ANFIS (ciclo de trabajo)

Se puede observar que el error de entrenamiento se reduce significativamente en el patrón de entrenamiento 1025 con un error cuadrático de $2.115e-7$ y un error final en el patrón de entrenamiento 5000 de $8.35e-9$. Por otro lado, para el último patrón de validación 5000 se tiene un error de $1.174e-3$.

Como se puede observar en la Figura 67 se utilizó una señal sinusoidal para el entrenamiento de la red, sin embargo, se puede realizar el entrenamiento con señales aleatorias para generalizar el funcionamiento de la red.

4.4.1.2. Control directo inverso del sistema

Como se mencionó anteriormente en el capítulo 3, la técnica de control directo inverso consiste en generar un controlador basado en la identificación inversa de la planta, donde los parámetros de la red adaptativa se ajustan para reproducir o imitar el comportamiento de dicha planta. Por lo tanto, se puede generar un controlador en lazo abierto previamente entrenado con la inversa de la planta, como se muestra en la Figura 68.

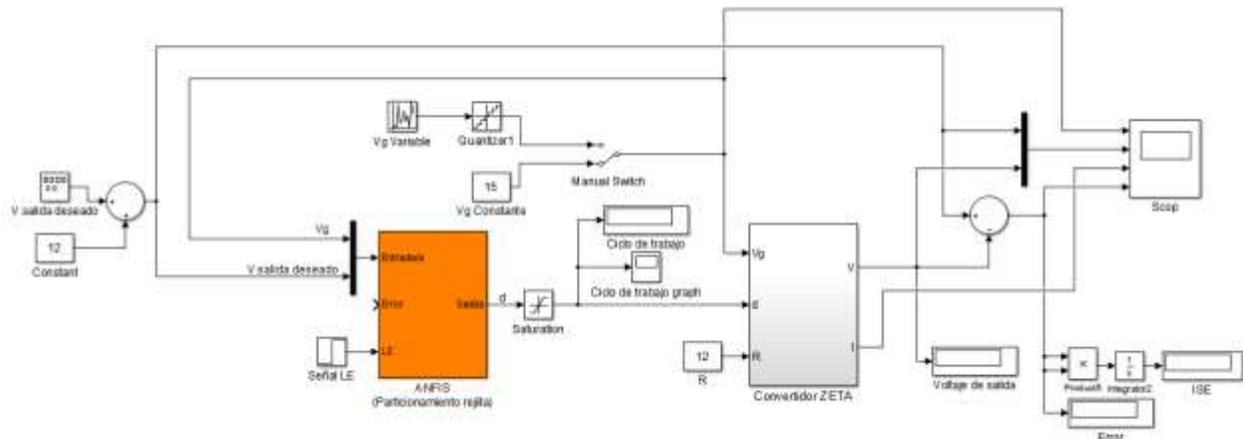


Figura 69. Control del sistema mediante un controlador ANFIS (lazo abierto)

Primero, se reutiliza el mismo bloque ANFIS que se usó para la etapa de identificación como controlador, entonces, recibe el voltaje de salida deseado y el voltaje de entrada del convertidor como entradas. Luego, la red ANFIS calcula el ciclo de trabajo d necesario para alcanzar el voltaje de salida deseado. Para lo cual, se establece la señal LE en 0, es decir, la red no se encuentra en modo de aprendizaje, al contrario, sólo calcula la salida de la red en función de las entradas y de los parámetros de la red establecidos.

Los parámetros de la red, tanto de la premisa como de la consecuencia se encuentran fijos, después de ser obtenidos en el proceso de identificación. El vector que contiene los parámetros de la red es generado automáticamente en el proceso de identificación con el nombre “var1”, el cual, debe ser cargado en los estados iniciales de la red ANFIS para el proceso de control, tal como se muestra en la Figura 70.

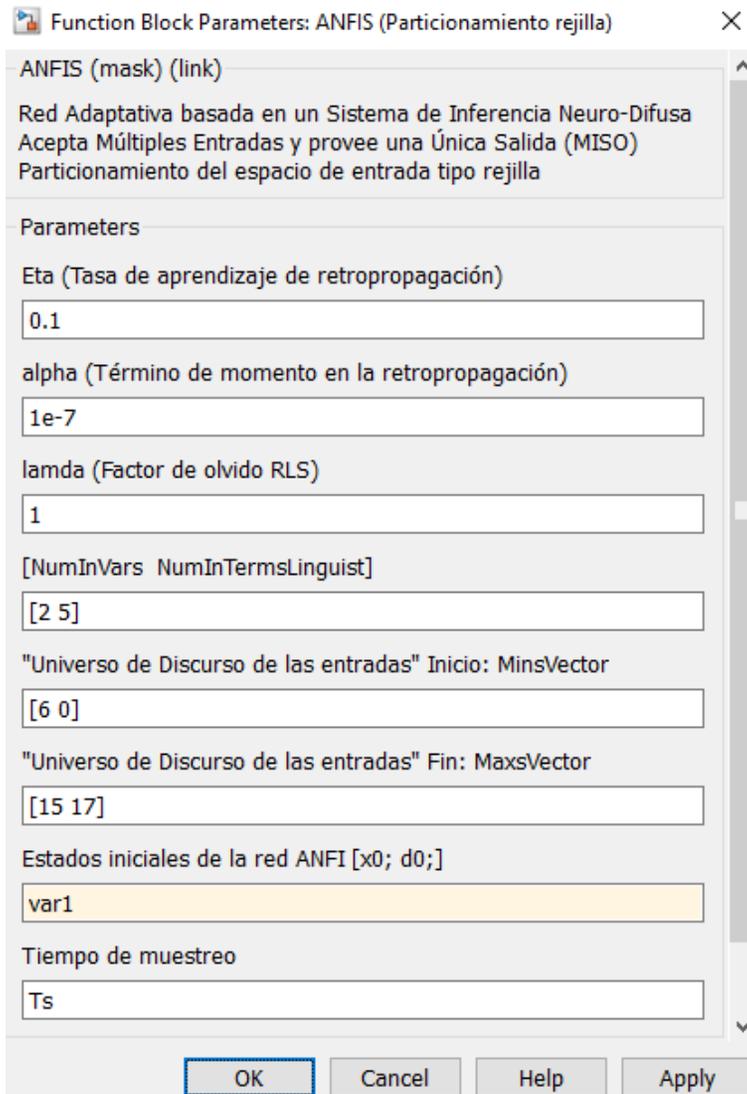


Figura 70. Configuración de bloque ANFIS para el control del sistema (lazo abierto)

Como resultado, se tienen las señales generadas en la Figura 71, donde la señal de color rojo es el voltaje de salida deseado, la señal de color verde es la salida producida por el convertidor Zeta y la señal de color azul es el error obtenido. El error es la diferencia entre el voltaje de salida deseado y la salida del convertidor.

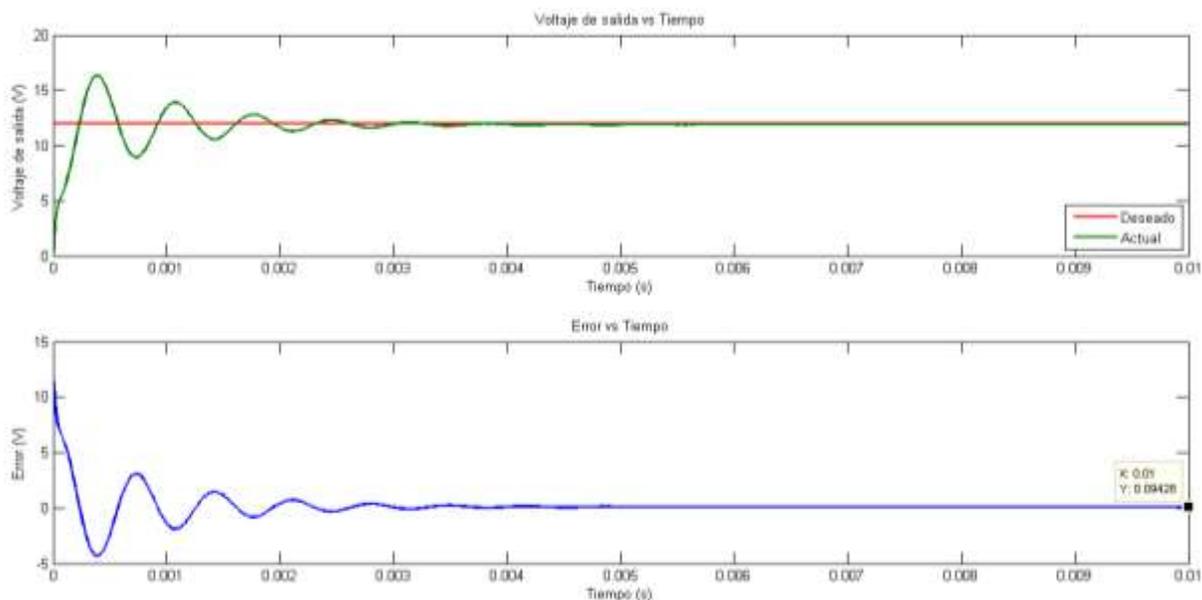


Figura 71. Señales obtenidas en el proceso de control (lazo abierto)

Se puede observar en la Figura 71, que la diferencia entre el voltaje de salida deseado y el voltaje de salida actual se reduce significativamente en 0.01 segundos a un valor de 94.28 mV. Sin embargo, se presentan transitorios al inicio del funcionamiento del convertidor.

4.4.2. Control en lazo cerrado

4.4.2.1. Identificación del sistema

En la identificación, el bloque ANFIS recibe el error y la integral del error como entradas, mientras que, la salida del bloque es el ciclo de trabajo d que será utilizada como señal de entrada del convertidor en la etapa de control. El error es la diferencia entre el voltaje de salida de referencia y la salida del convertidor.

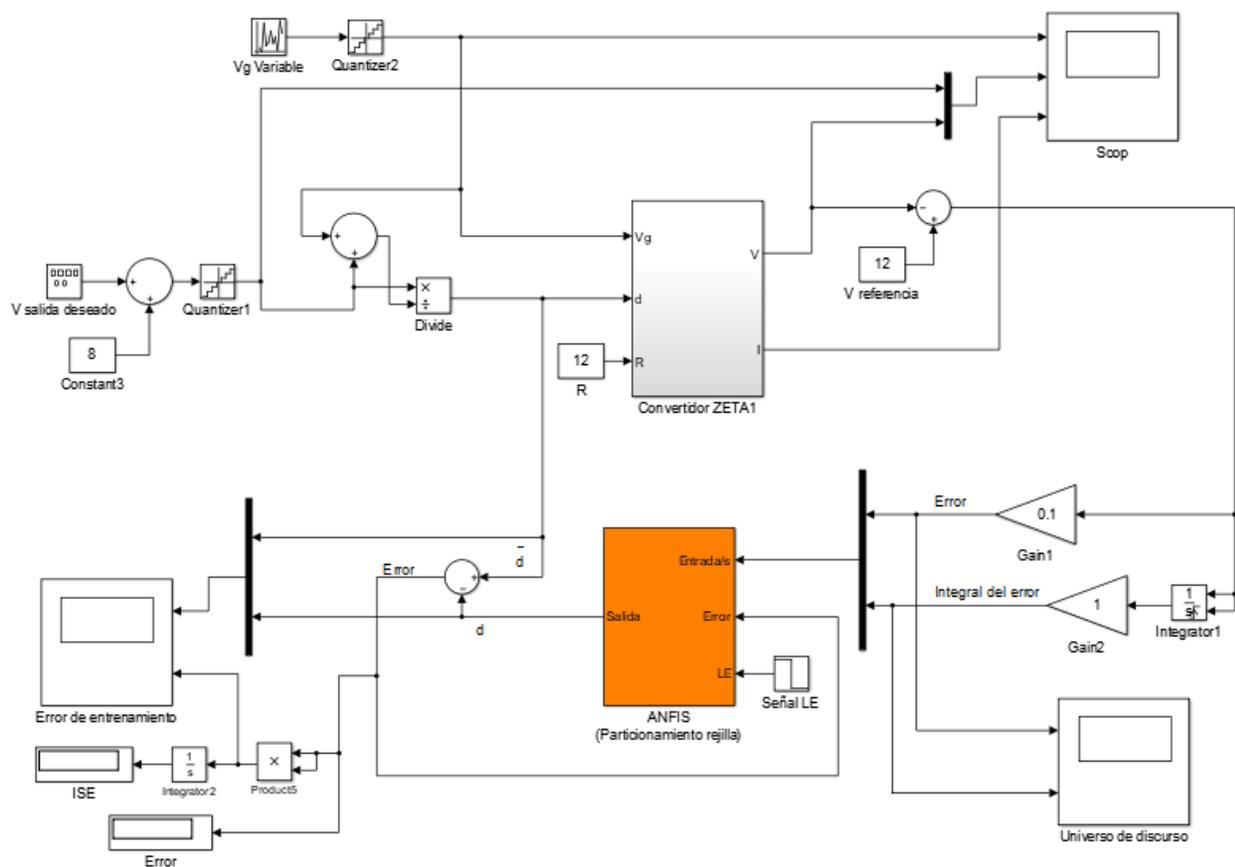


Figura 72. Identificación inversa del sistema convertidor dc-dc Zeta (lazo cerrado)

Los datos de entrada/salida del convertidor dc-dc Zeta son entonces divididos como datos de entrenamiento y datos de validación en proporción 50%, 50% respectivamente. El tiempo de simulación del modelo para la identificación del sistema es de 10 segundos con un tiempo de muestreo de 1 milisegundo, por lo tanto, son 5000 datos o patrones de entrenamiento muestreados y 5000 datos para la validación.

Después de numerosas pruebas se encontró que 5 funciones de pertenencia para cada variable de entrada, proporciona el mejor espacio de entrada para el mapeo del espacio de salida con un tasa de aprendizaje de 0.1, término de momento de $1e-7$, un factor de olvido de 1 y un tiempo de muestreo de 1 milisegundo.

El universo de discurso para las señales de entrada al bloque ANFIS se encuentra determinado de la siguiente manera: un rango de -1 a 1.5 para el error y un rango de -0.5 a 2.5 para la integral del error de la salida del convertidor, como se observa en la Figura 73. Los valores del error y la integral de error son producidos para un voltaje de salida deseado de 0 a 18 voltios y un voltaje de entrada que varía entre 6 y 12 voltios.

Se debe destacar que, para que el controlador opere en ese rango, se debe establecer el ciclo de trabajo d que produzca el voltaje de salida V requerido. Por lo tanto, para generar la señal de ciclo de trabajo se ha utilizado la ecuación (18), que establece la relación del ciclo de trabajo con el voltaje de salida y voltaje de entrada del convertidor.

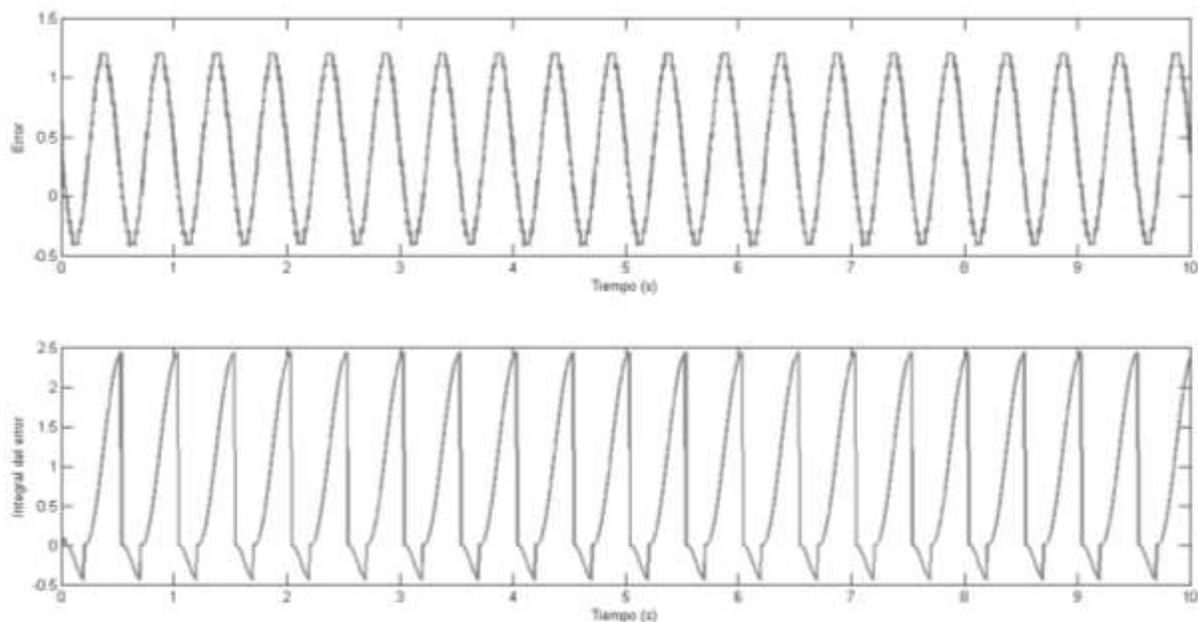


Figura 73. Conjunto de datos de entrada para el entrenamiento de la red ANFIS (error e integral del error)

Los parámetros del bloque de la red ANFIS son finalmente especificados, como se observa en la Figura 74.

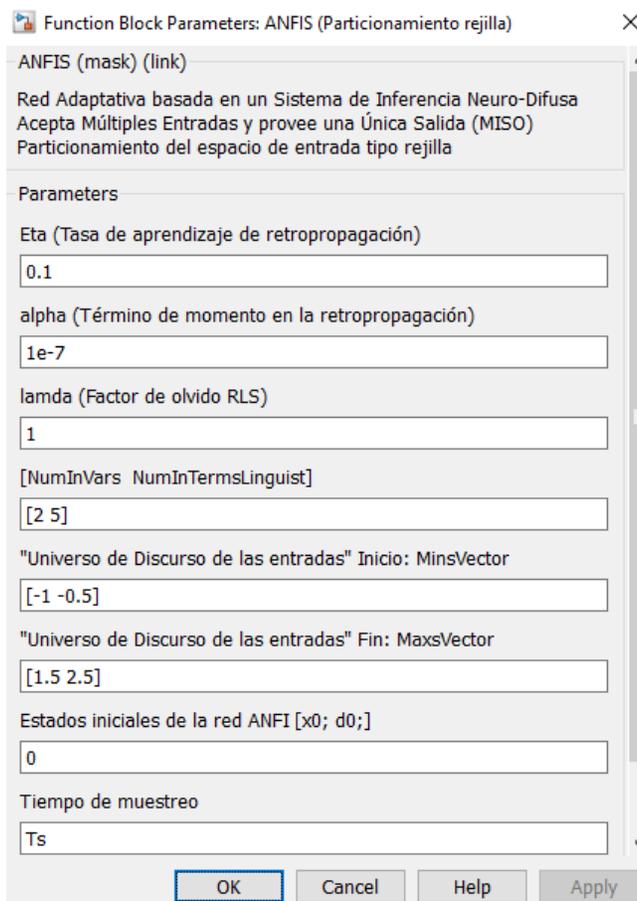


Figura 74. Configuración de parámetros para el entrenamiento de la red ANFIS (lazo cerrado)

Como resultado, se tienen las señales generadas en la Figura 75, donde la señal de color rojo es el ciclo de trabajo generado que ingresa a la planta del convertidor Zeta, la señal de color verde es la salida del sistema ANFIS y la señal de color azul es el error de entrenamiento.

El error de entrenamiento es la diferencia entre el valor de salida de los datos de entrenamiento y la salida del sistema ANFIS correspondiente al mismo valor de entrada de los datos de entrenamiento. El error de entrenamiento registra el error cuadrático (SE) de cada patrón de entrenamiento.

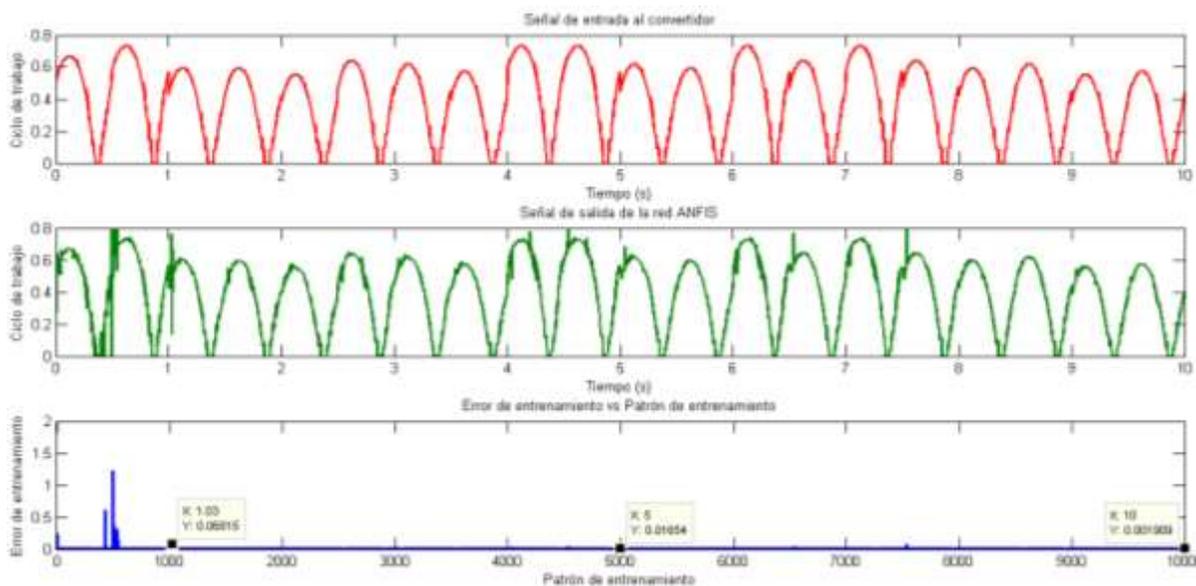


Figura 75. Conjunto de datos de salida para el entrenamiento de la red ANFIS (ciclo de trabajo)

Se puede observar que el error de entrenamiento se reduce significativamente en el patrón de entrenamiento 1030 con un error cuadrático de $6.815e-2$ y un error final en el patrón de entrenamiento 5000 de $1.654e-2$. Por otro lado, para el último patrón de validación 5000 se tiene un error de $1.909e-3$.

Como se puede observar en la Figura 75 se utilizó una señal sinusoidal para el entrenamiento de la red, sin embargo, se puede realizar el entrenamiento con señales aleatorias para generalizar el funcionamiento de la red.

4.4.2.2. Control del sistema

Primero, se reutiliza el mismo bloque ANFIS que se usó para la etapa de identificación como controlador, entonces, recibe el error y la integral del error como entradas, como se observa en la Figura 76. Luego, la red ANFIS calcula el ciclo de trabajo d necesario para alcanzar el voltaje de salida deseado. Por lo tanto, se establece la señal LE en 0, es decir, sólo se calcula la salida de la red en función de las entradas y de los parámetros de la red establecidos.

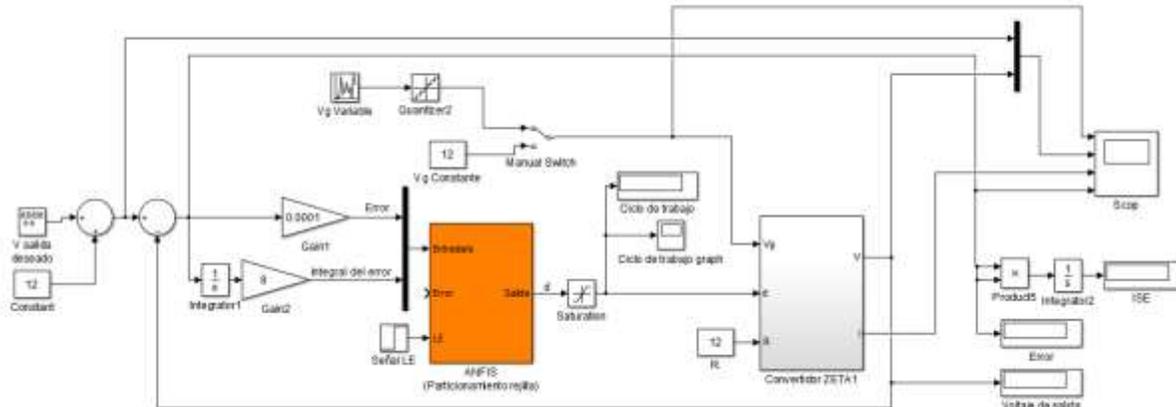


Figura 76. Control del sistema mediante un controlador ANFIS (lazo cerrado)

Los parámetros de la red, tanto de la premisa como de la consecuencia se encuentran fijos, después de ser obtenidos en el proceso de identificación. El vector que contiene los parámetros de la red es generado automáticamente en el proceso de identificación con el nombre “var1”, el cual, debe ser cargado en los estados iniciales de la red ANFIS para el proceso de control, tal como se muestra en la Figura 77.



Figura 77. Configuración de bloque ANFIS para el control del sistema (lazo cerrado)

Para obtener una mejor respuesta del controlador ANFIS, se realiza la sintonización a través de los universos de discurso en escala. Por lo tanto, la elección de una ganancia de escala de entrada g da como resultado escalar el eje horizontal de las funciones de pertenencia en $1/g$. En general, la ganancia g tiene los siguientes efectos:

- Si $g = 1$, no hay efecto en las funciones de pertenencia.
- Si $g < 1$, las funciones de pertenencia, en su eje horizontal se expanden.
- Si $g > 1$, las funciones de pertenencia en su eje horizontal se contraen.

Después de numerosas pruebas se encontró que el controlador ANFIS presenta un mejor desempeño en términos de supresión de oscilaciones, minimización de sobre impulso y tiempo de establecimiento con ganancias para el error y el cambio de error de 0.0001 y 8, respectivamente.

Como resultado, se tienen las señales generadas en la Figura 78, donde la señal de color rojo es el voltaje de salida deseado, la señal de color verde es la salida producida por el convertidor Zeta y la señal de color azul es el error obtenido. El error es la diferencia entre el voltaje de salida deseado y la salida del convertidor.

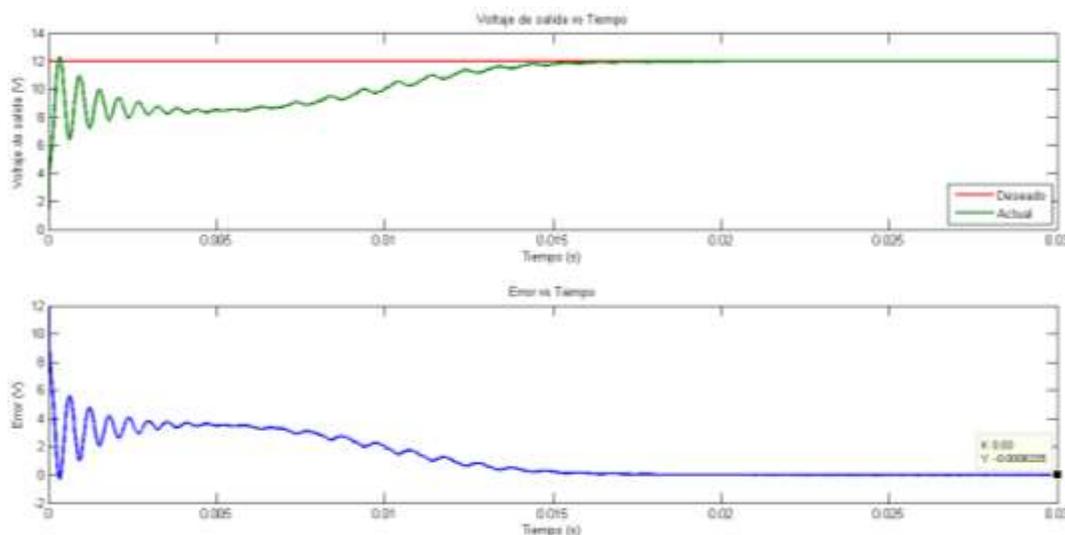


Figura 78. Señales obtenidas en el proceso de control (lazo cerrado)

Se puede observar en la Figura 78, que la diferencia entre el voltaje de salida deseado y el voltaje de salida actual se reduce significativamente en 0.03 segundos a un valor de 0.63 mV. Sin embargo, se presentan oscilaciones al inicio del funcionamiento del convertidor.

4.5. Diseño y simulación del controlador PI

El criterio de selección del controlador PI se debe a la respuesta rápida del sistema, ya que, usualmente un controlador PID se utiliza en sistemas de respuesta lenta. La principal característica del controlador PI es eliminar el error de estado estable en la respuesta. La función de transferencia del controlador PI está escrito en forma general como en la ecuación (197).

$$\frac{U(s)}{E(s)} = K_p + \frac{K_i}{s} = K_p \left(1 + \frac{1}{\tau_i s} \right) \quad (197)$$

La Figura 79 presenta la implementación del controlador PI propuesto para el convertidor dc-dc Zeta.

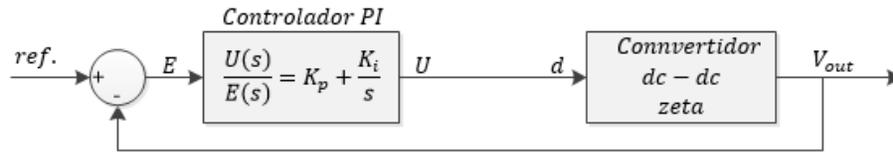


Figura 79. Controlador PI propuesto para el convertidor dc-dc Zeta

Para el diseño del controlador PI, se requiere del modelo promediado y su posterior linealización para aplicar los conceptos de sistemas lineales como función de transferencia y el lugar de las raíces (LGR) para el cálculo de las ganancias del controlador PI.

Para poder construir el modelo lineal se asume que el voltaje de entrada $\langle v_g(t) \rangle$, el ciclo de trabajo $d(t)$, la corriente promedio del inductor $\langle i_L(t) \rangle$ y el voltaje promedio del capacitor $\langle v_C(t) \rangle$ tienen su correspondiente valor constante más una pequeña variación ac sobrepuesta (notado por el símbolo \wedge), como se presenta a continuación:

$$\langle v_g(t) \rangle = V_g + \hat{v}_g(t) \quad (198)$$

$$d(t) = D + \hat{d}(t) \quad (199)$$

$$\langle i_L(t) \rangle = I_L + \hat{i}_L(t) \quad (200)$$

$$\langle v_C(t) \rangle = V_C + \hat{v}_C(t) \quad (201)$$

Entonces, las ecuaciones no lineales (193), (194), (195) y (196) pueden ser linealizadas al reemplazar las ecuaciones (198), (199), (200) y (201) en (193), (194), (195) y (196).

Se identifica términos dc, términos ac y términos ac de segundo orden. Los términos dc son igual a cero y los términos ac de segundo orden son mucho más pequeños en magnitud que los

términos ac de primer orden, por lo tanto, se desprecian. Como resultado, se obtiene una ecuación linealizada de primer orden, conteniendo sólo los términos ac de primer orden.

$$L_1 \frac{d\hat{i}_{L1}(t)}{dt} = D\hat{v}_g(t) + \hat{d}(t)V_g + D'\hat{v}_{C1}(t) - \hat{d}(t)V_{C1} \quad (202)$$

$$L_2 \frac{d\hat{i}_{L2}(t)}{dt} = D\hat{v}_g(t) + \hat{d}(t)V_g - D\hat{v}_{C1}(t) - \hat{d}(t)V_{C1} - \hat{v}_{C2}(t) \quad (203)$$

$$C_1 \frac{d\hat{v}_{C1}(t)}{dt} = D\hat{i}_{L2}(t) + \hat{d}(t)I_{L2} - D'\hat{i}_{L1}(t) + \hat{d}(t)I_{L1} \quad (204)$$

$$C_2 \frac{d\hat{v}_{C2}(t)}{dt} = \hat{i}_{L2}(t) - \frac{\hat{v}_{C2}(t)}{R} \quad (205)$$

Como resultado, se tiene un modelo en espacio de estados donde las entradas son $\hat{v}_g(t)$ y $\hat{d}(t)$ y las salidas son los cuatro estados $\hat{i}_{L1}(t)$, $\hat{i}_{L2}(t)$, $\hat{v}_{C1}(t)$, $\hat{v}_{C2}(t)$.

$$\begin{bmatrix} \hat{i}_{L1}' \\ \hat{i}_{L2}' \\ \hat{v}_{C1}' \\ \hat{v}_{C2}' \end{bmatrix} = \begin{bmatrix} 0 & 0 & D'/L_1 & 0 \\ 0 & 0 & -D/L_2 & -1/L_2 \\ -D'/C_1 & D/C_1 & 0 & 0 \\ 0 & 1/C_2 & 0 & -1/C_2 R \end{bmatrix} \begin{bmatrix} \hat{i}_{L1} \\ \hat{i}_{L2} \\ \hat{v}_{C1} \\ \hat{v}_{C2} \end{bmatrix} + \begin{bmatrix} D/L_1 & V_g/L_1 - V_{C1}/L_1 \\ D/L_2 & V_g/L_2 - V_{C1}/L_2 \\ 0 & I_{L1}/C_1 + I_{L2}/C_1 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} \hat{v}_g \\ \hat{d} \end{bmatrix} \quad (206)$$

$$\begin{bmatrix} \hat{i}_{L1} \\ \hat{i}_{L2} \\ \hat{v}_{C1} \\ \hat{v}_{C2} \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} \hat{i}_{L1} \\ \hat{i}_{L2} \\ \hat{v}_{C1} \\ \hat{v}_{C2} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} \hat{v}_g(t) \\ \hat{d}(t) \end{bmatrix}$$

De las ecuaciones del análisis del convertidor en estado estable en el capítulo 2, se tiene que:

$$V_{C1} = -\frac{D}{D'}V_g \quad (207)$$

$$V_{C2} = \frac{D}{D'}V_g \quad (208)$$

$$I_{L1} = \frac{D}{D'}\frac{V_{C2}}{R} \quad (209)$$

$$I_{L2} = \frac{V_{C2}}{R} \quad (210)$$

Para obtener el modelo lineal del convertidor en espacio de estados, se considera las especificaciones de diseño de la Tabla 2. El voltaje de entrada $V_g = 9$ voltios, el voltaje deseado de salida $V = 12$ voltios, por lo que el ciclo de trabajo es $D = 0.57$. De igual forma, para los valores de los inductores ($L1$ y $L2$), capacitores ($C1$ y $C2$), y la resistencia de carga (R) se utiliza las especificaciones de diseño de la Tabla 2.

A partir del modelo lineal en espacio de estados se obtiene la función de transferencia del convertidor con lo cual se realiza el lugar geométrico de las raíces de lazo cerrado para encontrar los parámetros K_p y K_i del controlador. La función de transferencia obtenida relaciona el voltaje de salida con el ciclo de trabajo. El voltaje de entrada y el ciclo de trabajo son la primera y segunda entrada en el modelo de variables de estado, mientras que, el voltaje de salida es la cuarta salida.

El procedimiento para diseñar el controlador PI, es comenzar con un controlador proporcional, cuya ganancia se decide usando el lugar geométrico de las raíces del lazo cerrado, como se muestra en la Figura 80. Luego se realiza la selección de la ganancia integral utilizando el lugar geométrico de las raíces considerando la ganancia proporcional establecida anteriormente, como se presenta en la Figura 81.

Una vez encontrados los valores de la constante proporcional $K_p = 0.0031$ y la constante integral $K_i = 1.19$, el controlador PI toma la forma de la ecuación (211). El código empleado para encontrar los valores de K_p y K_i del controlador PI se encuentra en el ANEXO B.

$$\frac{U(s)}{E(s)} = K_p + \frac{K_i}{s} = 0.0031 + \frac{1.19}{s} \quad (211)$$

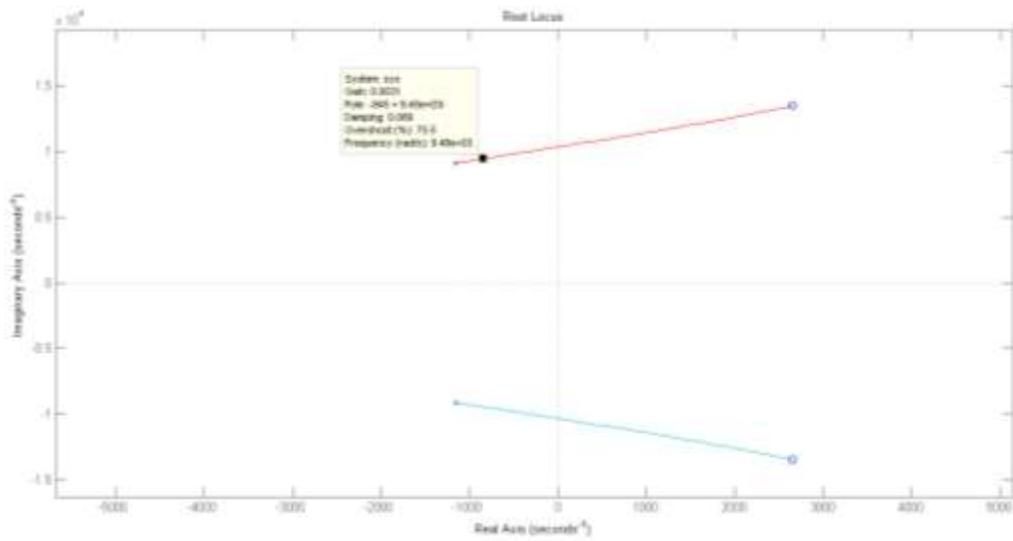


Figura 80. Lugar de las raíces, ganancia proporcional

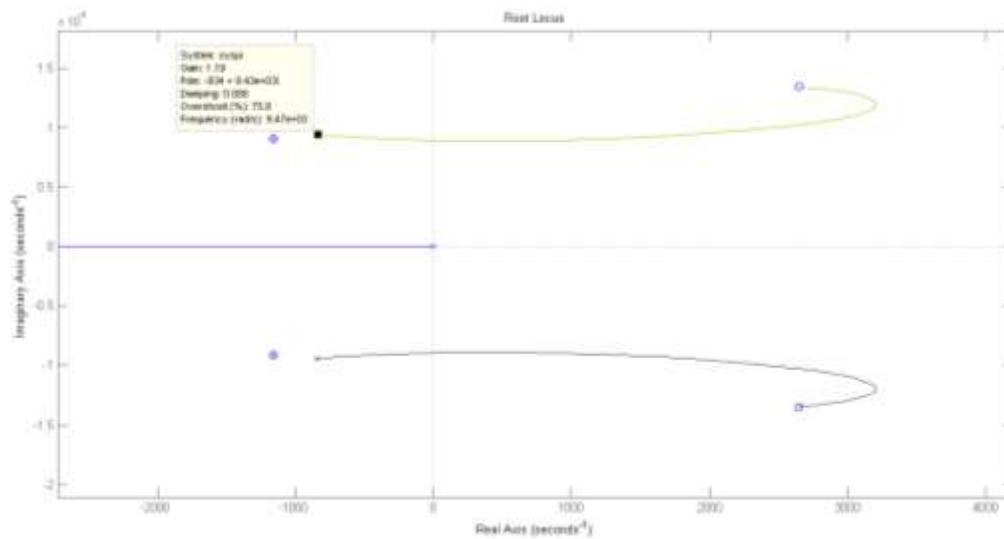


Figura 81. Lugar de las raíces, ganancia integral

El diagrama de bloques en simulink para la simulación del convertidor y el controlador PI, se puede observar en la Figura 82.

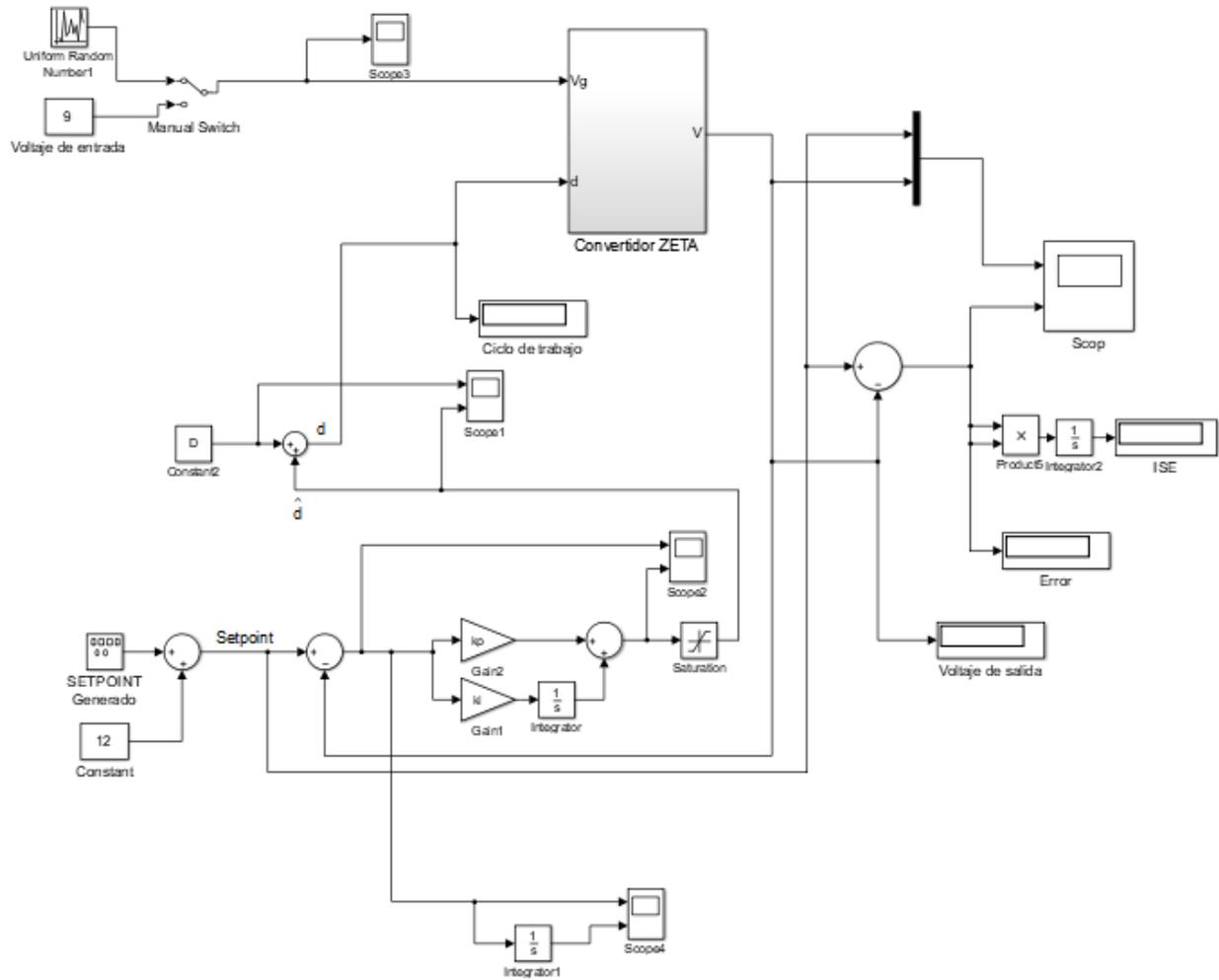


Figura 82. Diagrama de bloques del controlador PI y el convertido dc-dc Zeta

CAPÍTULO V

5. RESULTADOS Y DISCUSIONES

5.1. Comparación del desempeño del controlador ANFIS vs controlador PI

En esta sección, se realiza los análisis de desempeño del controlador ANFIS y el controlador Proporcional-Integral (PI) para la regulación del voltaje de salida del convertidor dc-dc Zeta. Para evaluar el desempeño de los controladores se somete a cuatro pruebas: inicio suave, respuesta ante variaciones de carga, respuesta ante variaciones en el voltaje de entrada y respuesta ante el cambio de referencia.

5.1.1. Inicio suave

Siempre se desea que cuando se enciende un convertidor dc-dc, el voltaje y la corriente estén limitados a sus valores máximos y el ciclo de trabajo incrementa lentamente de cero hacia un valor en estado estable. Dos controladores son considerados para la simulación.

Primero, el controlador ANFIS con parámetros ajustados en base a un aprendizaje híbrido para encontrar los parámetros óptimos de las funciones de pertenencia y los parámetros de la consecuencia. El segundo es el controlador PI diseñado en base a la teoría de control lineal.

La referencia del voltaje de salida es 12V. Los resultados de la simulación son obtenidos para un rango de 50 milisegundos. La respuesta de voltaje del control en lazo abierto del controlador ANFIS, el control en lazo cerrado del controlador ANFIS y el control en lazo cerrado del controlador PI, se muestran en la Figura 83.

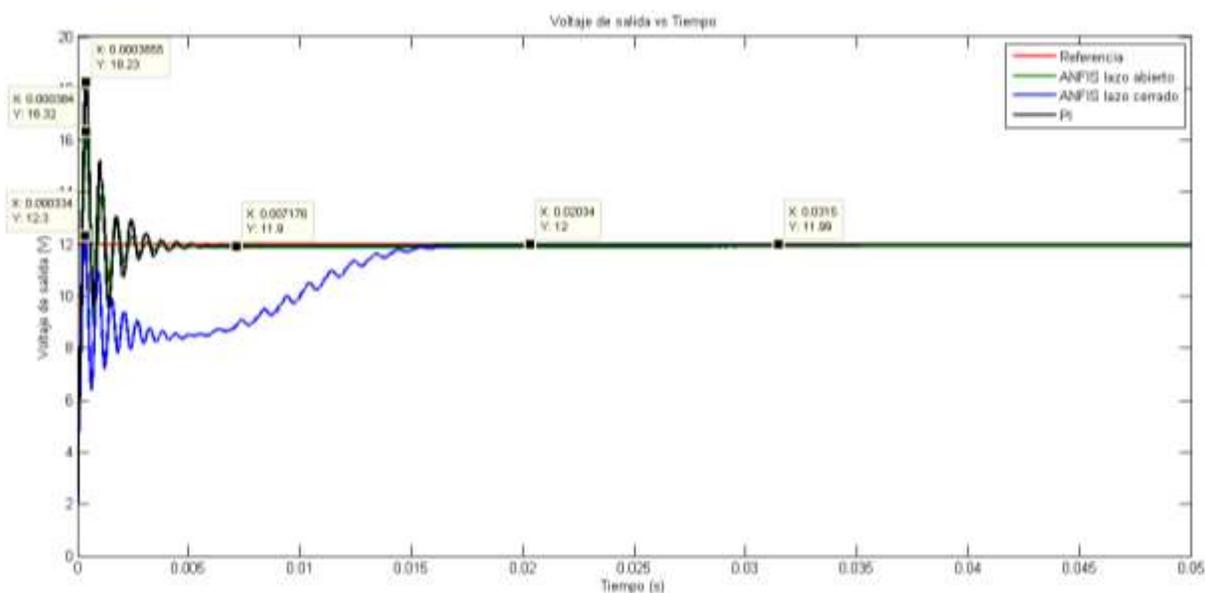


Figura 83. Resultado de simulación para el desempeño del voltaje de salida durante el arranque

El desempeño de los tres controladores son listados en la Tabla 4.

Tabla 4

Desempeño de los tres controladores

Resultados	Controlador ANFIS en lazo cerrado	Controlador ANFIS en lazo abierto	Controlador PI
Sobre impulso [%]	2.5	36	51.91
Error en estado estable [%]	0	0.83	0.08
Tiempo de establecimiento [seg]	20.34×10^{-3}	7.17×10^{-3}	31.5×10^{-3}

De la simulación, el valor del error en estado estable es 0% en el controlador ANFIS en lazo cerrado, 0.83% en el controlador ANFIS en lazo abierto y 0.08% en el controlador PI. El valor del sobre impulso es 2.5% en el controlador ANFIS en lazo cerrado, 36% en el controlador ANFIS en lazo abierto y 51.91% en el controlador PI. También se puede observar que el controlador ANFIS en lazo cerrado garantiza que la tensión de salida se estabilice en un tiempo mínimo de 21 milisegundos.

En este trabajo el controlador inteligente basado en redes adaptativas ANFIS ofrece un mejor desempeño para alcanzar el voltaje de referencia durante la puesta en marcha. La simulación demuestra que el controlador ANFIS posee una buena robustez.

5.1.2. Respuesta ante variaciones de carga

En la segunda prueba, los resultados experimentales de variaciones de carga para cambios de carga de 12 a 24 Ω (cambio de carga del 100%) en 0.02 segundos y de regreso a 12 en 0.04 segundos son mostrados en la Figura 84.

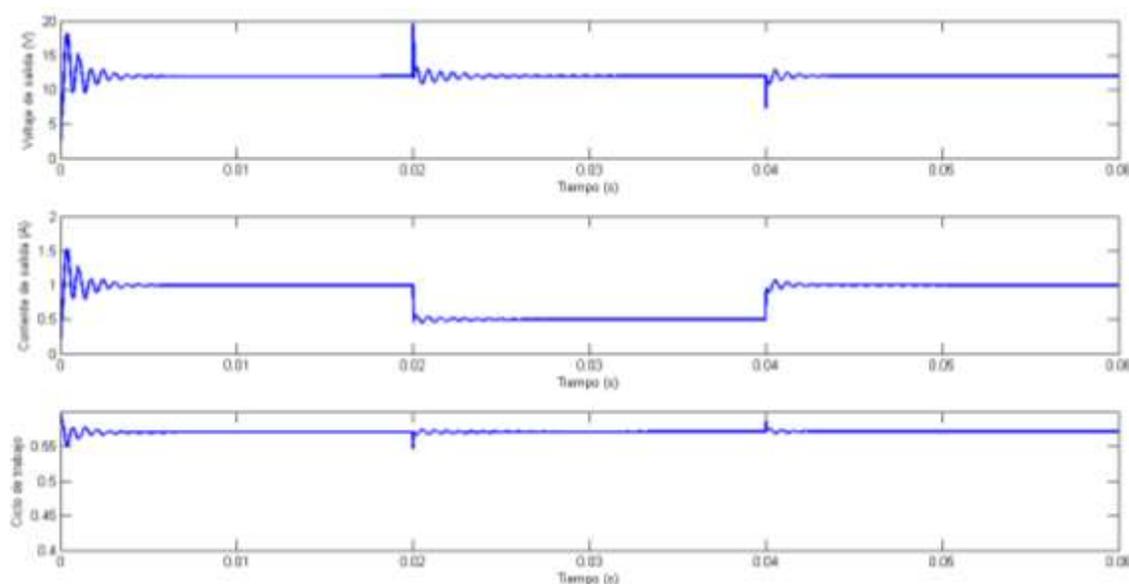


Figura 84. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador PI

La Figura 84 muestra que para establecerse tanto el voltaje como la corriente (oscilaciones disminuyen), toma diez oscilaciones dentro de un periodo de tiempo de 0.06 segundos para el controlador PI.

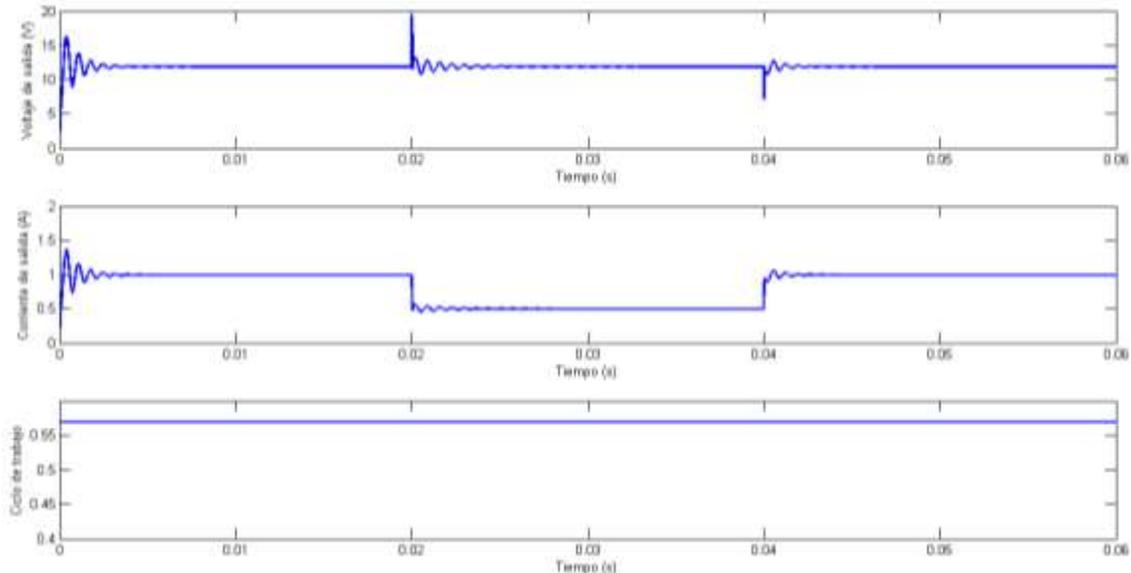


Figura 85. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador ANFIS en lazo abierto

La Figura 85 muestra que para establecerse tanto el voltaje como la corriente (oscilaciones disminuyen), toma seis oscilaciones dentro de un periodo de tiempo de 0.06 segundos para el controlador ANFIS en lazo abierto.

Por otro lado, toma cinco oscilaciones dentro de un periodo de tiempo de 0.06 segundos en establecerse tanto el voltaje como la corriente para el controlador ANFIS en lazo cerrado, como se muestra en la Figura 86.

La reducción de las oscilaciones es importante ya que minimiza las pérdidas de potencia del convertidor, por lo tanto, mejora su eficiencia durante la conmutación. La reducción de oscilaciones también minimiza la tensión en los interruptores del convertidor, lo que a su vez incrementa el tiempo de vida de los componentes (MOSFET y diodo).

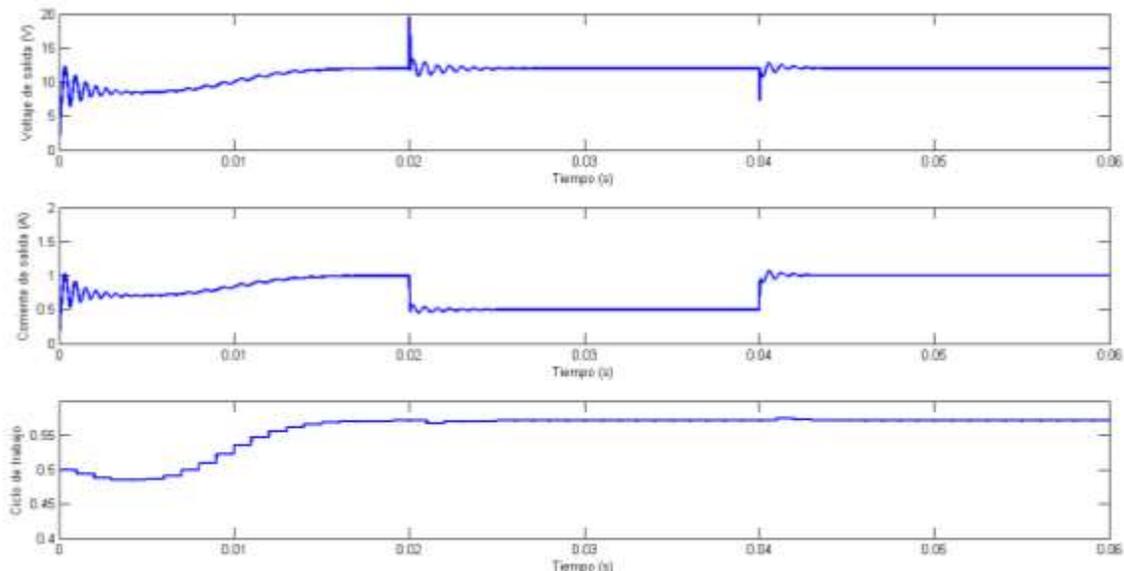


Figura 86. Respuesta del voltaje de salida, corriente de salida y ciclo de trabajo para variaciones de carga con el controlador ANFIS en lazo cerrado

Como se muestra en la Figura 87, la comparación de los tres controladores en términos de voltaje de salida, corriente de salida y ciclo de trabajo; el controlador ANFIS en lazo cerrado presenta un mejor desempeño que el controlador PI, ya que, produce menos oscilaciones en la corriente de salida.

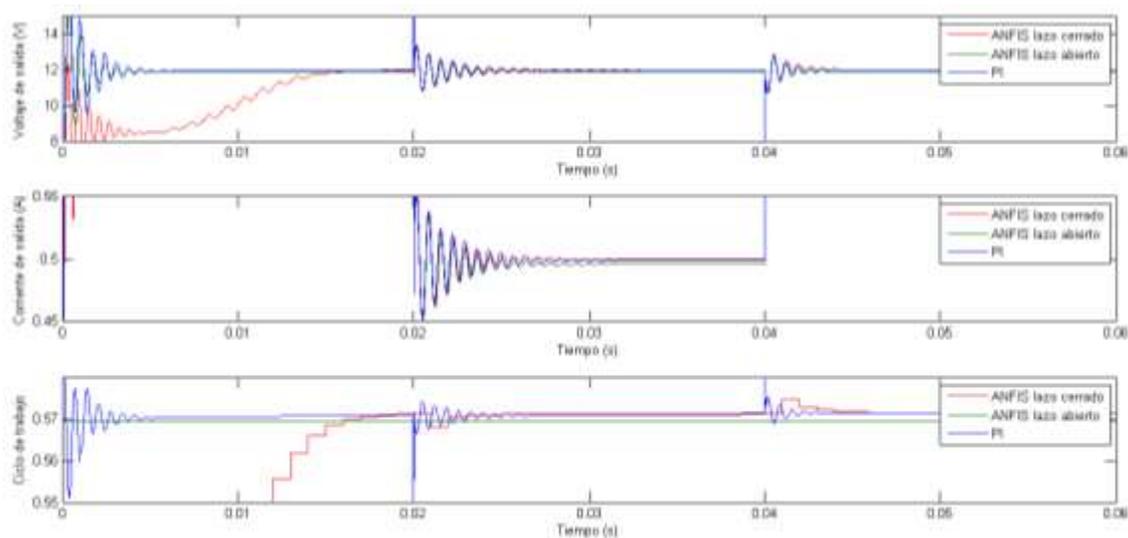


Figura 87. Comparación de desempeño de los tres controladores

5.1.3. Respuesta ante variaciones en el voltaje de entrada

En la tercera prueba, la referencia del voltaje de salida se mantiene en 12V, el voltaje de entrada es variado desde 9 V (voltaje nominal) a 12V y regresa a 9V entre 0.3 y 0.6 segundos. De nuevo, en el periodo de tiempo de 0.9 a 1.2 segundos el voltaje de entrada es variado de 9V a 6V. El voltaje de entrada máximo considerado en el diseño del convertidor es 18V. Todas estas variaciones son presentadas en las Figuras 88, 89 y 90.

La Figura 88 muestra que la salida del controlador PI produce un voltaje de salida que alcanza el voltaje de salida deseado, a pesar de las variaciones en el voltaje de entrada. Sin embargo, se puede observar que existen oscilaciones pronunciadas en la corriente de salida durante las variaciones del voltaje de entrada. Se observa que el voltaje y corriente de salida se estabilizan en 126 milisegundos.

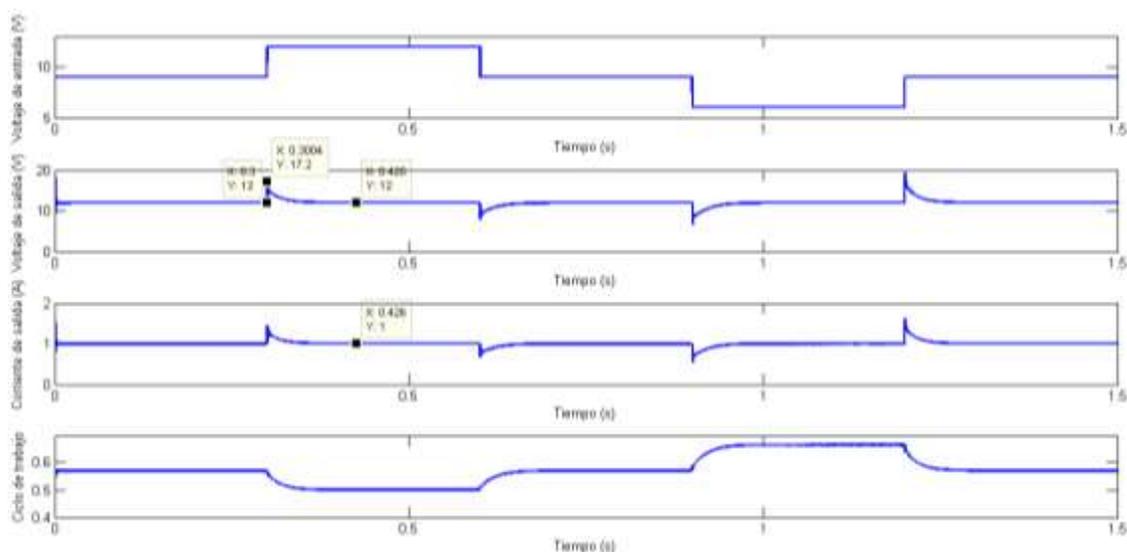


Figura 88. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador PI

La Figura 89 muestra que la salida del controlador ANFIS en lazo abierto produce un voltaje de salida que alcanza el voltaje de salida deseado, a pesar de las variaciones en el voltaje de entrada. Sin embargo, se puede observar que existen pocas oscilaciones en la corriente de salida durante las variaciones del voltaje de entrada. Además, se observa que el voltaje y corriente de salida se estabilizan en 14 milisegundos.

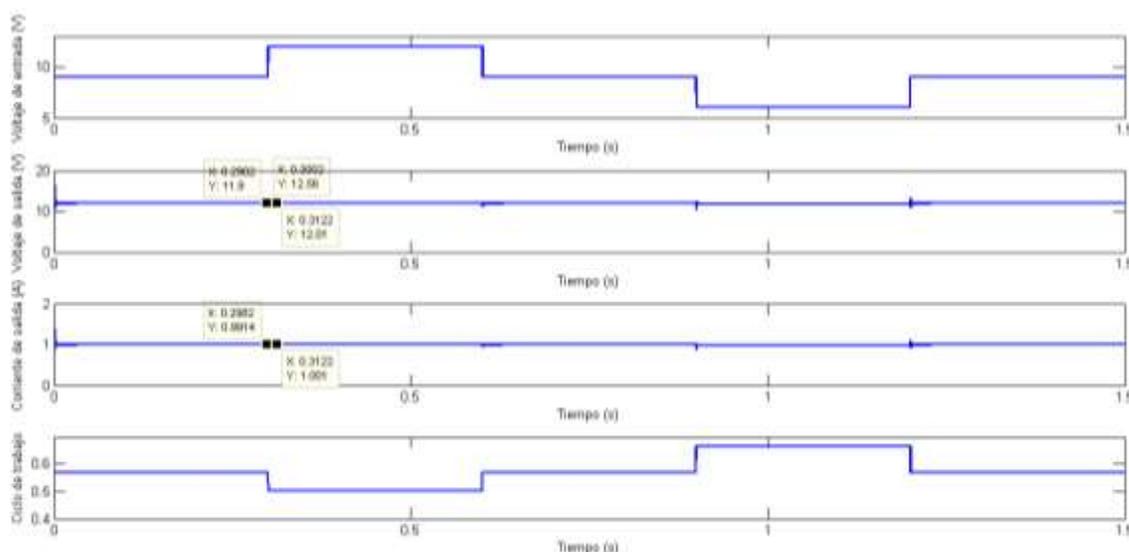


Figura 89. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador ANFIS en lazo abierto

La Figura 90 muestra que la salida del controlador ANFIS en lazo cerrado produce un voltaje de salida que alcanza el voltaje de salida deseado, a pesar de las variaciones en el voltaje de entrada. Se puede observar que existen pocas oscilaciones en la corriente de salida durante las variaciones del voltaje de entrada. Se observa que el voltaje y corriente de salida se estabilizan en 35.5 milisegundos.

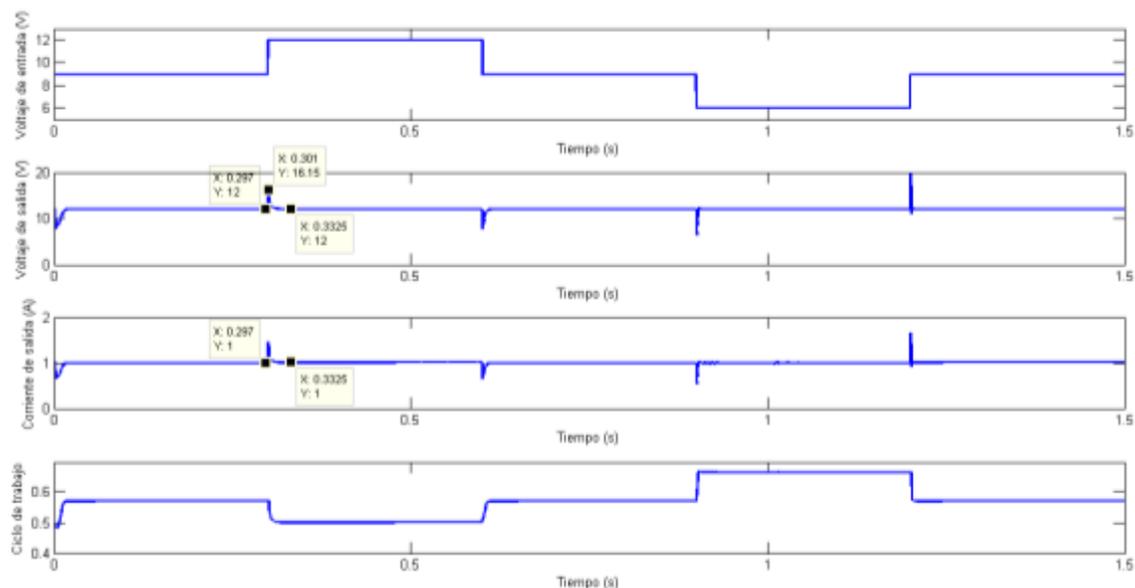


Figura 90. Voltaje de entrada, voltaje de salida, corriente de salida y ciclo de trabajo para variaciones en el voltaje de entrada con controlador ANFIS en lazo cerrado.

La respuesta de voltaje de salida, corriente de salida y ciclo de trabajo del control en lazo abierto del controlador ANFIS, el control en lazo cerrado del controlador ANFIS y el control en lazo cerrado del controlador PI, se muestran en la Figura 91.

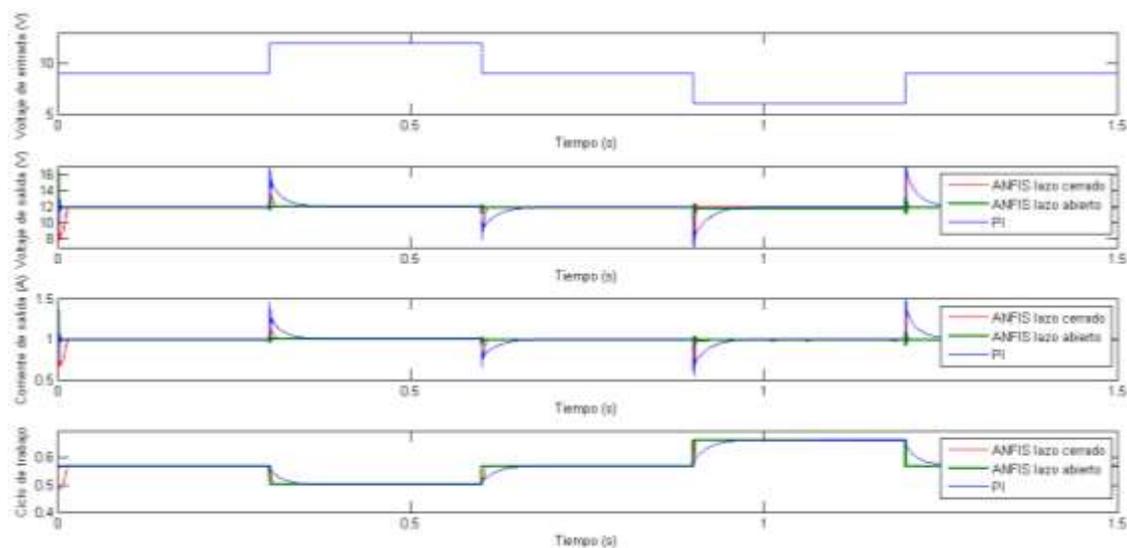


Figura 91. Comparación de desempeño de los tres controladores

El desempeño de los tres controladores ante variaciones en el voltaje de entrada son listados en la Tabla 5.

Tabla 5

Desempeño de los tres controladores ante variaciones en el voltaje de entrada

Resultados	Controlador ANFIS en lazo cerrado	Controlador ANFIS en lazo abierto	Controlador PI
Sobre impulso [%]	34.58	4.66	43.33
Error en estado estable [%]	0	0.08	0
Tiempo de establecimiento [seg]	35.5×10^{-3}	14×10^{-3}	126×10^{-3}

La supresión de las oscilaciones ayuda a mejorar la eficiencia general del convertidor. Como se muestra en la Figura 91, la comparación de los tres controladores en términos de voltaje de salida, corriente de salida y ciclo de trabajo; el controlador ANFIS muestra un mejor desempeño en términos de supresión de oscilaciones, minimización de sobre impulso y tiempo de establecimiento, en comparación con el controlador PI.

5.1.4. Respuesta ante cambio del voltaje de referencia

En la última prueba, la referencia del voltaje de salida varía aleatoriamente cada 0.3 segundos entre 5 y 15 voltios. Los resultados de la simulación son obtenidos para un rango de 2.1 segundos. La respuesta de voltaje del control en lazo abierto del controlador ANFIS, el control en lazo cerrado del controlador ANFIS y el control en lazo cerrado del controlador PI, se muestran en la Figura 92.

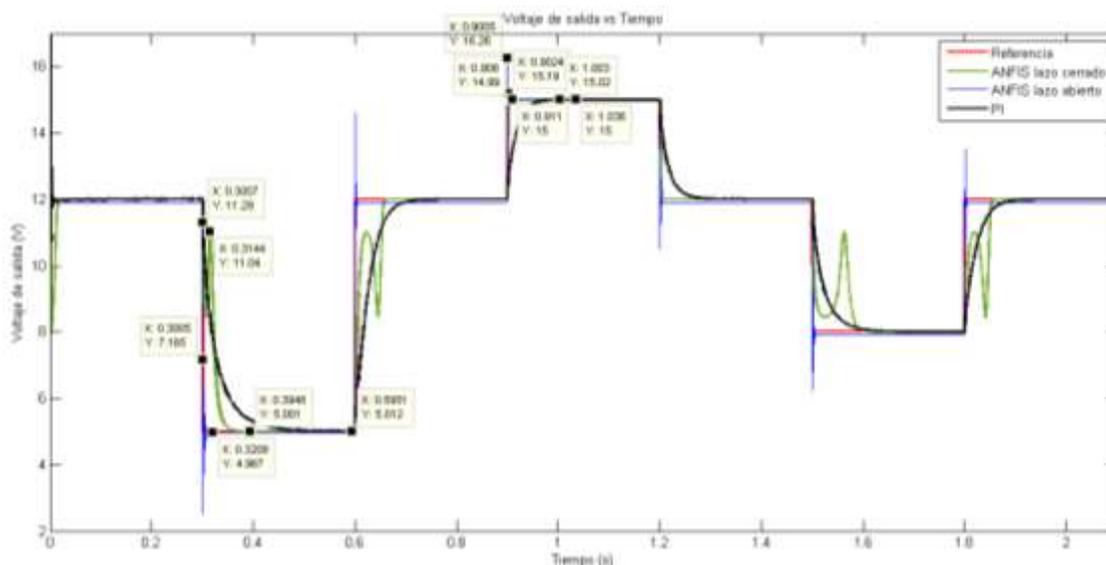


Figura 92. Resultado de simulación para el desempeño del voltaje de salida durante el arranque ante el cambio del voltaje de referencia

El desempeño de los tres controladores son listados en la Tabla 6 y 7.

Tabla 6

Desempeño de los tres controladores ante el cambio de voltaje de referencia de 12 a 5 voltios

Resultados	Controlador ANFIS en lazo cerrado	Controlador ANFIS en lazo abierto	Controlador PI
Sobre impulso [%]	120.8	43.3	125.8
Error en estado estable [%]	0.02	0.66	0.24
Tiempo de establecimiento [seg]	94.8×10^{-3}	20.8×10^{-3}	295.1×10^{-3}

De la simulación, el valor del error en estado estable es 0.02% en el controlador ANFIS en lazo cerrado, 0.66% en el controlador ANFIS en lazo abierto y 0.24% en el controlador PI. El valor del sobre impulso es 120.8% en el controlador ANFIS en lazo cerrado, 43.3% en el controlador ANFIS en lazo abierto y 125.8% en el controlador PI.

También se puede observar que el controlador ANFIS en lazo cerrado garantiza que la tensión de salida se establezca en un tiempo mínimo de 95 milisegundos.

Tabla 7

Desempeño de los tres controladores ante el cambio de voltaje de referencia de 12 a 15 voltios

Resultados	Controlador ANFIS en lazo cerrado	Controlador ANFIS en lazo abierto	Controlador PI
Sobre impulso [%]	1.26	8.4	0.13
Error en estado estable [%]	0	0.06	0
Tiempo de establecimiento [seg]	11×10^{-3}	8×10^{-3}	136×10^{-3}

De la simulación, el valor del error en estado estable es 0% en el controlador ANFIS en lazo cerrado, 0.06% en el controlador ANFIS en lazo abierto y 0% en el controlador PI. El valor del sobre impulso es 1.26% en el controlador ANFIS en lazo cerrado, 8.4% en el controlador ANFIS en lazo abierto y 0.13% en el controlador PI. También se puede observar que el controlador ANFIS en lazo cerrado garantiza que la tensión de salida se estabilice en un tiempo mínimo de 11 milisegundos.

En este trabajo el controlador inteligente basado en redes adaptativas ANFIS ofrece un mejor desempeño en el seguimiento del voltaje de referencia. La simulación demuestra que el controlador ANFIS posee una buena robustez.

CAPÍTULO VI

6. CONCLUSIONES Y RECOMENDACIONES

6.1. Conclusiones

En esta investigación se ha abordado los problemas de análisis y diseño del controlador neuro-difuso ANFIS para la identificación y control de un sistema dinámico no lineal de cuarto orden, como lo es, el convertidor dc-dc Zeta.

En este trabajo se ha realizado el análisis en detalle del convertidor dc-dc Zeta. El análisis incluye la obtención de la relación de conversión MCC (modo de conducción continua), el modelo de pérdidas de conducción, el modelo de pérdidas de conmutación, la relación de conversión MCD (modo de conducción discontinua). Para el diseño del controlador se desarrolló el modelo dinámico promediado no lineal del convertidor, así como también, el modelo promediado lineal. El modelo promediado lineal fue necesario para el diseño del controlador PI.

Se utilizó una simulación para evaluar las capacidades de robustez del controlador propuesto cuando ocurren variaciones de voltaje de entrada, resistencia de carga y durante la puesta en marcha. Un ejemplo de diseño del convertidor Zeta fue llevado a cabo para verificar los procedimientos de diseño de control presentados en esta tesis. La efectividad y robustez del sistema de control propuesto fue confirmado por los resultados de la simulación.

Los resultados de simulación muestran que el método propuesto es robusto y capaz de reducir el efecto de las perturbaciones externas tales como variaciones de voltaje de entrada y resistencia de carga. Además el controlador ANFIS propuesto ofrece mejores resultados en cuanto al sobre impulso, tiempo de establecimiento y error en estado estable, es decir, el control es adaptativo y posee una buena robustez.

6.2. Recomendaciones

Para obtener un buen desempeño al entrenar un sistema neuro-difuso ANFIS, se debe tener una estructura de diseño óptima. Esto involucra establecer el número y tipo de funciones de pertenencia para las entradas, que brinde el mejor mapeo de datos de entrada/salida del sistema a modelar.

Debido al escaso tiempo para el desarrollo de esta tesis no se ha podido llevar a cabo la implementación física de este convertidor. Se recomienda que para futuros trabajos, el convertidor dc-dc Zeta pueda ser fabricado experimentalmente en una placa de circuito impreso (PCB), para darle un enfoque más práctico a este trabajo

El sistema de control del convertidor puede ser mejorado a futuro, utilizando otras técnicas para la optimización de los parámetros de un sistema neuro-difuso. Estudios recientes han combinado las redes adaptativas con algoritmos genéticos (GA) u optimización por enjambre de partículas (PSO) para disminuir las oscilaciones y por tanto el sobre impulso en el voltaje de salida del convertidor.

Bibliografía

- Abraham, A. (2001). *Neuro Fuzzy Systems: State-of-the-art Modeling Techniques*. *School of Computing & Information Technology Monash University*.
- Antsaklis, J. (1990). Neural Networks in Control Systems. *IEEE Control Systems Magazine*, 3-5.
- Berrio, L., & Zuluaga, C. (2014). Smart Grid and solar photovoltaic energy as renewable energy source for the distributed generation in the global energy context. *Ingeniería y Desarrollo*, 369-396.
- Cheng, K., Hsu, C., Lin, C., Lee, T., & Li, C. (2007). Fuzzy–Neural Sliding-Mode Control for DC–DC Converters Using Asymmetric Gaussian Membership Functions. *IEEE Transaction on Industrial Electronics*, 1528-1536.
- Czogala, E., & Leski, J. (2000). Neuro-fuzzy intelligent systems. *Studies in Fuzziness and soft computing*.
- Deperlioglu, Ö., Ergün, U., & Gürakın, G. (2010). Design of ANFIS Controller for DC-DC Step-Down Converter. *Afyon Kocatepe University Journal of Science*, 1.
- Eashwar, V., Kalithasan, S., & Kandasamy, K. (2015). Application of zeta converter for automotive battery recharge. *Journal of Chemical and Pharmaceutical Sciences*, 219-221.
- El-Alfy, M., & Riaz, M. (2014). Full-Reference Predictive Modeling of Subjective Image Quality Assessment with ANFIS. *International Conference on Agents and Artificial Intelligence*, 8946, 298-300.
- Erickson, R., & Maksimovic, D. (2004). *Fundamentals of power electronics*. New Yor: Kluwer Academic Publishers.

- Flores, C. (2017, Julio). Análisis de un convertidor dc/dc destinado al almacenamiento híbrido de energía. Retrieved from http://oa.upm.es/48060/1/TFG_CRISTINA_RAMOS_FLORES.pdf
- Gasulla, M., Penella, M., & López, O. (2012). Método de seguimiento del punto de máxima potencia de paneles solares. *PCT - Universitat Politècnica de Catalunya*.
- González, L., Farfán, E., & Zamora, H. (2015). Diseño de un banco de pruebas para paneles solares fotovoltaicos, mediante un convertidor reductor - elevador. *Avances en ciencias e ingenierías*, C14-C19.
- Hameed, F., & Iqbal, K. (2016). ZETA Converter based charge controller for efficient use of solar energy in street lighting system. *International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering*, 5, 1122.
- Jang, J. (1993). ANFIS: adaptive-network-based fuzzy inference system. *IEEE Trans. Syst. Man Cybern.*, 665–685.
- Jang, J., & Sun, C. (1995). Neuro-fuzzy modeling and control. *Proceedings of the IEEE*, 378-406.
- Jang, J., Sun, C., & Mizutani, E. (1997). *Neuro-Fuzzy and Soft Computing: A Computational Approach to Learning and Machine Intelligence*. New Jersey: Prentice Hall.
- Kosko, B. (1992). Neural networks and fuzzy systems: A dynamical system approach to machine intelligence. *Prentice Hall*.
- Lee, C. (1990). Fuzzy Logic in control systems: fuzzy logic controller-part1. *IEEE Transactions on Systems, Man, and Cybernetics*, 404-418.
- Lopez, M., Vicuna, L., Castilla, M., Gaya, P., & Lopez, O. (2004). Current distribution control design for paralleled DC/DC converters using sliding mode control. *IEEE Transactions on Industrial Electronics*, 51, 419-428.

- Mamdani, E. &. (1975). An experiment in linguistic synthesis with a fuzzy logic controller. *International Journal of Man-Machine Studies*, 419-435.
- Matui, M. (2012). *Design and analysis of neural fuzzy based dc-dc converter controller optimized with swarm intelligence. (Tesis de maestría, Jomo Kenyatta University of Agriculture and Technology)*. Retrieved from <http://ir.jkuat.ac.ke/bitstream/handle/123456789/1366/Kanai%2C%20%20Michael%20Matui-%20Msc%20Electrical%20and%20Electronic%20Engineering-2012.pdf?sequence=1&isAllowed=y>
- Mohamad, M. A. (2012, Julio). *Voltage tracking of a dc-dc buck converter using neural network control. (Tesis de maestría, Faculty of Electrical and Electronic Engineering Universiti Tun Hussein Onn Malaysia)*. Retrieved from http://eprints.uthm.edu.my/2899/1/MOHAMAD_ADHAR_BIN_MOHAMAD_NARSAR DIN_1.pdf
- Nauck, D., Klawon, F., & Kruse, R. (1997). Foundations of Neuro-Fuzzy Systems.
- Neethu, R., Singh, A., & Purushothaman, D. (n.d.). Fuzzy Controllers for Boost DC-DC Converters. *Journal of Electronics and Communication Engineering*, 12-19.
- Ronco, E., & Gawthrop, P. (1997). Neural networks for modelling and control. *Centre for System and Control of University of Glasgow*.
- Takagi, T. &. (1985). Fuzzy identification of systems and its applications to modeling and control. *. IEEE Transactions on Systemms, Man, and Cybernetics*, 116-132.
- Tsukamoto, Y. (1979). An approach to fuzzy reasoning method. *Advances in fuzzy set theory and applications*, 137-149.

- Utomo, W., Bakar, A., Ahmad, M., Taufik, T., & Heriansyah, R. (2011). Online Learning Neural Network Control of Buck-Boost Converter. *Eighth International Conference on Information Technology: New Generations*.
- Utomo, W., Haron, Z., Bakar, A., Ahmak, M., & Taufik. (2011). Voltage Tracking of a DC Buck-Boost Converter Using Neural Network Contro. *International Journal of Computer Technology and Electronics Engineering (IJCTEE)*, 108-113.
- Ying, H. (2000). Fuzzy Control and modeling: Analytical foundations and applications. *IEEE Press Series on Biological Engineering*.
- Zadeh, L. (1965). Fuzzy sets. *Information and Control*, 338-353.
- Zhang, S. A. (2011). A New Type of Adaptive Neural Network Fuzzy Controller in the Double Inverted Pendulum System. *Artificial Intelligence and Computational Intelligence*, 7003.