

Diseño de una estrategia de control basada en el control predictivo generalizado aplicado a inversores

fotovoltaicos para zonas aisladas

Ñauñay Puente, Diego Fernando

Vicerrectorado de Investigación, Innovación y Transferencia de Tecnología

Centro de Posgrados

Maestría de Investigación en Electrónica

Trabajo de titulación, previo a la obtención del título de Magíster en Electrónica, Mención: Automática

Ing. Ayala Taco, Jaime Paúl, PhD.

23 de junio de 2022



Tesis_GPC_Inversor_TNPC_copyleaks.pdf

Scanned on: 23:33 June 22, 2022 UTC



Identical Words	94
Words with Minor Changes	2
Paraphrased Words	29
Omitted Words	0





Vicerrectorado de Investigación, Innovación y Transferencia de Tecnología

Centro de Posgrados

Certificación

Certifico que el trabajo de titulación: "**Diseño de una estrategia de control basada en el control predictivo generalizado aplicado a inversores fotovoltaicos para zonas aisladas**" fue realizado por el señor **Ñauñay Puente, Diego Fernando;** el mismo que cumple con los requisitos legales, teóricos, científicos, técnicos y metodológicos establecidos por la Universidad de las Fuerzas Armadas ESPE, además fue revisado y analizado en su totalidad por la herramienta de prevención y/o verificación de similitud de contenidos; razón por la cual me permito acreditar y autorizar para que se lo sustente públicamente.

Sangolquí, 23 de junio de 2022

Firma:

Ing. Ayala Taco, Jaime Paúl, PhD. Director C.C.: 1709434243

.....



Vicerrectorado de Investigación, Innovación y Transferencia de Tecnología

Centro de Posgrados

Responsabilidad de Autoría

Yo Ñauñay Puente, Diego Fernando, con cédula de ciudadanía n°1719702183, declaro que el contenido, ideas y criterios del trabajo de titulación: Diseño de una estrategia de control basada en el control predictivo generalizado aplicado a inversores fotovoltaicos para zonas aisladas es de mí autoría y responsabilidad, cumpliendo con los requisitos legales, teóricos, científicos, técnicos y metodológicos establecidos por la Universidad de las Fuerzas Armadas ESPE, respetando los derechos intelectuales de terceros y referenciando las citas bibliográficas.

Sangolquí, 23 de junio de 2022

Firma

.....

Nauñay Puente, Diego Fernando C.C.: 1719702183



Vicerrectorado de Investigación, Innovación y Transferencia de Tecnología

Centro de Posgrados

Autorización de Publicación

Yo **Nauñay Puente, Diego Fernando**, con cédula de ciudadanía n°1719702183, autorizo a la Universidad de las Fuerzas Armadas ESPE publicar el trabajo de titulación: **Diseño de una estrategia de control basada en el control predictivo generalizado aplicado a inversores fotovoltaicos para zonas aisladas** en el Repositorio Institucional, cuyo contenido, ideas y criterios son de mi responsabilidad.

Sangolquí, 23 de junio de 2022

Firma

Ñauñay Puente, Diego Fernando C.C.: 1719702183

Dedicatoria

Dedico esta tesis en primer lugar a Dios por derramar siempre bendiciones en mi vida personal y académica. A mis padres, por siempre ser un ejemplo de vida y por apoyarme incondicionalmente a alcanzar mis metas y objetivos personales. De igual manera, quiero dedicar esta tesis a mi novia Stephanie por toda su compresión y su apoyo incondicional durante el transcurso de mis estudios de maestría. Por último, quiero dedicar este logro a toda mi familia y amigos por siempre apoyarme y brindarme su mano incondicional en todo momento.

Atentamente,

Diego.

Sangolquí, 23 de junio de 2022

Agradecimiento

Agradezco a la Universidad de las Fuerzas Armadas ESPE, y a su centro de estudios de posgrado, por brindarme la oportunidad de ser parte de su programa de becas de estudios de maestrías en investigación y financiar mis estudios de posgrado. Agradezco al Ing. Paúl Ayala, PhD., director y principal colaborador de este proyecto de tesis, quien con su conocimiento y enseñanza me ha guiado durante todo este proceso de investigación y me ha permitido culminar con existo esté trabajo de tesis. Agradezco al Ing. Diego Arcos, PhD., director del programa de maestría por el apoyo y confianza puestas en mi persona. Agradezco al grupo de investigación PROCONET de la Universidad de las Fuerzas Armadas por su apoyo durante el desarrollo de esta tesis. De igual manera, agradezco a los demás profesores que conforman el programa de Maestría de Investigación en Electrónica quienes supieron transmitir su conocimiento de una manera ética y profesional. Asimismo, quiero agradecer a Dios por siempre brindarme colmarme de bendiciones a lo largo de mi vida personal y profesional, por permitirme ser mejor persona cada día e indicarme el camino hacia el bien común. Agradezco a mis padres que siempre me han inculcado la perseverancia y la determinación de conseguir mis metas a lo largo de mi vida académica y personal, ellos han sido un apoyo incondicional a lo largo de toda mi vida y el sustento de mis logros. Finalmente, quiero agradecer a mi novia Stephanie por todas sus palabras de aliento, su apoyo en todo momento, y en impulsarme a conseguir todos los objetivos que me he propuesto.

Atentamente,

Diego.

Sangolquí, 23 de junio de 2022

Índice de Contenido

Certificación	3
Responsabilidad de Autoría	4
Autorización de Publicación	5
Dedicatoria	6
Agradecimiento	7
Índice de Contenido	8
Índice de Tablas	
Índice de Figuras	
Resumen	
Abstract	
Introducción	
Antecedentes	
Revisión del Estado del Arte	20
Formulación del Problema y Justificación	26
Hipótesis de la Investigación	28
Objetivo General	29
Objetivos Específicos	29
Metodología de Investigación	29
Marco Teórico	
Convertidores DC/AC	
Clasificación por la Fuente de Alimentación	
Inversores con Fuente de Corriente (CSI)	
Inversores con Fuente de Impedancia (ZSI)	
Inversores con Fuente de Voltaje (VSI)	

Clasificación a partir de su Modo de Operación	34
Inversores con Conexión a la Red	34
Inversores en Modo Aislado.	35
Clasificación por el Número de Niveles de Voltaje	35
VSI de Dos Niveles	35
VSI Multinivel	35
VSI con Sujeción de Punto Neutro	
VSI NPC Tipo T	
Modulación por Ancho de Pulso	40
PWM de un VSI de Dos Niveles	41
PWM de un VSI Tipo T	42
Filtros Pasivos para Convertidores DC/AC	43
Transformada de Clarke y Park	45
Generador de Señal Ortogonal	46
Control Predictivo Generalizado	47
Propuesta de Solución	50
Metodología	50
Modelamiento del Sistema	51
Dimensionamiento del Filtro LC	53
Parámetros de Control	54
Simulación	59
Inversor 3L NPC Tipo T	59
Filtro LC	59
Carga del Sistema	60
Generador de Señal Ortogonal	60

Transformada de Park	61
Controlador GPC	62
Modulador de 3L	64
Lazo de Control	64
Implementación del Sistema	65
Implementación del Controlador en el DSP	66
Configuración General del DSP	66
Configuración del Módulo ADC	67
Configuración de la Entrada y Salida Digital	68
Configuración de las Salidas EPWM	68
Consideración en el Modulador	70
Implementación del Controlador PI para un VSI de Tipo T	73
Implementación del Controlador GPC para un VSI de 2L	75
Implementación de las Plantas en el Hardware in the Loop	75
Resultados	78
Resultados Alcanzados en la Simulación del Sistema VSI NPC Tipo T Controlado por GPC	79
Resultados para Diferentes Escenarios de Carga	79
Resultados frente a Perturbaciones de Carga	81
Ancho de Banda del Controlador GPC	84
Resultados para Diferentes Escenarios de Carga en Hardware-in-the- Loop	85
Escenario 1: Cargas Resistivas	86
Carga Resistiva de 5.5 Ω	86
Carga Resistiva de 1000 $oldsymbol{\Omega}$	90
Escenario 2: Cargas Resistivo-Inductivas	94
Carga 50 $oldsymbol{\Omega}$ – 20 mH	94

Carga 50 Ω – 50 mH	98
Escenario 3: Cargas No Lineales Basadas en un Rectificador con Salida RC	
Carga No Lineal 200 Ω – 330 μ F	
Carga No Lineal 100 Ω – 330 μ F	
Resultado Frente a Perturbaciones de Carga en Hardware-in-the-Loop	111
Escenario 1: Perturbación Ocasionada por una Carga Resistiva	111
Escenario 2: Perturbación Ocasionada por una Carga RL	114
Escenario 3: Perturbación Ocasionada por una Carga No Lineal	116
Resumen de Resultados	118
Conclusiones y Trabajos Futuros	126
Conclusiones	126
Aporte al Estado del Arte	130
Recomendaciones y Trabajos Futuros	131
Referencias	133
Apéndices	140

Índice de Tablas

Tabla 1. Estados de conmutación y voltajes de salida del inversor T-NPC 40
Tabla 2. Principales cargas en zonas aisladas53
Tabla 3. Detalle de los parámetros y de los componentes del VSI 3L NPC tipo T55
Tabla 4. Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas resistivas
Tabla 5. Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas resistivo-inductivas
Tabla 6. Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas no lineales80
Tabla 7. Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas no lineales84
Tabla 8. Resumen de resultados del funcionamiento de cada sistema con respecto a cargas resistivas 118
Tabla 9. Resumen de resultados del funcionamiento de cada sistema con respecto a cargas RL121
Tabla 10. Resumen de resultados del funcionamiento de cada sistema con respecto a cargas NL 123

Índice de Figuras

Figura 1. Topología del inversor fotovoltaico 3L-T-NPC propuesto con un filtro LC	31
Figura 2. Esquema de control basado en el GPC para un inversor 3L-T-NPC	31
Figura 3. Topología de un inversor monofásico de medio puente con fuente de voltaje	34
Figura 4. Formas de onda de un inversor monofásico de dos niveles con fuente de voltaje	36
Figura 5. Topologías de convertidores AC/DC multinivel	37
Figura 6. Forma de la onda del voltaje de salida de un VSI de tres niveles	38
Figura 7. Configuración NPC tipo T	39
Figura 8. Estados de conmutación y vías de conducción del convertidor T-NPC	40
Figura 9. Señales de control de un modulador PWM bipolar aplicado a un VSI de dos niveles	42
Figura 10. Señales de control de un modulador PWM unipolar aplicado a un VSI T-NPC	43
Figura 11. Filtro de segundo orden LC	44
Figura 12. OSG basado en un filtro de segundo orden	46
Figura 13. Lazo de control basado en el GPC propuesto para el VSI 3L NPC tipo T	50
Figura 14. Representación esquemática del sistema VSI 3L NPC tipo T	51
Figura 15. Comportamiento del sistema para diferentes valores de los parámetros del GPC	56
Figura 16. Curvas de control basadas en el GPC para el sistema VSI 3L NPC tipo T	58
Figura 17. Implementación del VSI 3L NPC tipo T en Simulink	59
Figura 18. Implementación del filtro LC en Simulink	60
Figura 19. Representación de la carga en Simulink	60
Figura 20. Implementación del OSG en Simulink a partir de dos filtros de primer orden	61
Figura 21. Implementación de la transformada de Park en Simulink	61
Figura 22. Diagrama de flujo del algoritmo de detección de cruce por cero	62
Figura 23. Implementación del controlador GPC en Simulink	63

Figura 24. Diagrama de flujo del algoritmo de control GPC63
Figura 25. Implementación del modulador en Simulink64
Figura 26. Diagrama de bloques del sistema de control65
Figura 27. Configuración del módulo ADC68
Figura 28. Configuración del módulo EPWM70
Figura 29. Diagrama de flujo del algoritmo que permite generar la señal del oscilador71
Figura 30. Etapa de control basado en GPC con un oscilador generado por algoritmo72
Figura 31. Esquema de implementación del sistema de control basado en GPC para un VSI tipo T en el
DSP
Figura 32. Diagrama de flujo del algoritmo de control basado en GPC para un VSI tipo T embebido en el
DSP
Figura 33. Etapa de control basado en PI para un VSI de tipo T74
Figura 34. Diagrama de flujo del algoritmo de control PI74
Figura 35. Etapa de control basado en GPC para un VSI de 2L75
Figura 36. Implementación de los VSIs de 3L NPC tipo T y 2L en el HIL Control Center76
Figura 37. Diagrama de flujo de la interfaz HMI implementada en Typhoon HIL
Figura 38. Esquema de las cargas de prueba para los tres sistemas implementados78
Figura 39. Respuesta del sistema de control GPC frente a una perturbación de carga resistiva81
Figura 40. Respuesta del sistema de control GPC frente a una perturbación de carga RL
Figura 41. Respuesta del sistema de control GPC frente a una perturbación de carga no lineal83
Figura 42. Forma de onda del voltaje $oldsymbol{ u} o$ con una carga de 5.5 Ω 86
Figura 43. Medición externa de la forma de onda del voltaje $oldsymbol{vo}$ con una carga de 5.5 Ω
Figura 44. Estado transitorio del voltaje $oldsymbol{vo}$ en el encendido de los sistemas con una carga de 5.5 Ω 88
Figura 45. THD en cada sistema con una carga de 5.5 Ω88

Figura 46. FFT de la señal de voltaje $oldsymbol{vo}$ en cada sistema con una carga de 5.5 Ω	89
Figura 47. Forma de onda del voltaje $oldsymbol{vo}$ con una carga de 1000 Ω	90
Figura 48. Medición externa de la forma de onda del voltaje $oldsymbol{vo}$ con una carga de 1000 Ω	91
Figura 49. Estado transitorio del voltaje $oldsymbol{vo}$ en el encendido de los sistemas con una carga de 5.5 Ω	92
Figura 50. FFT de la señal de voltaje $oldsymbol{vo}$ en cada sistema con una carga de 1000 Ω	93
Figura 51. THD en cada sistema con una carga de 1000 Ω	93
Figura 52. Forma de onda del voltaje $oldsymbol{vo}$ con una carga RL de 50 $oldsymbol{\Omega}$ – 20 mH	94
Figura 53. Medición externa de la forma de onda del voltaje $ u o$ con una carga RL de 50 Ω – 20 mH	95
Figura 54. Estado transitorio del voltaje $ u o$ en el encendido de los sistemas con una carga RL de 50 Ω	-20
mH	96
Figura 55. FFT de la señal de voltaje $ u o$ en cada sistema con una carga RL de 50 Ω –20 mH	97
Figura 56. THD en cada sistema con una carga RL de 50 Ω –20 mH	97
Figura 57. Forma de onda del voltaje $oldsymbol{vo}$ con una carga RL de 50 $oldsymbol{\Omega}$ – 50 mH	98
Figura 58. Medición externa de la forma de onda del voltaje $ u o$ con una carga RL de 50 Ω – 50 mH	99
Figura 59. Estado transitorio del voltaje $ u o$ en el encendido de los sistemas con una carga RL de 50 $m \Omega$	-50
mH	100
Figura 60. FFT de la señal de voltaje $ u o$ en cada sistema con una carga RL de 50 Ω –50 mH	101
Figura 61. THD en cada sistema con una carga RL de 50 Ω –50 mH	102
Figura 62. Forma de onda del voltaje $ u o$ con una carga NL basada en un rectificador RC de 200 Ω – 33	30
μF	103
Figura 63. Medición externa de la forma de onda del voltaje $oldsymbol{vo}$ con una carga NL con RC de 200 Ω - 3	30
μF	104
Figura 64. Transitorio del voltaje $ u o$ en el encendido de los sistemas con una carga NL RC de 200 Ω –	330
μF	105

Figura 65. FFT de la señal de voltaje $ u o$ en cada sistema con una carga NL RC de 200 Ω - 330 μ F 106
Figura 66. THD en cada sistema con una carga NL RC de 200 Ω - 330 μ F
Figura 67. Forma de onda del voltaje $ u o$ con una carga NL basada en un rectificador RC de 100 Ω – 330
μF107
Figura 68. Medición externa de la forma de onda del voltaje $oldsymbol{vo}$ con una carga NL con RC de 100 Ω - 330
μF108
Figura 69. Transitorio del voltaje $ u o$ en el encendido de los sistemas con una carga NL RC de 100 Ω – 330
μF109
Figura 70. FFT de la señal de voltaje $ u o$ en cada sistema con una carga NL RC de 100 Ω - 330 μ F110
Figura 71. THD en cada sistema con una carga NL RC de 100 Ω - 330 μ F
Figura 72. Respuesta de los tres sistemas frente a una perturbación de carga R de 20 Ω 112
Figura 73. Medición externa de la respuesta de los tres sistemas frente a una perturbación de carga de
20 Ω
Figura 74. Respuesta de los tres sistemas frente a una perturbación de carga RL de 50 Ω – 20 mH 114
Figura 75. Medición externa de la respuesta frente a una perturbación de carga RL de 50 Ω – 20 mH 115
Figura 76. Respuesta de los tres sistemas frente a una perturbación de carga NL de 200 Ω y 330 μ F 116
Figura 77. Medición externa de la respuesta frente a una perturbación de carga NL de 200 Ω y 330 μ F117
Figura 78. Comparación del THD entre el proceso de simulación e implementación para cargas resistivas
Figura 79. Comparación del THD entre los tres sistemas implementados para cargas resistivas120
Figura 80. Comparación del THD entre el proceso de simulación e implementación para cargas RL 121
Figura 81. Comparación del THD entre los tres sistemas implementados para cargas RL122
Figura 82. Comparación del THD entre el proceso de simulación e implementación para cargas NL 124
Figura 83. Comparación del THD entre los tres sistemas implementados para cargas NL

Resumen

La constante evolución tecnológica e industrial ha provocado un aumento en la demanda de energía eléctrica. Sin embargo, se ha demostrado que las fuentes de energía basadas en carbono no son sustentables. Por esta razón, las energías renovables surgen como una fuente energética alternativa frente a esta demanda. A pesar de esto, fuentes de energía renovable como la fotovoltaica, producen energía en corriente directa, no obstante, la mayor parte de cargas están diseñadas para operar con una alimentación de corriente alterna. En este sentido, es necesario la utilización de convertidores DC/AC y de metodologías de control que permitan generar energía de alta calidad a partir de estas fuentes renovables. En este contexto, esta tesis se enmarca en el estudio del control predictivo generalizado (GPC), el cual es parte del control por modelo (MPC) de conjunto de control continuo, aplicado a convertidores DC/AC multinivel en una topología tipo T. La inserción de topologías multinivel permite generar voltajes y corrientes con menor contenido armónico que las configuraciones de dos niveles. Asimismo, el control GPC permite alcanzar mayores horizontes de predicción que los algoritmos MPC tradicionales sin que exista un aumento exponencial en el costo computacional debido a su implementación. Así, esta tesis propone una estrategia de control basada en GPC aplicada a un inversor NPC tipo T monofásico para zonas aisladas. Asimismo, se presentará el proceso de diseño e implementación del controlador en un DSP, mientras que el convertidor será implementado en Hardwarein-the-Loop. De esta manera, se validará experimentalmente el sistema de control propuesto frente a tres escenarios de cargas. El primero considerando cargas resistivas, el segundo con cargas RL y finalmente, el tercero con cargas no lineales basadas en un rectificador de onda con carga RC.

Palabras Clave: inversores multinivel, control predictivo generalizado, convertidores dc/ac, hardware-in-the-loop, procesador digital de señales.

Abstract

The constant technological and industrial evolution has led to an increase in the demand for electrical energy. However, it has been demonstrated that carbon-based energy sources are not sustainable. For this reason, renewable energies have emerged as an alternative energy source against this demand. However, renewable energy sources, such as photovoltaic energy, produce energy in direct current, but most loads are designed to operate with an alternating current power supply. In this sense, it is necessary to use DC/AC converters and control methodologies that allow the generation of high-quality energy from these renewable sources. In this context, this thesis is focused on the study of generalized predictive control (GPC), which is part of the continuous control set model predictive control (CCS-MPC) applied to multilevel DC/AC converters in a T-type topology The insertion of multilevel topologies allows the generation of voltages and currents with lower harmonic content than traditional two-level configurations. Likewise, GPC control allows reaching longer prediction horizons than traditional MPC algorithms without an exponential increase in the computational cost due to its implementation. Thus, this thesis proposes a GPC-based control strategy applied to a single-phase T-type NPC inverter for isolated zones. In this way, the design and implementation process of the controller in a DSP will be presented, whereas the converter will be implemented in Hardware-in-the-Loop. The proposed control system will be experimentally validated against three load scenarios. The first one considering resistive loads, the second one considering RL loads and finally, the third one considering non-linear loads based on a RC wave rectifier.

Keywords: multilevel inverters, generalized predictive control, dc/ac converters, hardware-inthe-loop, digital signal processor.

Introducción

Antecedentes

El continuo desarrollo económico e industrial a nivel mundial ha involucrado el aumento progresivo en el consumo eléctrico. Sin embargo, el uso desmedido de fuentes de energía basadas en recursos fósiles, ha generado varios aspectos negativos, catalogando a esta fuente de energía como costosa, insegura, inadecuada y generadora de alta contaminación ambiental [1]. En este contexto, las fuentes de energía renovable (RES) se han convertido en una alternativa atractiva para la generación de energía eléctrica, pues requieren de bajo mantenimiento, emiten pequeñas cantidades de gases de invernadero y son de menor costo en comparación a las fuentes tradicionales de energía [2].

Según la Agencia Internacional de Energía, las RES cubrirán el 80% del crecimiento de la demanda mundial de electricidad proyectada hasta el 2030 [3]. En este contexto, la energía solar y la energía eólica son consideradas como las más importantes RES. No obstante, la energía solar fotovoltaica (PV) presenta algunas ventajas con respecto a la energía eólica en función de los costos de instalación y de mantenimiento [4]. Esto ha provocado que, en la última década, el costo de la energía PV se reduzca drásticamente y la ha convertido en una fuente más económica y atractiva para la mayoría de países a comparación de las centrales de gas y carbón. En función de las características mencionadas anteriormente, la energía PV se vuelve el principal motor de crecimiento energético y un área de interés para la investigación científica [3].

Tecnológicamente, la energía PV genera electricidad en corriente continua (DC), sin embargo, la mayoría de cargas domésticas e industriales, al igual que la transmisión eléctrica, requieren de corriente alterna (AC), por esta razón, los sistemas fotovoltaicos necesitan de convertidores DC-AC. Estos dispositivos, también conocidos como inversores de potencia, permiten la regulación de la tensión de enlace DC y gestionan el flujo de potencia activa y reactiva entre el sistema fotovoltaico y la carga [2], [5]. Por un lado, los sistemas de inversión fotovoltaica pueden estar conectados a la red, en este caso, la

19

potencia generada es transmitida directamente a la red principal de energía. Por otro lado, pueden funcionar de forma autónoma o aislada para alimentar a una carga o cualquier equipo que requiera una fuente AC o DC [6].

En la actualidad, no sólo se busca incrementar la generación a partir de energías limpias, sino también conseguir alta eficiencia energética, mejorar la calidad de energía, disminuir perdidas en la transmisión y disminuir costos al usuario [7]. Estas necesidades se han podido solventar gracias a la evolución tecnológica constante y a la implementación de nuevas técnicas de control más eficientes. Por un lado, la continua evolución de la electrónica de potencia y de los semiconductores han conducido a varios avances en la conversión de potencia. Por otro lado, el desarrollo de procesadores más rápidos han permitido ejecutar técnicas de control más complejas, más avanzadas y más sofisticadas en cuestión de una fracción de segundo en dichos convertidores [8].

Una de estas técnicas, es el algoritmo de control predictivo por modelo (MPC), el cual ha ganado gran popularidad en los sistemas de conversión de potencia [6]. El funcionamiento de este algoritmo de control se basa en el uso de un modelo que define el sistema para predecir el comportamiento futuro de las variables controladas, y a su vez, el controlador utiliza esta información para obtener la acción de control óptima de acuerdo con un criterio de optimización predefinido [9]. Las características de usar un MPC en inversores de potencia se enmarcan en la posible ausencia de modulador, la posibilidad de optimización en línea, menor complejidad en inversores de bajo nivel, y la posibilidad de inclusión de restricciones [8]. Por esta razón, el estudio de control predictivo aplicado a convertidores de potencia se convierte en un campo altamente nuevo, que busca mejorar la calidad energética mediante el estudio de este algoritmo aplicado a diferentes topologías de convertidores de potencia.

Revisión del Estado del Arte

Existen varias topologías de inversores aplicados en las RES. Sin embargo, en la última década, los inversores multinivel se han vuelto más populares y atractivos en los sistemas de inversión fotovoltaica debido principalmente a la mejora de la calidad y eficiencia de la energía producida [10]. En efecto, existen dos topologías de tres niveles (3L) mayormente utilizadas en sistemas de inversión PV: los inversores con sujeción al punto neutro (NPC) y los inversores de puente H en cascada (CHB) [11], [12]. Entre estas dos topologías, se ha demostrado que el NPC posee menos pérdidas que el CHB [13]. Además, al ser comparado el 3L-NPC frente a una topología de dos niveles, produce menos distorsión armónica total (THD) en la salida de voltaje, mayor eficiencia y mejor calidad en las ondas de salida del sistema de inversión PV. Sin embargo, existen varias configuraciones pertenecientes a este tipo de inversores, en donde la configuración Conergy NPC, también conocida como NPC tipo T, presenta mayor eficiencia, así como también, menor cantidad y mejor distribución de perdidas por conducción y conmutación [13]. Esto se debe a que las pérdidas de conducción dobles de los interruptores interiores, propias de la topología, compensan la distribución desigual de las pérdidas, ya que en los estados activos sólo conmuta un interruptor, por lo que las pérdidas de conducción se reducen y las pérdidas totales son menores en comparación a las topologías convencionales [13]. Por otra parte, la técnica MPC aplicada en convertidores DC-AC se ha vuelto muy atractiva, es así que, a partir de la investigación realizada en [6], se analizaron varios métodos de control aplicados a inversores PV, como el integral proporcional (PI), el resonante proporcional (PR), el dead beat (DB) y el MPC, y se llegó a la conclusión que el MPC presenta el mejor rendimiento en estado estacionario, una respuesta mucho más rápida en estado transitorio y una THD de 1.48% menor que el del resto de controladores. Por esta razón, a continuación, se presenta un análisis del estado del arte sobre los controladores MPC aplicados a los inversores T-NPC.

Se pueden diferenciar dos familias de MPC en la literatura: por conjunto de control finito (FCS-MPC), en los cuales se generan los vectores de control, y por conjunto de control continuo (CCS-MPC), en los cuales se requieren obligatoriamente un modulador y una frecuencia fija de conmutación [14]. La mayor parte de investigaciones del MPC aplicados en inversores 3L-T-NPC se centra en el FCS-MPC conectados a la red, el cual utiliza un número finito de estados de conmutación para predecir todos los comportamientos futuros factibles del convertidor y seleccionar el estado de conmutación óptimo, sin embargo, presenta un gran inconveniente al no tener una frecuencia de conmutación fija, alto costo computacional y un complicado ajuste de los factores de ponderación, en especial en inversores multinivel debido al aumento del número de vectores de tensión [15]. Frente a esta problemática, en [16] se utilizó un control DB adicional para generar los vectores de voltaje referencial en un inversor trifásico T-NPC conectado a la red, los vectores que no aportaban controlabilidad al sistema no fueron tomados en cuenta en la función de costo, por lo que se proporcionó tan solo tres vectores funcionales frente a un total de 27 originales, lo cual ahorró un 46.7% en el tiempo de cálculo, no obstante, se obtuvo un 5.01% de THD en la corriente en estado estable. El mismo autor, en [17] realizó un estudio similar enfocado a un inversor monofásico T-NPC conectado a la red, con la diferencia de la implementación de una frecuencia de conmutación fija y la reducción de la cantidad de vectores de voltaje para el control. Como resultado, se obtuvo 3.54% de THD en el mejor caso tan solo con un filtro inductivo de salida. En [18] se propuso un cambio en la función de costo cuyo principal objetivo fue reducir el número de divisiones y también se optimizó la metodología en cuatro etapas de búsqueda lo que permitió la disminución del costo computacional. Se logró alcanzar un 3.1% de THD en corriente, y se logró disminuir a un 26.4% en el tiempo de cálculo comparado con un MPC de corriente estándar, sin embargo, el autor señala que las pérdidas de conducción se incrementaron debido a la alta frecuencia variable que se obtuvo. En tanto, la investigación desarrollada en [19] agregó un vector adicional para minorar la elevada magnitud de la tensión en modo común y las ondulaciones de corriente, también se implementó una función de costo que involucra el concepto de la media geométrica la cual evalúa esta distancia en vez de buscar la más cercana como se hace en el algoritmo FCS-MPC tradicional, lo que permitió disminuir la carga computacional al reclasificar los vectores candidatos en vectores básicos parciales, adicionalmente, se analizó tanto una optimización en línea como una fuera de línea. No

obstante, el autor señaló que esta técnica no puede ser aplicada en modulaciones pequeñas debido a que al eliminar vectores candidatos no existe información suficiente para lograr un correcto control, lo que produjo un aumento en el porcentaje de THD de la corriente generada y una caída en la calidad energética, en tanto que, los mejores resultados se obtuvieron fuera de línea pues permitieron tener unos ciclos adicionales para generar los vectores de control. Mientras que, en [20] se propuso utilizar vectores de voltaje múltiples que permitieron mantener una frecuencia de conmutación fija, también se eliminaron los factores de peso para equilibrar el voltaje de punto neutro mediante la implementación de vectores redundantes. Se consiguió disminuir el costo computacional a partir de vectores de voltaje de referencia, puesto que los vectores de voltaje cercanos a estos fueron utilizados en el proceso de optimización. Sin embargo, se consigue una mejor THD cuando se aumenta el tamaño de segmentos en los vectores de voltaje. Por último, en [21] se estudió una metodología para la eliminación selectiva de los armónicos de baja frecuencia en corriente producidos por el inversor. Como resultado, el algoritmo MPC propuesto logró la mitigación de gran parte de los armónicos seleccionados, presentó una respuesta dinámica bastante rápida.

En cuanto a CCS-MPC, su principal característica es que utiliza un modulador y una frecuencia fija. Acerca de este tipo de controlador, en [22] se realizó el diseño de un controlador MPC modulado, en donde la frecuencia de conmutación es fija y la optimización se realiza sobre el voltaje y la corriente, sin embargo, la función de costo transduce estos valores en función del ciclo de trabajo. Esta metodología se aplicó a un inversor T-NPC trifásico con un filtro L y se obtuvo un 3.71% de THD en corriente. Otro algoritmo de control perteneciente al CCS-MPC es el control predictivo generalizado (GPC) el cual se basa en un modelo de función de transferencia del sistema, que incluye un polinomio de perturbación filtrado que actúa como observador de Luenberger, cuyos coeficientes definen su ganancia y mejoran la inmunidad del sistema de control al ruido de medición. Esta técnica utiliza una función de costo cuadrática con la dinámica de error y control como términos de entrada, una frecuencia de conmutación fija, su procedimiento de diseño es sistemático y requiere de bajo costo computacional [23]. Las investigaciones encontradas en el estado del arte no involucran el uso de esta metodología de control sobre los inversores 3L-T-NPC, sin embargo, se analizará los estudios de las diferentes topologías de inversores controladas mediante el GPC. En este sentido, la investigación realizada en [24] compara un FCS-MPC con un GPC aplicado a inversor con estructura B4 que controlan la potencia generada hacia la red y concluye que el control GPC de corriente es de estructura simple, altamente robusto, de bajo costo computacional y mejoró el THD frente a un FCS-MPC. Mientras en [25] y [26] se realizó una aproximación al diseño de un sistema de inversión fotovoltaica monofásica conectado a la red, en donde se controla la corriente mediante un GPC. Por un lado, en [25] los resultados parciales generaron 1.85% de THD en estado estable y en estado transitorio, frente a perturbaciones de carga, se pudo observar que el controlador GPC se estabilizó en 0.2s, lo que mejoró el tiempo con respecto a un controlador PI. Por otro lado, los resultados parciales de [26] presentan una respuesta más rápida frente a perturbaciones de carga que en [25] debido a que el sistema no es identificado en línea, no obstante, no presenta un análisis de la calidad de energía producida. Al contrario, en [27] se realizó un estudio del desacoplamiento de potencia basado en un inversor monofásico de fuente cuasi-Z, en donde se seleccionó al GPC como estrategia de control para desacoplar el rizado de potencia de baja frecuencia. Se consiguió compensar más del 85% de ondulaciones de corriente en el enlace de corriente continua gracias a la topología de inversión escogida. En tanto, en [28] se estudió el diseño de un GPC a un inversor monofásico conectado a la red y se tomó en consideración la implementación de filtros antialiasing que previnieron la inserción de armónicos y ondulaciones en la corriente inyectada a la red. A pesar de esto, únicamente se analizó el overshoot alcanzado de máximo 2% y no se analizó la distorsión harmónica total conseguida. Las investigaciones realizadas en [23], [29], [30] utilizaron inversores con topologías de dos niveles conectadas a la red y la implementación del GPC. En [23] se comparó el GPC frente a un controlador DB en un inversor trifásico de dos niveles con un filtro de salida LCL conectado a

la red. Se obtuvo un 3.91% de THD frente a 4.25% en el control DB. Adicionalmente, se realizó un análisis sobre el ajuste de los parámetros del GPC, en donde se menciona que, si el ajuste no es correcto, el controlador provoca inestabilidad en el sistema. En [29] se utilizó el mismo concepto, sin embargo, se cambió a un filtro inductivo en la salida y se comparó el GPC frente un controlador resonante proporcional (PR) clásico. El controlador GPC de corriente logró un 2.7% de THD frente a un 5.2% conseguido por el controlador PR en estado estable, mientras que, en estado transitorio, el controlador GPC no presentó sobre impulso ni presencia de oscilaciones, frente al controlador PR que si lo hizo. Adicionalmente, el autor señala que el tiempo de cálculo del algoritmo fue de 12.8µs mucho menor a las estrategias FCS-MPC. En [30] se hizo una comparación del GPC con un control DB predictivo sobre un inversor trifásico de dos niveles con un filtro de salida LCL conectado a la red. Nuevamente se concluye que el controlador propuesto fue más rápido y robusto frente a perturbaciones provocadas en el filtro de salida frente al DB predictivo. Finalmente, en la investigación realizada en [31] se implementó un GPC de potencia y se compara el costo computacional con respecto a un control directo óptimo de potencia (IDPC) y control de doble corriente (DCC). Aunque se concluye que el DCC se procesa mucho más rápido a diferencia del GPC de potencia, el GPC obtuvo mejor rendimiento que ambos controladores y un procesamiento dos veces más rápido que el IDPC. Además, el controlador propuesto permitió obtener un 3.48% de THD, menor del 8% requerido para ser inyectado a la red.

Como se puede observar, las investigaciones analizadas anteriormente se centran en sistemas de inversión fotovoltaica conectados a la red eléctrica, sin embargo, hay muy pocos estudios que se concentran en sistemas de generación e inversión fotovoltaica en modo aislado, en donde el control se enfoca sobre el voltaje generado en lugar de la corriente a ser inyectada a la red [6]. Adicionalmente, la incursión reciente de los GPCs en los sistemas de inversión eléctrica, genera un campo de investigación poco desarrollado en el que se puede aportar a fin de obtener mejor calidad energética y disminuir el costo computacional. Es así que, hasta el momento, este algoritmo de control solo se ha ensayado con topologías de inversores de dos niveles. En función de todo lo referido anteriormente, este trabajo propone el diseño de una metodología de control basado en el GPC aplicado a inversores de tres niveles monofásicos en topología T-NPC en donde el control estará centrado en el voltaje generado por el inversor y cuya aplicación se enfocará para zonas aisladas del Ecuador. De esta manera, el aporte del trabajo propuesto al estado del arte, se menciona a continuación:

- Contribuir con una solución enmarcada en la transformación de energía basados en sistemas de generación fotovoltaica para mejorar el acceso a la electricidad en zonas rurales y comunidades aisladas en el Ecuador.
- El diseño de una metodología de control basada en un GPC aplicado a un inversor monofásico en topología 3L-T-NPC en modo aislado.
- Ampliar la línea de investigación enfocada al control predictivo generalizado aplicado a inversores de potencia, el cual es un campo aún poco desarrollado.
- El sistema de control que se propone tendrá un enfoque predictivo, por lo que su funcionamiento será validado de forma experimental en tiempo real mediante la implementación del controlador en un procesador digital de señales (DSP), mientras que el inversor en un *Hardware-in-the-Loop* (HIL).

Formulación del Problema y Justificación

El gobierno nacional ha impulsado varios objetivos propuesto en el Plan de Nacional de Desarrollo, cuyas políticas promueven la provisión de un suministro energético de calidad, con una matriz energética diversificada y responsable, además de promover buenas prácticas que permitan la reducción de la contaminación a través del uso de RES de forma sostenible [32]. Con este fin, en la última década, el gobierno ecuatoriano ha impulsado un cambio en la matriz energética, en donde hasta el 2021 el 62.62% de la energía ha provenido de RES basadas en hidro generación, el 35.02% de fuentes fósiles no renovables y tan solo el 2.36% ha provenido de otras RES alternativas [33]. Sin embargo, a pesar de los esfuerzos realizados por el gobierno ecuatoriano, se determinó que tan solo el 97.29% de la población tiene acceso a energía eléctrica [33]. Mientras que el resto de la población, que pertenece en su mayoría a comunidades y poblaciones aisladas, no posee acceso al Sistema Nacional Interconectado (SNI) de energía eléctrica debido principalmente a la geografía propia del Ecuador [34]. Frente a esta problemática, los sistemas PV se convierten en una alternativa de generación eléctrica para estas zonas de difícil acceso brindando la posibilidad de producir energía limpia [35]. Así, esta investigación se enmarca como una posible solución enfocada en la generación energética a partir de una RES que promueva el derecho al aprovechamiento de la energía eléctrica en zonas asiladas de difícil acceso, y a la disminución de la contaminación e impacto ambiental en el Ecuador.

De esta manera, un inversor fotovoltaico forma parte integral de los sistemas de generación fotovoltaica, cuyo principal objetivo es generar energía AC de buena calidad. Por esta razón, es necesario que el inversor posea un control robusto y que permita la protección contra posibles perturbaciones de carga [6]. En este sentido, a través de la revisión de la literatura, se pudo observar, por un lado, que la mayoría de investigaciones se centran en mejorar las técnicas de control para obtener mejor calidad energética, sin analizar una selección correcta de la topología del inversor. Por otro lado, tanto el aumento del horizonte de predicción en los algoritmos FCS-MPC, así como la implementación de este tipo de controladores en inversores multinivel, produce un aumento exponencial en el costo computacional. Este problema está ligado directamente con la implementación de este tipo de controladores por los ciclos de cálculo que requieren. A pesar de que la mayoría de investigaciones aportan con nuevas funciones de costo para reducir el costo computacional y proveer una mejor solución a la hora de implementar el controlador, así como nuevos métodos que intentan solventar el problema de la frecuencia variable en este tipo de controladores, surgen nuevos problemas relacionados con el incremento de las pérdidas y las altas frecuencias de conmutación para poder solventar la disminución de los cálculos. Así mismo, la mayoría de sistemas

presentan varios problemas al implementar una optimización en línea, no obstante, la mejor solución fue realizar la optimización fuera de línea con el fin de aumentar los ciclos de cálculo. Sin embargo, tan solo en la última década se ha dado mayor importancia al GPC como una técnica aplicada a convertidores de potencia. En este sentido, los resultados obtenidos en las investigaciones analizadas en el estado del arte, han permitido concluir que esta metodología se presenta como una alternativa potente para disminuir considerablemente el costo computacional mediante el uso de moduladores fijos, y obtener un control más rápido y robusto frente a perturbaciones en estado transitorio a comparación del FCS-MPC, por lo cual permite proporcionar una energía de mejor calidad medida en un menor porcentaje de THD.

Adicionalmente, esta investigación forma parte del proyecto 2020-EXT-007 "MIRA-ESTE: *Specific, innovative microgrids solutions (accounting for environmental, social, technological and economic aspects) for isolated rural areas of Ecuador*" [36], desarrollado en conjunto con la Universidad KU Leuven (Bélgica) con el financiamiento del Consejo Interuniversitario Flamenco (VLIR-UOS) y la Agencia de Cooperación Belga (DGD) bajo el proyecto EC2020SIN322A101. Este proyecto tiene como objetivo el contribuir a la cuantificación y comprensión de las necesidades energéticas en zonas rurales remotas de Ecuador y al desarrollo de medios para satisfacer adecuadamente estas necesidades mediante el uso inteligente, sostenible y a escala local de fuentes de energía renovable. La investigación propuesta forma parte de la actividad que se enmarca en el análisis de fuentes de energía renovable y dimensionamiento de microrredes para zonas rurales en Ecuador, el cual pertenece al proyecto.

Hipótesis de la Investigación

El desarrollo de una metodología de control basada en el control predictivo generalizado aplicado a un inversor fotovoltaico monofásico de tres niveles en topología T-NPC en modo aislado permitirá la generación de energía de mejor calidad y un control más robusto frente a una topología de un inversor de dos niveles estándar y a controladores tradicionales.

Objetivo General

Proponer una metodología de control basado en el control predictivo generalizado aplicado en inversores fotovoltaicos monofásicos de tres niveles con sujeción a punto neutro en topología T que operan en modo aislado.

Objetivos Específicos

- Definir una arquitectura de control de voltaje basada en el control predictivo generalizado para un inversor fotovoltaico monofásico con sujeción a punto neutro en topología T (T-NPC, por sus siglas en inglés), que permita mejorar la calidad de energía alterna generada y disminuir la distorsión armónica total.
- Implementar el sistema de control en un procesador digital de señales (DSP) que proporcione las características de rendimiento necesarias que el inversor fotovoltaico demande en función de los tiempos de conmutación.
- Validar experimentalmente la metodología de control propuesta a partir de la implementación del sistema de inversión en un *Hardware-in-the-Loop* con respecto a los resultados de simulación.
- Analizar el rendimiento y la robustez del controlador desarrollado con respecto a un controlador proporcional integral (PI) tradicional frente a perturbaciones de carga.

Metodología de Investigación

El desarrollo de este trabajo de investigación se realizará mediante un procedimiento científico analítico-sintético, se enmarca en una investigación experimental y propone una metodología dividida en tres partes: diseño cuantitativo y experimental del modelo del sistema y de un controlador de voltaje, comprobación experimental basada en simulación fuera de línea y en línea, y diseño experimental para la implementación en tiempo real del controlador en un DSP y del inversor en un HIL. En este sentido, para cumplir los objetivos se propone:

- Desarrollar la metodología de control a partir del modelamiento matemático en espacio de estados del inversor 3L-T-NPC. A partir del análisis este modelo, diseñar y simular el controlador, mediante un método de ajuste paramétrico recurrente y ayudado del proceso de simulación, para obtener el mejor rendimiento del sistema. De esta forma, se busca disminuir el THD y mejorar la calidad de energía que será producida.
- Una vez que el controlador haya sido probado en una simulación en línea, el segundo objetivo implica la correcta síntesis del mismo en un DSP. Para esto se utilizará una metodología de diseño concurrente y será probado de manera experimental.
- A partir del funcionamiento del sistema en una simulación en línea y que el controlador este sintetizado en un DSP, se realizará el diseño e implementación del inversor 3L-T-NPC en un HIL. Adicionalmente, se desarrollará una interfaz HMI para poder realizar el seguimiento de las variables del sistema y poder observarlas tanto en el HMI como en un osciloscopio.
- Para cumplir el último objetivo, se desarrollarán en primer lugar, un controlador PI, y de igual manera, se lo implementará en el DSP para poder comparar el rendimiento del GPC propuesto en la investigación con respecto al controlador referencial. Adicionalmente, se realizará la implementación de un convertidor de dos niveles de medio puente en el HIL para analizar la diferencia entre la utilización de la topología 3L-T-NPC con respecto a la topología de referencia.

Para el dimensionamiento del inversor 3L-NPC se realizará una estimación de la potencia requerida en las zonas aisladas del Ecuador. También es necesario mencionar que, el sistema de inversión será diseñado para una sola vivienda por lo que la carga estará limitada a la demanda de un solo hogar perteneciente a una comunidad. De esta manera, la topología del inversor 3L-T-NPC se resumen en la Figura 1:

Figura 1

Topología del inversor fotovoltaico 3L-T-NPC propuesto con un filtro LC

Por otro lado, el sistema de control que se propone en este trabajo se detalla en la Figura 2:

Figura 2

Esquema de control basado en el GPC para un inversor 3L-T-NPC



Marco Teórico

En este capítulo se detalla la base teórica y los principales conceptos que se utilizará en el desarrollo de este trabajo de investigación.

Convertidores DC/AC

Antes de mencionar el significado a los convertidores, es necesario precisar a qué se dedica la electrónica de potencia. Esta rama de la electrónica es una tecnología que procesa y controla el flujo de la energía eléctrica a través del suministro de voltajes y corrientes adecuados a las cargas. En este sentido, los convertidores DC/AC, también conocidos como inversores, son sistemas electrónicos de potencia que cumplen con ciertas configuraciones y que permiten la transformación de una fuente de energía eléctrica DC a una fuente de energía AC [37]. Históricamente, los inversores fueron aplicados en drivers de motores y se popularizaron en la década de los 70's cuando los motores DC empezaron a ser remplazados por los motores AC debido a la reducción en su costo y tamaño. En la década de los 80's, a partir del avance en la tecnología de los semiconductores, como los IGBTs y MOSFETs, se ampliaron las aplicaciones de los inversores de potencia en la industria [37].

Las técnicas de conversión DC/AC pueden agruparse en dos categorías: por modulación por ancho de pulso (PWM) y la modulación multinivel (MLM). En método PWM los pulsos tienen un ancho ajustable, mientras que la amplitud y la frecuencia en la señal son constantes. Este método de conversión ha sido el más estudiado y aplicado en los inversores de potencia pues la fuente de alimentación es una fuente de corriente o de voltaje directa. Utilizando esta técnica de modulación se pueden diseñar varios tipos de inversores, sin embargo, los principales son los inversores con fuente de voltaje (VSI), con fuente de corriente (CSI) y con fuente de impedancia (ZSI) [37].

Aplicado a las RES, los inversores pueden estar conectados o no a la red principal de energía. En el primer caso, en donde los inversores están conectados a la red, la energía convertida es inyectada a la red principal de corriente. En el otro caso, en donde los inversores que funcionan en modo autónomo o aislado, la energía convertida sirve como fuente de alimentación a cargas críticas o desconectadas de la red de energía principal [38].

Clasificación por la Fuente de Alimentación

Inversores con Fuente de Corriente (CSI). Son inversores con una fuente de alimentación de corriente DC. Su comportamiento se basa en el principio de funcionamiento de un convertidor *boost*, en donde el pico del voltaje de salida es mayor al valor del voltaje de alimentación DC. En este convertidor, se trata de evitar el circuito abierto del inversor durante su funcionamiento, por esta razón, el controlador debe ser diseñado para producir pequeños solapamientos entre las señales de conmutación de los interruptores de potencia [37].

Inversores con Fuente de Impedancia (ZSI). Son inversores que pueden tener una fuente de alimentación de corriente o voltaje DC a través de una red de impedancia en forma de *X* formada por dos capacitores y dos inductores, lo que se denomina red Z. Su comportamiento se basa en el principio de funcionamiento de un convertidor *buck-boost*, en donde el valor pico del voltaje de salida puede ser mayor o menor que el voltaje de alimentación DC [37].

Inversores con Fuente de Voltaje (VSI). Son inversores con una fuente de alimentación de voltaje DC y son los más utilizados en las aplicaciones industriales debido a la simplicidad de su estructura y control. Su comportamiento se basa en el principio de funcionamiento de un convertidor *buck*, en donde el pico del voltaje de salida es menor al valor del voltaje de alimentación DC. En este convertidor, se trata de evitar el cortocircuito del inversor durante su funcionamiento, por esta razón, el controlador debe ser diseñado para producir pequeños espacios (*gaps*) entre las señales de conmutación de los interruptores de potencia [37]. En la Figura 3 se detalla un VSI monofásico de medio puente. Esta configuración corresponde a la topología más simple de un VSI.

Figura 3

Topología de un inversor monofásico de medio puente con fuente de voltaje



Nota. El gráfico representa un VSI monofásico. La topología es conocida como medio puente y se compone por una fuente de voltaje DC (V_{DC}), dos capacitores ($C_t - C_b$) y dos dispositivos de conmutación ($S_t - S_b$). El punto común entre los dos capacitores es definido como el punto neutro o de referencia (N), mientras que el punto común de los dos interruptores representa al voltaje de salida del inversor (v_a).

Clasificación a partir de su Modo de Operación

Inversores con Conexión a la Red. En este modo de operación, el convertidor DC/AC es conectado en paralelo a otras fuentes de alimentación AC e inyecta energía la red principal de corriente. Sin embargo, el sistema de inversión debe cumplir con varias normativas internacionales. En estas regulaciones, principalmente el inversor no debe oponerse ni regular el voltaje en el punto de acoplamiento común y la corriente inyectada a la red debe ser de alta calidad, de forma que la THD no supere los límites superiores. La potencia que se inyecta a la red suele ser controlada mediante un control de corriente directo o a través de un control del ángulo de potencia. Frecuentemente, el voltaje y la corriente inyectada deben ser sincronizados con las referencias de la red principal, esto se logra mediante un bucle de bloqueo de fase (PLL) o un detector de cruce por cero [38].

Inversores en Modo Aislado. En este modo de operación, el convertidor DC/AC está separado de la red principal de alimentación de energía eléctrica. Generalmente, esta forma de operación es utilizada para suministrar continuamente energía a una carga. De igual forma, el convertidor debe mantener el voltaje y la frecuencia constantes, independientemente del desequilibrio de la carga o de la calidad de la corriente, que puede estar muy distorsionada debido a cargas no lineales [38].

En varias ocasiones, las cargas aisladas suelen ser alimentadas mediante varios convertidores conectados en paralelo, en este caso, los inversores deben compartir la carga en forma equitativa. El reparto equitativo de la carga requiere de un control adicional clasificado en dos grupos: el método de estatismo de frecuencia y tensión, y el método maestro-esclavo. En este último, uno de los convertidores actúa como maestro, el cual establece la frecuencia y voltaje de la red aislada, y comunica a los demás inversores su parte de carga [38].

Clasificación por el Número de Niveles de Voltaje

VSI de Dos Niveles. Un convertidor de voltaje DC/AC de dos niveles es la configuración más simple en los sistemas de inversión voltaica. La topología de medio puente, que corresponde a un VSI de dos niveles, se resume en la Figura 3. Esta configuración se caracteriza por generar dos niveles de voltaje: un nivel en alto, cuyo voltaje es positivo con respecto al punto neutro y un nivel en bajo, cuyo voltaje es negativo en respecto al punto neutro. Estos niveles son generados a partir del estado de conexión de cada uno de los interruptores que permiten el flujo de corriente. En este sentido, el estado 1 representa un interruptor cerrado o conectado, mientras que el estado 0 representa un interruptor abierto o desconectado [37]. Las formas de onda de un VSI monofásico de dos niveles se resume en la Figura 4.

VSI Multinivel. Un convertidor de voltaje DC/AC multinivel se caracteriza por generar más de dos niveles en la salida de voltaje del inversor. De igual manera, permite manejar voltajes de mayor

amplitud y de mayor capacidad de potencia. A comparación con un inversor de dos niveles, un VSI multinivel presenta algunas ventajas descritas a continuación [39], [40]:

- Menor distorsión armónica
- Menor estrés en los elementos semiconductores producido por el voltaje
- Menor interferencia electromagnética producida por los interruptores de potencia

Figura 4

Formas de onda de un inversor monofásico de dos niveles con fuente de voltaje



Nota. El gráfico resume las formas de onda de un VSI monofásico de dos niveles. (a) Estado de conexión del interruptor superior (S_t) representado en la Figura 3. (b) Estado de conexión del interruptor inferior (S_b) representado en la Figura 3. (c) Forma de onda del voltaje de salida del inversor (v_a).

Sin embargo, un VSI multinivel presenta algunas desventajas respecto al de dos niveles [39]:

- Los VSI multinivel necesitan de mayor número de semiconductores de potencia
- En varias topologías, se debe superar el desbalance de voltaje sobre los capacitores
- Varias topologías multinivel requieren fuentes de alimentación DC aisladas entre sí
Como se mencionó anteriormente, los convertidores DC/AC multinivel utilizan más de dos interruptores para generar la etapa de inversión. Dependiendo de la disposición de los interruptores, existen varias topologías de VSI multinivel, las principales son: VSI con sujeción de punto neutro (NPC), VSI con sujeción de capacitor y VSI en cascada. En la Figura 5 se resume las topologías mencionadas anteriormente.

Figura 5



Topologías de convertidores AC/DC multinivel

Nota. Topologías básicas de VSI multinivel. (a) VSI con sujeción de punto neutro de tres niveles. (b) VSI con sujeción de capacitor de tres niveles. (c) VSI en cascada de siete niveles. Adaptado de *Advanced DC/AC Inverters: Applications in Renewable Energy* (p. 141,146,147), por F. L. Luo y H. Ye, 2017, CRC Press.

En el caso de inversores de tres niveles, la forma de onda de salida del convertidor DC/AC está representada en la Figura 6.



Forma de la onda del voltaje de salida de un VSI de tres niveles

Nota. Salida de voltaje de una VSI de tres niveles. v_a es el voltaje de salida del inversor, V es el valor del voltaje del nivel superior e inferior, y la referencia de voltaje (0) genera el tercer nivel del VSI.

VSI con Sujeción de Punto Neutro

Los convertidores DC/AC con sujeción de punto neutro (NPC) son inversores de tres niveles que constan de cuatro dispositivos de conmutación (S_1 , S_2 , S'_1 , S'_2) y dos diodos (D_1 , D'_1) como se detalla en la Figura 5a. Adicionalmente, en el enlace DC el convertidor está formado por dos condensadores (C_1 , C_2) cuyo punto común generan el punto neutro (n). Esto implica que, el valor de voltaje del capacitor pasa a través del interruptor cada vez que conmuta. Si los capacitores están equilibrados, el voltaje en cada uno de ellos corresponde a la mitad de la fuente DC [38].

Existen varias configuraciones de inversores asociados a los VSI de tipo NPC, entre las principales se puede mencionar: al NPC activo (ANPC), al NPC apilado (SNPC), al NPC activo y apilado (ASNPC), y al NPC tipo T. Sin embargo, la topología tipo T es la configuración que destaca sobre las demás debido a su alta eficiencia y mejor capacidad de distribución de pérdidas [11]. Es también conocido como configuración *Conergy* y pertenece a una variación de la topología de inversores de tres niveles (3L) NPC. Se caracteriza por ser la configuración que optimiza el número de dispositivos de potencia que utiliza y posee una menor cantidad de pérdidas en conmutación a comparación de las otras configuraciones disponibles [11]. En la Figura 7 se detalla la configuración T-NPC, al considerar que los capacitores C_1 y C_2 de la Figura 5a tienen el mismo valor de capacitancia C_{DC} .

Figura 7

Configuración T-NPC



Nota. La imagen representa a la configuración tipo T perteneciente a la topología NPC. En este caso, los transistores son los dispositivos que permiten la conmutación y generan la inversión voltaica.

En lo que concierne a su funcionamiento, las señales de activación son proporcionadas a cada interruptor del convertidor. El método de activación de los interruptores se realiza en parejas y se debe tomar en consideración que los interruptores $S_1 - S_3$ y $S_2 - S_4$ tienen señales complementarias. Así, si el encendido se realiza a tres interruptores a la vez, se cortocircuitaría el condensador de enlace DC superior o inferior, mientras que el encendido de los cuatro módulos cortocircuitaría toda la fuente DC. En consecuencia, cada tramo sólo puede encontrarse en tres estados de conmutación diferentes, u =1,0,-1 [38]. Estos estados se resumen en la Tabla 1.

Tabla 1

|--|

u	<i>S</i> ₁	<i>S</i> ₂	S ₃	<i>S</i> ₄	v_a
1	1	1	0	0	$V_{DC}/2$
0	0	1	1	0	0
-1	0	0	1	1	$-V_{DC}/2$

Nota. La tabla muestra las tres posibles combinaciones de los estados de conmutación de los transistores en un inversor T- NPC y su respectivo voltaje de salida.

A lo largo de los periodos de conmutación, la trayectoria de la conducción cambia en función del sentido de la corriente, sin embargo, el voltaje no se ve afectado y se mantiene en uno de sus tres posibles estados. Este fenómeno se ilustra en la Figura 8.

Figura 8

Estados de conmutación y vías de conducción del convertidor T-NPC



Nota. Esta imagen representa los tres estados de conmutación del inversor T-NPC. (a) Estado de conmutación en alto u = 1. (b) Estado de conmutación en neutro u = 0. (c) Estado de conmutación en bajo u = -1.

Modulación por Ancho de Pulso

La modulación por ancho de pulso (PWM) es una técnica que permite la conexión o desconexión de semiconductores mediante el cambio de su estado lógico entre 1 ó 0. Este método se utiliza para regular la amplitud y la frecuencia del voltaje de salida. Además, permite la conmutación al considerar una frecuencia y amplitud constantes, sin embargo, el ancho del pulso en alto y bajo es variable. En un inversor, se pretende obtener una onda quasi-sinusoidal con una frecuencia preestablecida al aplicar esta técnica de modulación. Un módulo PWM consta de:

- Un oscilador sinusoidal que genera la señal de control. La frecuencia de este oscilador (f) es igual a la frecuencia en el voltaje de salida del inversor, generalmente 50 ó 60 (Hz)
- Una señal portadora, en forma general, una señal triangular de voltaje cuya frecuencia es al menos 21 veces mayor a la frecuencia *f* de la señal de salida del inversor [39]
- Un comparador con salidas complementarias

La amplitud de la portadora (V_t) se considera como una constante, mientras que la amplitud de la señal sinusoidal (V_m) puede variar en función del valor de voltaje que se desea en la salida del inversor. La relación entre la portadora y la señal de control se define como relación de la amplitud de modulación (m_a) y se describe en la siguiente ecuación [37]:

$$m_a = \frac{V_m}{V_t} \tag{1}$$

Si el coeficiente m_a es menor a la unidad, la componente fundamental del voltaje de salida del inversor $(v_{a.1})$ es proporcional al voltaje de la fuente DC. Por esta razón, a esta región de operación se la conoce como rango lineal [37].

PWM de un VSI de Dos Niveles

En el caso de un VSI de medio puente (Figura 3), la amplitud máxima de $v_{a.1}$ ($V_{a.1}$) se relaciona con el voltaje de la fuente DC como se detalla a continuación [37]:

$$V_{a.1} = m_a \frac{V_{DC}}{2}$$
(2)

De esta manera, en la Figura 9 se representa las formas de onda que relacionan la señal de control y la portadora, y que generan el espectro de control por un tren de pulsos PWM. Esta metodología de modulación es también conocida como inversión PWM bipolar [39].



Señales de control de un modulador PWM bipolar aplicado a un VSI de dos niveles

Nota. En el gráfico se representa las señales de control y los estados de conexión para un VSI de dos niveles a partir de un modulador PWM bipolar. (a) Relación entre la portadora (v_t) y la señal de control (v_m). (b) Señal de control del conmutador superior (S_t). (c) Señal de control del conmutador inferior (S_b). (d) Voltaje de salida del inversor (v_a).

PWM de un VSI Tipo T

Esta metodología de modulación es también conocida como inversión PWM unipolar. Al igual que en un VSI de dos niveles, para un VSI T-NPC el valor de $V_{a.1}$ se relaciona con el voltaje de la fuente DC de entrada como se expresa en (2) [37]. Sin embargo, se utiliza dos señales portadoras y una señal de control con la misma frecuencia del voltaje de salida del convertidor DC/AC, como se detallada en la Figura 10. A diferencia de la modulación bipolar, v_a varía entre 0 y + $\frac{V_{DC}}{2}$ o entre 0 y - $\frac{V_{DC}}{2}$. Además, la amplitud de la onda triangular de la relación m_a , detallada en (1), corresponde a la suma de las amplitudes de ambas señales portadoras [38], [41].

Figura 10

Señales de control de un modulador PWM unipolar aplicado a un VSI T-NPC



Nota. En el gráfico se representa las señales de control y los estados de conexión para un VSI T-NPC de tres niveles a partir de un modulador PWM unipolar. (a) Relación entre las portadoras $(V_{t-1} - V_{t-2})$ y la señal de control (v_m) . (b) Señales de control de los conmutadores S_1 y S_2 . (c) Señales de control de control de conmutadores S_3 y S_4 . (d) Voltaje de salida del inversor (v_a) .

Filtros Pasivos para Convertidores DC/AC

Los filtros de potencia tienen como principal función atenuar los efectos de la frecuencia de conmutación y de la THD del voltaje obtenido a la salida del inversor. Generalmente, estos dos efectos provocan que la energía producida no sea de alta calidad. Entre los filtros más utilizados se pueden mencionar los siguientes [42]:

- Filtro L de primer orden: la atenuación de este filtro es de -20 db/década referente a toda la gama de frecuencias. Este filtro es utilizado con frecuencias de PWM altas.
- Filtro *LC* de segundo orden: la atenuación de este filtro es de -40 db/década. A diferencia de un filtro de primer orden, este filtro utiliza un capacitor como elemento de derivación para atenuar mucho más las componentes armónicas generadas por la frecuencia de conmutación. De esta manera, el efecto de la capacitancia genera una baja reactancia y una alta impedancia. En la Figura 11 se resume la estructura de este filtro.
- Filtro LCL de tercer orden: es un filtro que produce una atenuación de -60 db/década, mejora la atenuación de armónicos producidos en la inversión voltaica y disminuye la distorsión armónica en la producción de corriente. Sin embargo, si el filtro no posee una alta inductancia de entrada, puede producir una alta distorsión armónica en los estados transitorio y dinámico debido a la resonancia.

Filtro de segundo orden LC



Nota. En el gráfico se representa un filtro de segundo orden *LC*. El voltaje de entrada v_a es el voltaje producido por el inversor, mientras que, el voltaje v_o es el voltaje a la salida del filtro *LC* y corresponde a la fuente de enlace AC de alimentación del sistema.

Los filtros *LCL* son mayormente utilizados para VSI conectados a la red, los cuales inyectan corriente a la red. Sin embargo, los filtros *LC* pueden ser utilizados en ambos sistemas, tanto en los

conectados, así como también en los aislados de la red principal. En este sentido, la frecuencia de corte (f_c) de un filtro *LC* está dada por la siguiente expresión [42]:

$$f_c = \frac{1}{2\pi\sqrt{L_f C_f}} \tag{3}$$

El dimensionamiento correcto de los componentes del filtro permite obtener un voltaje de salida aproximadamente sinusoidal. De esta forma, el voltaje de salida puede ser expresado en función de la siguiente ecuación:

$$v_o = V_o \sin\left(\omega t\right) \tag{4}$$

En donde, ω representa a la frecuencia angular de la señal sinusoidal, y V_o corresponde al valor del voltaje pico de v_o y es equivalente a $V_{a.1}$.

Transformada de Clarke y Park

La mayoría de controladores aplicados a inversores utilizan transformaciones vectoriales con el objetivo de simplificar el análisis de los circuitos trifásicos. Por una parte, la transformada de Clarke, también conocida como transformación $\alpha\beta$ 0, realiza el cambio de coordenadas de un sistema trifásico *abc* a dos componentes $\alpha\beta$ en un marco ortogonal estacionario. Por otra parte, la transformada de Park, también conocida como transformación dq0, es una transformación matemática que se basa en la proyección de un sistema de coordenadas ortogonales $\alpha\beta$ a un sistema de coordenadas en un marco ortogonal rotatorio de dos ejes con una velocidad angular constante (ω). A estos dos ejes se los conoce como eje directo (*d*) y eje de cuadratura (*q*), y se refiere a que la componente *q* se encuentra desfasada 90° con respeto a la componente *d* [43]. La expresión matemática que representa la transformada de Park se describe a continuación:

$$\begin{bmatrix} u_d(t) \\ u_q(t) \\ u_0(t) \end{bmatrix} = \begin{bmatrix} \cos(\omega t) & \sin(\omega t) & 0 \\ -\sin(\omega t) & \cos(\omega t) & 0 \\ 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} u_\alpha(t) \\ u_\beta(t) \\ 0 \end{bmatrix}$$
(5)

Generador de Señal Ortogonal

En un sistema trifásico, un sistema en coordenadas $\alpha\beta$ se puede obtener a partir de la transformada de Clarke. Sin embargo, en un VSI monofásico, al solo tener una señal de voltaje, es necesario generar un sistema ortogonal artificial a partir de un generador de señal ortogonal (OSG) [44]. En las investigaciones desarrolladas por [44], [45], se han estudiado varias metodologías de OSG, como: OSG basado en retraso en el transporte, OSG basado en la transformada inversa de Park, OSG derivativo, OSG basado en el intregrador generalizado de segundo orden, OSG basado en filtros pasa bajos. Sin embargo, los resultados en ambos estudios, señalan que el método de OSG basado en filtros pasa bajos presenta un alto rendimiento y menor costo computacional en comparación a los demás métodos estudiados.

En este sentido, el OSG basado en un filtro de segundo orden (SOF-OSG) se muestra en la Figura 12. El factor de amortiguamiento es $\xi = 1$ y la frecuencia natural no amortiguada ω_n adquiere el mismo valor de ω . Teniendo como entrada a v_o , el SOF produce una señal de salida con un ángulo de desface de $-\pi/2$ y una amplitud de $V_o/2$ [44].

Figura 12

OSG basado en un filtro de segundo orden



Nota. El esquema muestra el generador de señal ortogonal basado en un filtro de segundo orden, en donde: v_o es el voltaje de entrada al OSG, $v_{o\alpha}$ y $v_{o\beta}$ representan los voltajes equivalentes a v_o en un marco ortogonal estacionario.

Así, el valor de la componente $v_{o\alpha}$ corresponde a v_o , mientras que, la componente de voltaje ortogonal $v_{o\beta}$ se obtiene al multiplicar la señal de salida del filtro por una ganancia de 2. Las ecuaciones de ambas componentes se detallan a continuación [44]:

$$v_{o\alpha} = V_o \sin(\omega t)$$

$$v_{o\beta} = V_o \sin\left(\omega t - \frac{\pi}{2}\right)$$
(6)

Control Predictivo Generalizado

El control predictivo generalizado (GPC) es una técnica que forma parte del CCS-MPC. El GPC se basa en el modelo de control integral autorregresivo con media móvil (CARIMA) y fue propuesto por D. Clarke en [46]. En el GPC las acciones de control se realizan sobre el modulador a través de un conjunto de señales continuas. De esta manera, una planta de entrada y salida simple (SISO) puede expresarse a través de la siguiente expresión [43], [47]:

$$A(z^{-1}) y(t) = B(z^{-1})z^{-d}u_c(t-1) + C_c(z^{-1})\frac{e(t)}{\Delta_c}$$
(7)

En donde, d es el número de retardos discretos, $A(z^{-1}) \neq B(z^{-1})$ son los polinomios de la función de transferencia, que representan el denominador y numerador de la planta, respectivamente, en función del operador de retardos discretos (z^{-1}) , $\Delta_c = 1 - z^{-1}$, $u_c(t)$ representa a la acción de control, y(t) es la salida de la planta, e(t) corresponde al ruido blanco con media cero, y $C_c(z^{-1})$ es la perturbación cuantificable. Generalmente, en el caso de perturbaciones no estacionarias el valor de $C_c(z^{-1})$ es 1 [43], [47].

El objetivo del algoritmo GPC es encontrar un valor óptimo en la secuencia de control futura, de forma que, minimice la función de costo representada por la siguiente expresión [47]:

$$J(N_p, N_c) = \sum_{j=1}^{N_p} \delta(j) \, [\hat{y}(t+j|t) - w(t+j)]^2 + \sum_{j=1}^{N_c} \lambda(j) \, [\Delta_c u_c(t+j-1)]^2 \tag{8}$$

En donde, $\hat{y}(t + j|t)$ es la predicción optima de la salida de sistema *j* pasos hacia delante en los datos hasta el momento *t*, N_p y N_c son los horizontes de costo y de control respectivamente, δ y λ son los pesos de las componentes de predicción y de control correspondientemente, y w(t + j) es la trayectoria de referencia, la cual generalmente es una constante y representa al valor del *set-point*. Esta función de costo busca minimizar el esfuerzo de control para que la salida futura de la planta se ajuste al valor de referencia. En este sentido, el valor óptimo de predicción del sistema es obtenido al resolver la ecuación diofantina resumida a continuación [47]:

$$1 = E_i(z^{-1})\tilde{A}(z^{-1}) + z^{-j}F_i(z^{-1})$$
(9)

En donde, $\tilde{A}(z^{-1}) = \Delta_c A(z^{-1})$, los polinomios E_j y F_j son los polinomios del residuo y del cociente respectivamente, obtenidos a partir de la división de 1 para $\tilde{A}(z^{-1})$. Al multiplicar (7) por $\Delta_c E_j(z^{-1}) z^j$ se obtiene la siguiente expresión [47]:

$$\tilde{A}(z^{-1})E_j(z^{-1})y(t+j) = E_j(z^{-1})B(z^{-1})\Delta_c u_c(t+j-d-1) + E_j(z^{-1})e(t+j)$$
(10)

Al considerar (9), la ecuación (10) se puede reescribir de la siguiente forma [47]:

$$y(t+j) = F_j(z^{-1})y(t) + E_j(z^{-1})B(z^{-1})\Delta_c u_c(t+j-d-1) + E_j(z^{-1})e(t+j)$$
(11)

El grado del polinomio $E_j(z^{-1}) = j - 1$, los términos del ruido implícitos en (11) están todos expresados en el futuro. Por lo tanto, la mejor predicción de y(t + j) sería [47]:

$$\hat{y}(t+j|t) = G_j(z^{-1})\Delta_c u_c(t+j-d-1) + F_j(z^{-1})y(t)$$
(12)

En donde, $G_j(z^{-1}) = E_j(z^{-1})B(z^{-1})$. A través de inducción matemática y al tomar en consideración $N_p = N_c = N$, la expresión (12) puede ser escrita de forma matricial de la siguiente manera [47]:

$$\mathbf{y} = \mathbf{G}\mathbf{u}_{\mathbf{c}} + \mathbf{F}(z^{-1})\mathbf{y}(t) + \mathbf{G}'(z^{-1})\,\Delta_{\mathbf{c}}u_{\mathbf{c}}(t-1) \tag{13}$$

En donde:

$$\mathbf{y} = \begin{bmatrix} \hat{y}(t+d+1 \mid t) \\ \hat{y}(t+d+2 \mid t) \\ \vdots \\ \hat{y}(t+d+N \mid t) \end{bmatrix}; \quad \mathbf{u}_{c} = \begin{bmatrix} \Delta_{c}u_{c}(t) \\ \Delta_{c}u_{c}(t+1) \\ \vdots \\ \Delta_{c}u_{c}(t+N) \end{bmatrix}; \quad \mathbf{G} = \begin{bmatrix} g_{0} & 0 & \cdots & 0 \\ g_{1} & g_{0} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ g_{N-1} & g_{N-2} & \cdots & g_{0} \end{bmatrix};$$
$$\mathbf{G}'(z^{-1}) = \begin{bmatrix} (G_{d+1}(z^{-1}) - g_{0})z \\ (G_{d+2}(z^{-1}) - g_{0} - g_{1}z^{-1})z^{2} \\ \vdots \\ (G_{d+N}(z^{-1}) - g_{0} - g_{1}z^{-1} - \cdots - g_{N-1}z^{-(N-1)})z^{N} \end{bmatrix}; \quad \mathbf{F}(z^{-1}) = \begin{bmatrix} F_{d+1}(z^{-1}) \\ F_{d+1}(z^{-1}) \\ \vdots \\ F_{d+N}(z^{-1}) \end{bmatrix}$$

Los últimos dos términos en (13) solamente dependen del pasado, y pueden ser agrupados en un solo término conocido como vector de respuesta libre (f_c), de la siguiente forma [47]:

$$\mathbf{y} = \mathbf{G}\mathbf{u}_{\mathbf{c}} + \mathbf{f}_{\mathbf{c}} \tag{14}$$

De igual forma, (8) puede ser expresada en forma matricial de la siguiente manera [47]:

$$J = (\mathbf{G}\mathbf{u}_{\mathbf{c}} + \mathbf{f}_{\mathbf{c}} - \mathbf{w})^{T} (\mathbf{G}\mathbf{u}_{\mathbf{c}} + \mathbf{f}_{\mathbf{c}} - \mathbf{w}) + \lambda \mathbf{u}_{\mathbf{c}}^{T} \mathbf{u}_{\mathbf{c}}$$
(15)

El resultado de la minimización de la función de costo se encuentra al igualar el gradiente de J a cero. Sin embargo, para este resultado, se asume que no existe restricciones. De esta manera, el valor óptimo de \mathbf{u}_{c} se detalla a continuación [47]:

$$\mathbf{u}_{\mathbf{c}} = (\mathbf{G}^T \mathbf{G} + \lambda \mathbf{I})^{-1} \mathbf{G}^T (\mathbf{w} - \mathbf{f}_{\mathbf{c}})$$
(16)

No obstante, la variación de la acción de control corresponde al primer elemento del vector \mathbf{u}_{c} , como sigue [47]:

$$\Delta_{\rm c} u_{\rm c}(t) = \mathbf{K} (\mathbf{w} - \mathbf{f}_{\rm c}) \tag{17}$$

En donde **K** es la primera fila de la matriz $(\mathbf{G}^T \mathbf{G} + \lambda \mathbf{I})^{-1} \mathbf{G}^T$. Finalmente, la acción de control óptima del GPC, se detalla en la siguiente expresión [47]:

$$u_c(t) = \mathbf{K}(\mathbf{w} - \mathbf{f}_c) + u_c(t - 1)$$
(18)

Propuesta de Solución

En este capítulo se detallan los métodos utilizados en el proceso de diseño y simulación del

control GPC para el VSI 3L NPC tipo T. De igual manera, el sistema de control propuesto es

implementado en un DSP y es validado mediante la simulación de la planta en un HIL.

Metodología

La estrategia de control para el sistema VSI 3L NPC tipo T ha sido diseñada a partir del lazo de

control detallado en la Figura 13.

Figura 13

Lazo de control basado en el GPC propuesto para VSI 3L NPC tipo T



Nota. El esquema muestra el lazo de control propuesto para un VSI monofásico de 3L NPC tipo T. La variable V_{DC} representa el voltaje total de entrada al sistema en el enlace DC, v_a corresponde al voltaje en el punto común entre el inversor y el filtro LC, v_o es el voltaje de enlace AC a la salida del convertidor DC/AC, $v_{o\alpha}$ y $v_{o\beta}$ representan las componentes de v_o en un marco referencial ortogonal estacionario, V_o corresponde a la amplitud de v_a , y $\hat{\delta}$ representa al ciclo de trabajo.

El sistema propuesto en la Figura 13 se compone de los siguientes elementos:

Dos fuentes de voltaje DC con una tensión total correspondiente a V_{DC}

- Los interruptores de potencia conectados en una configuración tipo T
- Un filtro *LC* de segundo orden conectado a la salida del inversor
- La carga conectada a la salida del convertidor DC/AC
- Un OSG basado en un filtro digital de segundo orden
- Un bloque de transformación de coordenadas $\alpha\beta$ a un marco ortogonal rotatorio dq
- El controlador basado en el GPC
- Un modulador que transduce la señal de control a un conjunto de señales PWM

El dimensionamiento de cada uno de los componentes que conforman la estrategia de control

de la Figura 13 se detallan a continuación.

Modelamiento del Sistema

El sistema de control se representa en la Figura 14. La planta se conforma por el inversor, el

filtro de salida de segundo orden $(L_f C_f)$ y la carga R_o .

Figura 14

Representación esquemática del sistema VSI 3L NPC tipo T



Nota. La planta está compuesta por el inversor, el filtro de salida $L_f C_f$ y la carga representada por la resistencia R_o . Además, la resistencia R_f representa las pérdidas generadas por el filtro, i_{L_f} es la corriente que pasa por L_f , y el voltaje en el capacitor (v_{C_f}) es equivalente al voltaje v_o .

Una planta puede ser expresada a partir de su modelo en espacio de estados, como se detalla a continuación:

$$\begin{cases} \dot{\mathbf{x}}_{p}(t) = \mathbf{A}_{p} \cdot \mathbf{x}_{p}(t) + \mathbf{B}_{p} \cdot \mathbf{u}_{p}(t) \\ \mathbf{y}_{p}(t) = \mathbf{C}_{p} \cdot \mathbf{x}_{p}(t) + \mathbf{D}_{p} \cdot \mathbf{u}_{p}(t) \end{cases}$$
(19)

En donde, t es la variable de tiempo, $\mathbf{x}_p \in \mathbb{R}^n$ es el vector de estados, $\mathbf{y}_p \in \mathbb{R}^q$ es el vector de salida, $\mathbf{u}_p(t) \in \mathbb{R}^p$ es conocido como vector de control, $\mathbf{A}_p \in \mathcal{M}_{nxn}$ es la matriz de estados, $\mathbf{B}_p \in \mathcal{M}_{nxp}$ es la matriz de entrada, $\mathbf{C}_p \in \mathcal{M}_{qxn}$ es la matriz de salida, y $\mathbf{D}_p \in \mathcal{M}_{qxp}$ es la matriz de transmisión directa.

Adicionalmente, la función de transferencia (G_p) de entrada-salida del sistema se obtiene a partir de la siguiente expresión:

$$G_p(s) = \frac{Y(s)}{U(s)} = \mathbf{C_p} (s\mathbf{I} - \mathbf{A_p})^{-1} \mathbf{B_p} + \mathbf{D_p}$$
(20)

En donde, Y es equivalente a la variable de salida de sistema, mientras que U corresponde a la entrada del sistema, ambas en el dominio de s. Para el sistema VSI 3L NPC tipo T, las variables de estado corresponden a los elementos que almacenan energía. En este caso, estas variables están representadas por la corriente i_{L_f} y el voltaje v_{C_f} . De esta manera, el modelo en espacios de estados se detalla a continuación:

$$\begin{bmatrix} i_{L_f}(t) \\ v_{C_f}(t) \end{bmatrix} = \begin{bmatrix} -\frac{R_f}{L_f} & -\frac{1}{L_f} \\ \frac{1}{C_f} & -\frac{1}{R_o C_f} \end{bmatrix} \cdot \begin{bmatrix} i_{L_f}(t) \\ v_{C_f}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_f} \\ 0 \end{bmatrix} \cdot u_v(t)$$

$$v_o(t) = \begin{bmatrix} 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_{L_f}(t) \\ v_{C_f}(t) \end{bmatrix}$$
(21)

En donde, $u_v \in \left[-\frac{v_{DC}}{2}, 0, \frac{v_{DC}}{2}\right]$ y es equivalente a los estados de conmutación. Adicionalmente,

como se observa en (21), v_{C_f} es equivalente al voltaje v_o debido a que el capacitor C_f esta en paralelo a la carga R_o .

En este sentido, la función de transferencia del sistema VSI 3L NPC tipo T se detallada en (22), como se sigue:

$$G_P(s) = \frac{\frac{1}{L_f C_f}}{s^2 + s \left(\frac{R_f}{L_f} + \frac{1}{R_o C_f}\right) + \frac{R_o + R_f}{R_o L_f C_f}}$$
(22)

Dimensionamiento del Filtro LC

Este trabajo se centra en los sistemas desconectados de la red principal. Por esta razón, para el dimensionamiento del filtro del VSI 3L NPC tipo T, se han considerado las principales cargas de un hogar perteneciente una zona aislada. Estas cargas se detallan en la Tabla 2.

Tabla 2

Principo	ales	caraas	en	zonas	aisi	'ad	as
		cargas	C	201100	0.101	~~~	0.0

N٥	Carga	Potencia (W)	N. de cargas	Potencia Total (W)
1	Foco	9	10	90
2	Televisor	130	2	260
3	Computador	200	2	400
4	Refrigerador	200	1	200
5	Cargador de celular	15	4	60
6	Licuadora	600	1	600
7	Otros	600	1	400
				2010

Nota. La tabla detalla las principales cargas de un hogar en una zona asilada en el Ecuador.

Como se puede observar en la Tabla 2, la potencia máxima es de 2 kW, sin embargo, se tomará en consideración una potencia máxima de 2.2 kW. A partir de esta consideración, el voltaje máximo que soporta el inductor corresponde a la diferencia entre el voltaje V_a y el voltaje pico en el enlace AC (V_o), como se detalla a continuación:

$$V_{L_f} = V_a - V_o \tag{23}$$

Sin embargo, el voltaje $v_{a.1}$ es equivalente al voltaje v_o . Además, el coeficiente m_a define el ciclo de trabajo del modulador PWM, por lo que su valor es equivalente a $\hat{\delta}$. En este sentido, al

considerar (2) y los valores detallados en la Tabla 2, V_{L_f} descrita en (23) es equivalente a la siguiente expresión:

$$V_{L_f} = \frac{V_{DC}}{2} (1 - \hat{\delta})$$
 (24)

Adicionalmente, V_{L_f} depende de la frecuencia de control (f_s), del voltaje del enlace DC, y de la corriente máxima de rizado en el inductor ($\Delta \hat{I}_{L_f}$), como se detalla a continuación [42]:

$$V_{L_f} = L_f \frac{\Delta \hat{I}_{L_f}}{\hat{\delta}} f_s \tag{25}$$

De esta manera, el valor de L_f se encuentra a partir de (24) y (25), como sigue:

$$L_f = V_{DC} \frac{\hat{\delta} \left(1 - \hat{\delta}\right)}{2 \,\Delta \hat{l}_{L_f} \, f_s} \tag{26}$$

Por otra parte, el valor del capacitor se encuentra a partir de la relación entre f_c y f_s . Según [48], la frecuencia f_c debe ser al menos quince veces menor que f_s . Así, a partir de (3), el capacitor es calculado a partir de la siguiente expresión:

$$C_f \ge \frac{15^2}{(2\pi f_s)^2 L_f}$$
(27)

En este trabajo de investigación se ha considerado una f_s de 20 kHz. Según [42], el valor de $\Delta \hat{I}_{L_f}$ no debe superar el 20%, por esta razón, se ha considerado $\Delta \hat{I}_{L_f} = 8\%$. Adicionalmente, se consideró una carga promedio de 40 Ω para el diseño del controlador, sin embargo, el filtro está diseñado para cargas de hasta 5,5 Ω . Así, a partir de (26) y (27), los parámetros de diseño del VSI 3L NPC tipo T se detallan en la Tabla 3.

Parámetros de Control

A partir de los valores resumidos en la Tabla 3, se ha obtenido la función de transferencia del sistema resumida en (22), como se detalla a continuación:

$$G_p(s) = \frac{2.381 \times 10^7}{s^2 + 579.8 \, s + 2.387 \times 10^7} \tag{28}$$

Tabla 3

Parámetro	Descripción	Valor	Unidad
V_{DC}	Voltaje de enlace DC	400	V
v_o	Voltaje nominal de enlace AC	110	V_{RMS}
f	Frecuencia nominal AC	60	Hz
f_s	Frecuencia de control	20	kHz
L_f	Inductancia del filtro LC	0.75	тH
R_f	Resistencia en el inductor L	0.1	Ω
C_{f}	Capacitancia del filtro LC	56	μF
R_o	Carga de salida	40	Ω

Detalle de los parámetros y de los componentes del VSI 3L NPC tipo T

Nota. La tabla resume los valores de los elementos del VSI 3L NPC tipo T. Los parámetros de diseño involucran una potencia máxima de 2.2 kW a 110 V_{AC} – 60Hz.

En (28) se describe una planta de segundo orden. En general, la forma estándar de la función de transferencia de un sistema de segundo orden está dada por [49]:

$$G(s) = \frac{k_s \cdot \omega_o^2}{s^2 + 2\xi_s \omega_o + \omega_o^2}$$
(29)

En donde ω_o es la frecuencia natural no amortiguada, ξ_s es el factor de amortiguamiento y k_s es la ganancia estática del sistema. Estos parámetros definen el comportamiento dinámico de la planta. Sin embargo, el sistema debe ser discretizado para que el control pueda ser implementado de forma digital. Por esta razón, se ha considerado el método heurístico descrito en [49] para la selección de periodo de muestreo (t_s) y discretización del sistema. Este procedimiento define que t_s debe ser de cuatro a diez veces más rápido que el tiempo de subida (T_r) de la planta. Una aproximación del tiempo T_r para un sistema de segundo orden se detalla a continuación [49]:

$$T_r = \omega_0^{-1} \cdot \mathrm{e}^{\varphi/\tan\varphi} \tag{30}$$

En donde $\xi_s = \cos(\varphi)$. Utilizando la información de la función de transferencia en (28) y la aproximación de T_r detallada en (30), el tiempo de subida correspondiente al sistema es de 224 μs . De esta manera, $t_s \in [22.4, 56] \mu s$. Se ha seleccionado un $t_s = 50 \mu s$, el cual es equivalente al valor de la f_s detallada en la Tabla 3. La función de transferencia $G_p(s)$ se discretiza con el método ZOH a un tiempo de muestreo t_s , como sigue:

$$G_p(z) = \frac{0.02933z^{-1} + 0.02905z^{-2}}{1 - 1.9129z^{-1} + 0.97143z^{-2}}$$
(31)

En base a la función de transferencia en (31), se implementó en Matlab© el algoritmo del controlador GPC detallado en (7)-(18) de forma *offline*. Sin embargo, el comportamiento dinámico es una característica intrínseca y es diferente en cada sistema. Por lo tanto, los parámetros del GPC (λ , δ , N_p y N_c) permiten mejorar la salida de la planta acorde a la respuesta requerida por el sistema. En este sentido, la Figura 15 detalla la salida del sistema VSI 3L NPC tipo T al variar los parámetros del controlador. Para ello, se ha considerado $N = N_p = N_c$, $\delta = 1$, y d = 0.

Figura 15

Comportamiento del sistema para diferentes valores de los parámetros del GPC



Nota. En la figura se detalla el comportamiento del sistema VSI 3L NPC tipo T en función de distintos valores de los parámetros del controlador GPC. (a) Respuesta del sistema con N = 3 y diferentes valores de λ . (b) Respuesta del sistema con N = 5 y diferentes valores de λ . (c) Respuesta del sistema con N = 7 y diferentes valores de λ . (d) Respuesta del sistema con N = 9 y diferentes valores de λ . (e) Respuesta del sistema con N = 11 y diferentes valores de λ . (f) Respuesta del sistema con N = 13 y diferentes valores de λ .

Como se observa en la figura anterior, la oscilación excesiva de la salida del sistema se transduce a un mayor contenido armónico en v_o . De esta manera, la THD en la respuesta transitoria de la planta disminuye a medida que los horizontes de predicción y control se incrementan. Por otra parte, se puede observar que los valores de λ son diferentes en cada escenario. Por un lado, para valores menores de λ , se produce una respuesta transitoria más rápida. Sin embargo, el controlador provoca una salida con sobre impulso y una respuesta con mayor contenido oscilatorio. Por otro lado, para valores mayores de λ , la respuesta transitoria del sistema se ralentiza. No obstante, el controlador provoca una salida sin sobre impulso y una respuesta con menor cantidad de oscilaciones.

En este sentido, se requiere que la respuesta del sistema sea sin sobre impulso, con tiempo de estabilización menor a 20 ms y con una THD menor al 8%. De esta manera, tras varias pruebas, el mejor rendimiento del sistema se obtuvo con valores de $N \ge 9$. Sin embargo, a medida que los horizontes de predicción y control aumentan, también lo hace el costo computacional. A pesar de esto, el aumento de la carga de cómputo es mucho menor que en el caso de los controladores basados en FCS-MPC, en los cuales se presenta en forma exponencial. Por esta razón, se ha seleccionado N = 9. De igual forma, para los horizontes de predicción y control seleccionado, el valor de $\lambda = 390$ permite obtener un sistema con el comportamiento requerido. En la Figura 16 se detalla el rendimiento del sistema con los valores mencionados anteriormente. En esta figura se puede observar que el control realiza un seguimiento correcto al cambio de referencia y mitiga la perturbación adicionada en la señal de salida del sistema.



Curvas de control basadas en el GPC para el sistema VSI 3L NPC tipo T

Nota. En la figura se muestra la respuesta del sistema frente a un controlador GPC con d = 0, N = 9, $\delta = 1$ y $\lambda = 390$. El sistema es simulado con una perturbación en t = 0.15 s. (a) Seguimiento de referencia y rechazo de perturbaciones del sistema. (b) Acción de control del GPC para el sistema VSI 3L NPC tipo T.

Finalmente, se debe recalcar que la selección de los parámetros N y λ se han realizado en función de los requerimientos de funcionamiento de la planta. De esta manera, se ha disminuido las oscilaciones en la salida del sistema sin adicionar sobre impulso, ni comprometer el tiempo de establecimiento del mismo.

Simulación

Se ha utilizado Matlab© - Simulink para proceso de simulación de sistema VSI 3L NPC tipo T detallado en la Figura 13. Adicionalmente, se ha empleado la librería "Specialized Power Systems" perteneciente a Simscape para la simulación de la etapa de potencia.

Inversor 3L NPC Tipo T

Se implementó en Simulink el inversor 3L NPC tipo T a partir de la utilización de IGBTs como dispositivos de conmutación. Las propiedades de cada dispositivo se han mantenido por defecto. Como se detalla en la Figura 17, cada interruptor recibe una señal de control con la cual se obtiene a la salida el voltaje detallado en la Tabla 1.

Figura 17

Implementación del VSI 3L NPC tipo T en Simulink



Nota. En la figura se muestra la implementación del inversor tipo T en Simulink. La salida del inversor corresponde al voltaje v_a .

Filtro LC

De igual manera, el filtro *LC* se compone del inductor L_f y el capacitor C_f . Además, se adicionó la resistencia R_f la cual simula las pérdidas en el filtro, como se detalla en la Figura 18.

Implementación del filtro LC en Simulink



Nota. En la figura se muestra la implementación del filtro LC en Simulink. La resistencia R_f en serie con el inductor representa las pérdidas en el filtro.

Carga del Sistema

Como se detalla en la Figura 19, el sistema será evaluado para diferentes tipos de cargas

conectadas a la salida del inversor. Estas cargas están representadas por la resistencia R_o.

Figura 19

Representación de la carga en Simulink



Nota. En la figura se muestra el diagrama de conexión de la carga. Además, se miden las variables de salida i_o y v_o .

Generador de Señal Ortogonal

Por otro lado, la implementación del OSG a partir de dos filtros de primer orden en cascada se detalla en la Figura 20, en donde la variable v_o es discretizada con el mismo periodo que la planta y se convierte en la entrada del OSG. Ambos filtros están configurados con una frecuencia de corte del

mismo valor que f detallada en la Tabla 3 y el mismo periodo de muestreo usado para la discretización de la planta.

Figura 20

Implementación del OSG en Simulink a partir de dos filtros de primer orden



Nota. En la figura se muestra el OSG basado en dos filtros de primer orden en cascada. La salida del filtro genera la componente ortogonal v_{β} en un marco referencial estacionario. Cada filtro posee una frecuencia de corte de valor *f* y un tiempo de muestreo de 50 μ s.

Transformada de Park

Posterior al OSG, se implementó la transformada de Park mediante el bloque $\alpha\beta$ 0 a dq0 de Simulink como se detalla en la Figura 21. En la configuración de este bloque, se ha seleccionado que la señal β este 90° detrás de la señal α . La señal *OSC* corresponde al oscilador del modulador. Adicionalmente, este bloque requiere la posición angular de la señal, por lo que se ha utilizado un algoritmo permite el cálculo de ωt y que detecta el cruce por cero. Este algoritmo se resume en el diagrama de flujo detallado en la Figura 22.

Figura 21

Implementación de la transformada de Park en Simulink



Nota. En la figura se detalla la transformada de Park que se implementó en Simulink. La salida de este bloque corresponde a V_o . Adicionalmente, se utiliza un algoritmo que permite el cálculo de ωt y detecta el cruce por cero del oscilador perteneciente al modulador.

Figura 22

Diagrama de flujo del algoritmo de detección de cruce por cero



Nota. En la figura se detalla el algoritmo de cálculo de ωt y de detección del cruce del oscilador. La variable ref contiene la señal del oscilador, la variable ref_ant almacena el valor previo de la señal ref, ωt almacena la posición angular instantánea de ref y la constante *inc* calcula el incremento a partir de los valores de f_s y f. Las variables ref_ant y ωt son inicializadas con 0.

Controlador GPC

En la Figura 23 se detalla la implementación del controlador GPC. Las entradas corresponden a las señales V_o y a la referencia r. La salida equivale a la acción de control u_c , sin embargo, esta salida es normalizada para que $\hat{\delta} \in [0,1]$. El algoritmo del controlador GPC se describe en el diagrama de flujo detallado en la Figura 24.

Implementación del controlador GPC en Simulink



Nota. La figura corresponde al controlador GPC implementado en Simulink. Las entradas del GPC corresponden a r y V_o . La salida es equivalente a la señal de modulación $\hat{\delta}$. El bloque de saturación limita la acción de control para que $\hat{\delta} \in [0,1]$.

Figura 24

Diagrama de flujo del algoritmo de control GPC



Nota. En la figura se detalla el algoritmo del controlador GPC detallado en la sección Control Predictivo Generalizado implementado en Simulink. Las entradas del algoritmo corresponden a las variables $r \neq V_o$, mientras que las constantes utilizadas en el algoritmo corresponden a K, $G'(uG) \neq F$. La salida del algoritmo corresponde a la acción de control u_c . Los vectores y, $u \neq inc_u$ son variables de almacenamiento los datos anteriores, los cuales guardan los voltajes V_o , las acciones de control $u_c \neq$ las acciones de incrementales de control $\Delta_c u_c$.

Modulador de 3L

El modulador transduce la señal \hat{d} a las señales de control PWM para cada interruptor como se detalla en la Figura 25. El oscilador es configurado con una frecuencia f, correspondiente a la frecuencia nominal de la red AC, mientras que la portadora es configurada a una frecuencia f_s , equivalente a la frecuencia de control del sistema. Adicionalmente, la señal portadora es discretizada a 2 *MHz* con la finalidad de obtener una mejor resolución en la simulación del sistema.

Figura 25

Implementación del modulador en Simulink



Nota. En la figura se detalla el modulador para un VSI 3L NPC tipo T. La señal de control del modulador es generada por el GPC.

Lazo de Control

Finalmente, el lazo de control conformado por todos los componentes descritos anteriormente se resume en el diagrama de bloques de la Figura 26, el cual es equivalente al lazo de control detallado en la Figura 13. Adicionalmente, el esquema de simulación desarrollado en Matlab-Simulink es detallado en el Apéndice A.

Figura 26

Diagrama de bloques del sistema de control



Nota. En la figura se resume el diagrama de bloques correspondiente al esquema de simulación realizado en Simulink del sistema VSI 3L NPC tipo T controlado por GPC. En este caso, el valor de la referencia es de r = 156 V, el cual corresponde al valor pico del voltaje nominal de enlace AC de la red (110 V_{RMS}).

Implementación del Sistema

Se ha realizado el proceso de implementación del sistema VSI 3L NPC tipo T en el Hardware in the Loop. Para ello, se ha utilizado un dispositivo Typhoon HIL402 (ver Apéndice B) [50]. Las características de fábrica de este dispositivo se resumen en el Apéndice E.

Por otra parte, se ha utilizado un DSP TMDSCNCD28335 de Texas Instruments para la implementación del controlador (ver Apéndice C). Typhoon HIL posee varias herramientas de enlace que permiten la interacción entre los DSPs y los dispositivos HIL. En este caso, se ha utilizado la interfaz uGrid (ver Apéndice D), la cual facilita la interconexión de hasta tres DSPs con el HIL402. La interconexión de las entradas y salidas entre el HIL402 y los DSPs mediante la interfaz uGrid se detalla en Apéndice F.

En este trabajo se han utilizado tres DSP. En el primer DSP se ha embebido el controlador GPC y en el segundo un controlador PI. Ambos estarán aplicados al inversor 3L NPC tipo T. En el último DSP se ha implementado el GPC, sin embargo, este controlador se ha aplicado a un inversor de dos niveles de medio puente. De esta manera, se realizará la comparación de los tres sistemas.

Implementación del Controlador en el DSP

Matlab posee varios complementos, algunos desarrollados por su propio *staff*, y otros desarrollados por investigadores y empresas privadas. En este caso, el grupo de desarrollo de código de MathWorks ha generado un paquete de soporte de código embebido para los procesadores C2000 de Texas Instruments. Este complemento permite embeber algoritmos desarrollados en Simulink de una manera más rápida, disminuyendo así el *"time-to-market"*, y haciendo transparente el proceso de codificación al diseñador. El DSP F28335 forma parte de la familia de procesadores C2000, por lo que se ha utilizado este complemento para implementar los controladores en los DSPs.

En este sentido, para cada DSP se habilitará una entrada analógica (A/I), una entrada digital (D/I), una salida digital (D/O) y salidas EPWM. La A/I se utilizará como entrada para la lectura de la señal de voltaje v_o medida en cada uno de los sistemas. Por otra parte, la D/I servirá para la activación del controlador desde la interfaz HMI del HIL, mientras que la D/O activará un *led* indicador en la HMI para la comprobación de comunicación entre el sistema de control y el HIL. Finalmente, las salidas EPWM serán configuradas para controlar los inversores.

Configuración General del DSP. El DSP funciona con un reloj interno de 150 MHz y permite el control de sistemas en alta frecuencia. En el caso de inversor 3L NPC tipo T, se ha seleccionado una frecuencia de control de $20 \ kHz$, como se detalló en la Tabla 3. Así, cada DSP se configuró con las siguientes características:

- En la sección de opciones de construcción, se activaron la ejecución autónoma del DSP y el FastRTS.
- En la sección de reloj, se cambió el preescalador del reloj que maneja los periféricos de alta velocidad (HSPCLK) en 10, con lo que se obtuvo una frecuencia de 15 *Mhz*.

- En la sección ADC, se modificó el preescalador del reloj que maneja el conversor análogodigital (ADCLKPS) a 15 y el preescalador del reloj del núcleo a 0, con lo que el reloj del módulo ADC se configuró a 500 *KHz*. El preescalador que maneja la ventana de adquisición (ACQ_PS) se configuró con un valor de 0, lo que implica que la ventana de adquisición tendrá una duración de 2 μs.
- Por último, en la sección de modo externo se configuró la comunicación a través de una interfaz serial xcp y se seleccionó el puerto serial del PC vinculado al DSP.

La activación autónoma permite que el programa grabado en el DSP se guarde en la memoria del mismo y se ejecute al ser encendido. El ADC es un periférico de alta velocidad, la modificación de los escaladores se realiza para ahorrar recursos del procesador. Por una parte, se debe cuidar que la relación entre la frecuencia de control y la frecuencia de funcionamiento de este periférico tengan una relación entera (en este caso 25), de esta forma, se evitará la activación excesiva de los ADCs. Por otra parte, la configuración de la ventana de lectura está relacionada a la cantidad de ADCs utilizados y de la configuración del reloj. En este caso, se tomó en consideración la ventana más corta a la velocidad de reloj seleccionada.

Configuración del Módulo ADC. Cada DSP utilizará un canal ADC diferente ya que la interfaz uGrid está diseñada para leer los canales análogos de las tres DSP a la vez. En este sentido, el sistema GPC-VSI 3L NPC tipo T se configuró en el canal A0, el sistema PI-VSI 3L NPC tipo T se configuro en el canal A1 y el sistema GPC-VSI 2L se configuró en el canal A2. Los tres canales ADC descritos corresponden a las A/I de los DSP. Adicionalmente, se consideró una conversión secuencial al utilizarse un único canal ADC por cada DSP. Para el método de inicio de conversión se utilizó la opción de software, un tiempo de muestreo de 50 μ s y se seleccionó que el dato de entrada sea de tipo double. En la Figura 27 se detalla la configuración descrita anteriormente.

Configuración del módulo ADC

Block Parameters: ADC_input	×
C280x/C2833x ADC (mask) (link)	
Configures the ADC to output a constant stream of data collected from the ADC pins on the C280x/C2833x DSP.	
ADC Control Input Channels	
Module: A	•
Conversion mode: Sequential	•
Start of conversion: Software	•
Sample time:	
5e-5	
Data type: double	•
□ Post interrupt at the end of conversion	
QK <u>C</u> ancel <u>H</u> elp <u>Apply</u>	7

Configuración de la Entrada y Salida Digital. Se ha seleccionado la GPIO 26 de las D/I del DSP la cual realizará la activación del algoritmo de control. Si esta entrada permanece en 0, el controlador mantendrá las salidas EPWM del DSP en 0. Esta entrada mantendrá una relación directa con dos indicadores de activación. El primero será un indicador físico en el DSP correspondiente a una luz *led* que permanecerá encendida mientras el algoritmo se encuentre en funcionamiento. Este *led* está conectado en el GPIO 31 de las D/O en cada DSP y su activación se realiza en bajo. El segundo será un indicador lógico en la interfaz HMI. Se ha utilizado la GPIO 06 de las D/O en cada DSP. Tanto la D/I como las D/O se han configurado a un tiempo de muestreo de 100 *ms* y se ha utilizado un bloque de transición para enlazar la entrada digital con el algoritmo de control.

Configuración de las Salidas EPWM. Los DSP F28335 están equipados con controladores PWM de alta resolución. Estos módulos de salida pueden trabajar a una velocidad de hasta 150 *Mhz*. En este caso, los módulos EPWM se han configurado teniendo las siguientes consideraciones:

 Se seleccionó como entrada de las unidades del periodo del temporizador a los ciclos del reloj y se configuró a este parámetro con un valor de 7500, correspondiente a la relación entre la frecuencia de reloj del DSP y la frecuencia de funcionamiento del controlador.

- Se habilitó la sincronización de fase (TBPHS) en 0, para que todas las salidas PWM se encuentren en fase. De igual manera, se configuró la sincronización de salida (SYNCO) para que se comunique a través del EPWMxSYNCI
- Se habilitó únicamente el EPWMxA, se seleccionó como unidades de entrada al valor porcentual del ciclo de trabajo (CMPA) y que dicho valor sea ingresado por un puerto externo.
- El contador no hará nada cuando iguale al periodo establecido. Sin embargo, cuando el contador iguale al valor del CMPA, el contador se limpiará.
- Se habilitó la opción de PWM de alta resolución (HRPWM) y se seleccionó al control de ciclo como metodología de control. Al seleccionar esta opción se garantiza que se minimicen los errores de control provocados por los contadores del DSP.
- Se habilitó la opción de unidad de banda muerta para ambas salidas EPWM, A y B. Se seleccionó una salida dual complementaria con polaridad activada en alto (AHC). Se configuró al EPWMxA como la fuente para ambos flancos, tanto el de subida (RED) como el de bajada (FED). Ambos periodos de banda muerta se configuraron como datos fijos y se establecieron en un valor de 20.

La salida EPWMxB no es configurada como se hizo con la EPWMxA porque al activarse el AHC el DSP genera dos salidas complementarias. Ambas salidas respetarán un cierto tiempo muerto para ser activada cuando una genere un flanco de activación o desactivación. En los convertidores de potencia en general, el tiempo muerto es necesario para evitar corto circuitos debidos a la dinámica de los dispositivos electrónicos que conforman los circuitos de potencia. De esta manera, la Figura 28 detalla la configuración del módulo EPWM descrita anteriormente.

Configuración del módulo EPWM



Nota. En la figura se detalla la configuración de los módulos EPWM. (a) Configuración general del módulo EPWM. (b) Configuración del módulo EPWMxA. (c) Configuración de la salida dual complementaria y de la banda muerta.

Consideración en el Modulador. En la etapa de simulación se utilizó un oscilador sinusoidal cuya señal proviene de un bloque de Simulink, como se detalló en la Figura 25. Sin embargo, si en la etapa de implementación del controlador se utiliza el mismo concepto, esto provocaría que el controlador genere un error por desbordamiento. Esto se debe principalmente a que la relación entre la frecuencia de control y el del oscilador no corresponde a un valor entero (333. $\overline{3}$). Por esta razón, para la

implementación del controlador en el DSP, se desarrolló un algoritmo que genera la señal del oscilador, y, por lo tanto, también genera la posición angular de esta señal. De esta manera, no es necesario implementar el algoritmo de cruce por cero descrito en la Figura 22. Adicionalmente, se ha considerado un valor de 333 como aproximación en la relación entre f_s y f en el algoritmo mencionado. Al relacionar este valor con f_s el resultado corresponde a una $\hat{f} = 60.06 Hz$, cuyo valor de frecuencia se encuentra dentro de los límites de variación recomendados por [51]. El algoritmo que genera la señal del oscilador se describe en el diagrama de flujo detallado en la Figura 29.

Figura 29

Iniciar <u>Amp,</u> wt, sinwt, count $2\pi/333$ count < 333 ٠No sinwt = Amp.sin(2π.count/333 sinwt = 0 wt = 0 wt >= 2π wt = 0 count = 0 wt = wt + inc count = count + 1¥ wt sinwt Terminar

Diagrama de flujo del algoritmo que permite generar la señal del oscilador

Nota. En la figura se detalla el algoritmo encargado de generar la señal del oscilador y la posición angular de la misma. La entrada del algoritmo corresponde a la amplitud del oscilador (*Amp*). En este caso, la entrada de los módulos EPWM es porcentual, por lo que Amp = 100. Las salidas del algoritmo corresponden la posición angular ωt , y al oscilador representado por la variable *sinwt*. La constante *inc* representa al valor incremental de la posición angular calculado a partir de f y f_s , y la variable *count* controla el aumento de las variables *sinwt* y ωt . En la Figura 30 se detalla la implementación del controlador GPC. En esta figura se ha tomado en consideración el algoritmo descrito en la Figura 29. Las entradas corresponden a las señales V_o , r y la activación global. La salida equivale al ciclo de trabajo aplicado a cada conjunto de interruptores. A diferencia de la etapa de simulación, no se ha implementado el modulador (Figura 25), ya que el DSP genera las señales PWM a partir del valor del ciclo de trabajo.

Figura 30



Etapa de control basado en GPC con un oscilador generado por algoritmo

El resto de bloques y algoritmos descritos en el proceso de simulación se han mantenido sin cambios. Por un lado, en la Figura 31 se detalla el diagrama de implementación en el DSP del sistema de control basado en GPC para un VSI 3L NPC tipo T. Por otra parte, la lógica de programación del esquema de implementación del sistema de control de la Figura 31 se resume en el diagrama de flujo de la Figura 32.

Figura 31

Esquema de implementación del sistema de control basado en GPC para un VSI tipo T en el DSP


Nota. En la figura se detalla el esquema de control GPC embebido en el DSP. La entrada GPIO-26 activa del algoritmo de control a partir de una señal activada en alto, la cual proviene desde la HMI del HIL. La salida GPIO-06 activa una señal en alto, la cual encienda un *led* indicador en el HMI del HIL, cuando el algoritmo entra en funcionamiento. La salida GPIO-31 enciende un *led* en el DSP. Adicionalmente, se han utilizado los módulos EPWM-1 y EPWM-2 para controlar los interruptores del VSI tipo T.

Figura 32



Diagrama de flujo del algoritmo de control basado en GPC para un VSI tipo T embebido en el DSP

Nota. En la figura se detalla el diagrama de flujo del controlador GPC embebido en el DSP.

Implementación del Controlador PI para un VSI de Tipo T. El sistema de control PI, ha mantenido el mismo esquema de control detallado anteriormente, sin embargo, se ha cambiado el controlador descrito en la Figura 30 por el controlador mostrado en la Figura 33. Las entradas corresponden a las señales V_o , r y la activación del algoritmo (*enable*). La salida del controlador equivale al ciclo de trabajo aplicado a cada conjunto de interruptores. El algoritmo del controlador PI que se ha utilizado se describe en el diagrama de flujo detallado en la Figura 34.

Etapa de control basado en PI para un VSI de tipo T



Figura 34

Diagrama de flujo del algoritmo de control PI



Nota. En la figura se detalla el algoritmo del controlador PI. Las entradas del algoritmo corresponden a las variables V_o , al *set-point* (*SP*) y la activación general del algoritmo (*enable*). La variable *e* calcula el error entre *SP* y V_o , y la variable *sum_e* almacena la integral del error. La salida del algoritmo corresponde a la acción de control *u_pid*. Las ganancias del PI que se han utilizado corresponden a Ki =1.4 y Kp = 0.001. Estos valores han sido encontrados mediante la sintonización del controlador PI a través de la herramienta PID *Tuner* de Matlab para lograr que la estabilización y el rendimiento del sistema sean similares a los obtenidos por el GPC. Implementación del Controlador GPC para un VSI de 2L. De igual manera, para el sistema de control basado en GPC aplicado para un VSI de 2L, se mantuvo el mismo esquema de control detallado en la Figura 31. Sin embargo, existen dos cambios, el primero en que no existe dos salidas EPWM complementarias, tan solo existe una salida EPWM complementaria. La segunda se basa en el cambio del porcentaje de PWM obtenido al multiplicar la salida de control por la señal portadora. La portadora debe tener una amplitud de 50 unidades y un desplazamiento positivo de 50% (50 unidades), como se detalla en la Figura 35.

Figura 35

Etapa de control basado en GPC para un VSI de 2L



Implementación de las Plantas en el Hardware in the Loop

El HIL Control Center posee dos interfaces: el editor esquemático y la interfaz HIL SCADA. La primera interfaz permite modelar el sistema de potencia, en la cual se ha implementado tres VSIs: dos de tipo T y uno de dos niveles, como se detalla en la Figura 36. El primer VSI corresponde al sistema controlado por el GPC y cuyo DSP se ubica en el primer *slot* de la interfaz uGrid. El segundo VSI corresponde al sistema controlado por el PI y cuyo DSP se ubica en el segundo *slot*. Por último, el tercer VSI corresponde al sistema de 2L controlado por el GPC y cuyo controlador es ubicado en el tercer *slot* de la interfaz uGrid.

La acción de control para cada inversor puede ser configurada de la siguiente manera: como una entrada digital para cada *switch*, a través de un modulador interno o de un vector que contiene la secuencia de activación de cada interruptor. Debido a que la acción de control PWM para cada uno de los inversores proviene de los DSPs, se ha seleccionado la primera opción de control. Adicionalmente, se han considerado las salidas EPWM-1 y EPWM-2 para los DSPs de los inversores del 3L, mientras que para el DSP del inversor de 2L, se ha considerado las salidas EPWM-1. Las entradas digitales para cada inversor se han configurado según la relación de entrada – salida detallada en el Apéndice F.

De igual manera, como se detalla en la Figura 36, cada VSI es acompañado por un sistema de medición compuesto por un SOF-OSG, un sensor RMS de voltaje, un lazo de seguimiento de fase (PLL) monofásico que señala el voltaje V_o y la frecuencia para cada sistema, y un sensor que proporciona el THD porcentual de la señal v_o .

Figura 36

Implementación de los VSIs de 3L NPC tipo T y 2L en el HIL Control Center



Nota. En la figura se detalla la implementación de tres VSIs. De arriba hacia abajo, (a) VSI 3L NPC tipo T para el controlador GPC. (b) VSI 3L NPC tipo T para el controlador PI. (c) VSI 2L de medio puente para el controlador GPC.

La segunda interfaz del HIL corresponde a un panel SCADA en la cual se puede realizar la configuración de una interfaz humano-máqina (HMI) para el seguimiento de las variables del sistema de medición (ver Apéndice G). En la Figura 37 se detalla en diagrama de flujo de la HMI.

Figura 37

Diagrama de flujo de la interfaz HMI implementada en Typhoon HIL



Nota. En la figura se detalla el proceso de configuración de la interfaz HMI implementada en el Typhoon HIL. El selector "Start" inicia el funcionamiento de los algoritmos de control mediante una activación digital conectada a cada DSP. El valor del voltaje de entrada para cada VSI se configura mediante un potenciómetro. Los indicadores *led* muestran si existe comunicación entre cada DSP con el HIL. Finalmente, se muestran las variables del sistema de medición.

Resultados

En este capítulo se detallan los resultados alcanzados en la etapa de simulación y en la implementación en HIL. Por una parte, se comparará los resultados de simulación y de implementación del controlador GPC aplicado en el VSI 3L NPC tipo T. Por otra parte, se comparará los resultados alcanzados en los tres sistemas: GPC para un VSI 3L NPC tipo T, PI para un VSI 3L NPC tipo T y GPC para un VSI 2L. Los tres sistemas fueron sometidos a tres escenarios de carga: el primero con cargas resistivas, el segundo con cargas resistivo-inductivas y el último con cargas no lineal basadas en un rectificador RC, como se detalla en la Figura 38.

Figura 38

Esquema de las cargas de prueba para los tres sistemas implementados



Nota. En la figura se detalla el esquema de conexión de los tres tipos de cargas para los sistemas VSI implementados. (a) Esquema para cargas resistivas. (b) Esquema de cargas resistivo-inductivas. (c) Esquema para cargas no lineales basadas en un rectificador RC.

Se ha seleccionado la THD como métrica de desempeño, el cual mide la cantidad de armónicos sobre el voltaje de enlace AC. Es necesario tomar en consideración que el controlador fue diseñado para una carga de 40 Ω , sin embargo, se desea comprobar que el controlador responda al cambio de estos tres tipos de cargas como una perturbación sin necesidad de que exista un cambio en los parámetros del controlador. De igual manera, se realizará un análisis de la respuesta de los tres sistemas con respecto a perturbaciones en la carga. Aquí se podrá observar la respuesta dinámica de cada sistema en estado

transitorio. Los datos que se presentarán en este capítulo han sido obtenidos a través de la interfaz HMI del panel SCADA y un osciloscopio con el cual se ha medido de la variable en el canal ADC.

Resultados Alcanzados en la Simulación del Sistema VSI NPC Tipo T Controlado por GPC

Resultados para Diferentes Escenarios de Carga

Como ya se mencionó, se ha realizado la simulación de varios casos para cada escenario propuesto. El proceso de simulación se ha llevado a cabo por 0.3 *s*. En la Tabla 4 se detalla los resultados obtenidos al simular el esquema de la Figura 26 con diferentes cargas resistivas. Los resultados para este escenario demuestran un incremento de la THD a medida que el valor de resistencia aumenta.

Tabla 4

Caso	Carga R (Ω)	Variación de Resistencia (%)	THD (%)
1	5.5	- 86.25	0.29
2	10	- 75.00	0.66
3	20	- 50.00	0.66
4	50	25.00	1.41
5	100	150.00	1.56
6	200	400.00	2.12
7	1000	2400.00	2.58

Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas resistivas

Nota. La tabla detalla los resultados de la simulación en Matlab-Simulink del sistema VSI NPC tipo T controlador por GPC sometido bajo diferentes cargas resistivas. El porcentaje de variación de resistencia se ha obtenido en relación al valor nominal de diseño detallado en la Tabla 3.

De la misma manera, en la Tabla 5 se detalla los resultados obtenidos al simular el esquema de la Figura 26 con diferentes cargas resistivo-inductivas. Los resultados para este escenario demuestran un incremento en la THD a medida que el valor de la inductancia aumenta y el valor de resistencia se mantiene constante.

Tabla 5

Caso	Carga R $(\Omega$	2) – L(mH)	$ Z \left(\Omega ight)$	∡ (°)	Variación del Fasor (%)	THD (%)
1	R = 50	L = 10	50.14	4.31	25.35	1.51
2	R = 50	L = 20	50.57	8.58	26.41	1.80
3	R = 50	L = 50	53.44	20.66	33.59	1.91

Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas resistivo-inductivas

Nota. La tabla detalla los resultados de la simulación en Matlab-Simulink del sistema VSI NPC tipo T controlador por GPC sometido bajo diferentes cargas resistivo-inductivas. La carga *RL* en serie, detallada en la Figura 38b, ha sido coloca en paralelo a la salida del filtro *LC*. En todos los casos se ha mantenido el valor de resistencia constante y solo se ha variado el valor de la inductancia. Adicionalmente, la variación del fasor se ha obtenido en relación al valor nominal de diseño detallado en la Tabla 3.

Por último, en la Tabla 6 se resume los resultados obtenidos al simular el esquema de la Figura 26 con diferentes valores de cargas no lineales basadas en un rectificador *RC*. Los resultados para este último escenario detallan un incremento en la THD a medida que el valor de la resistencia disminuye.

Tabla 6

Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas no lineales

Caso	Carga R(Ω	2) – C(μH)	$ Z \left(\Omega ight)$	∡ (°)	Variación del Fasor (%)	THD (%)
1	R = 100	C = 330	8.01	-85.40	- 79.97	9.43
2	R = 200	C = 330	8.03	-87.70	- 79.92	6.40
3	R = 500	C = 330	8.04	-89.08	- 79.91	3.58

Nota. La tabla detalla los resultados de la simulación en Matlab-Simulink del sistema VSI NPC tipo T controlador por GPC sometido bajo diferentes cargas no lineales basadas en un rectificador *RC*. La carga no lineal, detallada en la Figura 38c, ha sido conectado a la salida del filtro *LC*. En todos los casos se ha mantenido el valor de capacitancia constante y solo se ha variado el valor de la resistencia *R*. Adicionalmente, la variación del fasor se ha obtenido en relación al valor nominal de diseño detallado en la Tabla 3.

Resultados frente a Perturbaciones de Carga

De igual manera, se analizó la respuesta del sistema controlado por el GPC frente a perturbaciones de carga. Para este análisis, se partió con una carga resistiva de $R = 50 \Omega$. La perturbación se realizó colocando una carga en paralelo. Se consideraron tres escenarios de perturbaciones, para lo que se utilizaron los esquemas de carga detallados en la Figura 38.

En este sentido, en la Figura 39 se detalla la respuesta del sistema frente a una perturbación de carga de tipo resistiva. La perturbación se realizó en t = 104.17 ms con una carga de $R_p = 20 \Omega$. Este valor ha sido seleccionado después de analizar que la potencia requerida para alimentar las cargas se encuentra dentro de los parámetros de diseño y para observar el efecto que se produce en la red al conectar una carga considerablemente alta.

Figura 39



Respuesta del sistema de control GPC frente a una perturbación de carga resistiva

Nota. En la figura se muestra la respuesta del sistema y del controlador frente a una perturbación de carga resistiva. (a) Respuesta del VSI 3L NPC tipo T frente a la perturbación de carga. (b) Acción de control aplicada sobre el modulador.

En la Figura 39a se puede observar que el sistema requiere de aproximadamente 10 *ms* para salir de la etapa transitoria. Además, el esfuerzo de control realizado por el GPC para que el sistema vuelva al estado estable, es mínimo (Figura 39b). Esto se debe principalmente a que se consideró una carga de naturaleza resistiva en la etapa de diseño del controlador.

De igual manera, en la Figura 40 se muestra la respuesta del sistema frente a una perturbación de carga de tipo resistivo-inductiva. La perturbación se realizó en t = 104.17 ms con una carga de $R_p = 50 \Omega$ y $L_p = 20$, cuyo valor se utilizó anteriormente para observar el comportamiento del sistema.

Figura 40

200 Voltaje de Salida (V) 150 GPCRef 100 50 0 -50 -100 -150 92.5 97.5 102.5 107.5 112.5 117.5 122.5 Tiempo (ms) (a) Voltaje del Modulador (V) GPC0.75 Ref 0.5 0.25 0 -0.25 -0.5 -0.75 107.5 92.5 97.5 102.5 112.5 117.5 122.5 Tiempo (ms) (b)

Respuesta del sistema de control GPC frente a una perturbación de carga RL

Nota. En la figura se muestra la respuesta del sistema y del controlador frente a una perturbación de carga resistivo-inductiva. (a) Respuesta del VSI 3L NPC tipo T frente a la perturbación de carga. (b) Acción de control aplicada sobre el modulador.

Como se puede observar en la Figura 40b, la acción de control realizada por el GPC es mínima si se considera que la perturbación representa aproximadamente el doble de la carga inicial y que el controlador ha sido diseñado para cargas resistivas. Asimismo, el tiempo que requiere el controlador para que el sistema vuelva a la zona estable es de 10 *ms* (Figura 40a).

Por último, en la Figura 41 se puede observar la respuesta del controlador y del sistema frente a una perturbación de carga de tipo no lineal, cuyo esquema se detalló en la Figura 38c. De igual manera que en los otros escenarios, la perturbación se realizó en el t = 104.17 ms con una de carga de $R_p =$ 200Ω y $C_p = 330 \mu$ F, cuyo valor se utilizó anteriormente para observar el comportamiento del sistema.

Figura 41

Respuesta del sistema de control GPC frente a una perturbación de carga no lineal



Nota. En la figura se muestra la respuesta del sistema y del controlador frente a una perturbación de carga no lineal. (a) Respuesta del VSI 3L NPC tipo T frente a la perturbación de carga. (b) Acción de control aplicada sobre el modulador.

Como se puede observar en la Figura 41a, existe un efecto muy agresivo en el voltaje de la red al ser conectada la carga no lineal. Por esta razón, el controlador produce una acción de control bastante agresiva (Figura 41b), con lo cual se logra llevar nuevamente al sistema a la zona estacionaria después de 20 *ms*.

Ancho de Banda del Controlador GPC

Se han obtenido las variaciones máximas que el GPC puede controlar, para lo cual se ha respetado que el sistema funcioné correctamente, dentro de los parámetros de funcionamiento considerados en la etapa de diseño (THD no superé él 8% y 110 V_{RMS}). En este sentido, se han realizado varias simulaciones para obtener estos valores de carga, los cuales son resumidos en la Tabla 7.

Tabla 7

Carga	Valor de Carga (Ω, mH, μF)		$ Z (\Omega)$	∡ (°)	Variación del Fasor (%)	THD (%)
R	$R \rightarrow \infty$		-	-	-	3.00
	R = 2.5		2.500	0.00	- 93.75	0.28
RL	R = 0	$L \to \infty$	-	_	-	3.27
	R = 0	L = 2.6	0.980	90.00	- 97.55	1.92
NL-RC	R = 140.1	C = 330	8.025	-86.72	- 79.94	3.58

Resultados de simulación del VSI NPC tipo T controlado por GPC para cargas no lineales

Nota. La tabla detalla los resultados de la simulación en Matlab-Simulink del sistema VSI NPC tipo T en donde se detallan los valores máximos de carga controlables por el GPC. Las cargas utilizadas en la simulación, han sido conectadas a la salida del filtro *LC*, γ el esquema de cada una de ellas se encuentra detallada en la Figura 38. Adicionalmente, la variación del fasor se ha obtenido en relación al valor nominal de diseño detallado en la Tabla 3.

En la Tabla 7 se ha resumido los valores máximos que el GPC puede controlar. Por un lado, referente a cargas resistivas, el controlador puede admitir resistencias sobre los 2.5 Ω , inclusive puede funcionar sin carga. Sin embargo, con valores de resistencia por debajo de los 2.5 Ω , el sistema experimenta una caída en el valor de voltaje a pesar de que el THD se mantiene por debajo del 8%. Por otra parte, con respecto a las cargas *RL*, el sistema se vuelve crítico con cargas inductivas menores a 2.6 *mH*, en donde, de igual manera que con las cargas resistivas, existe una caída en el valor de voltaje. Finalmente, para las cargas NLs, se pudo observar que al variar tanto el valor de la capacitancia como el de la resistencia, el sistema varía su contenido armónico. Por esta razón, se ha encontrado el valor de carga crítica sin variar el valor de la capacitancia, en donde, para valores de resistencia menores a 140.1 Ω , el sistema supera el THD mínimo de 8% recomendado en [51].

Resultados para Diferentes Escenarios de Carga en Hardware-in-the-Loop

Se realizaron las pruebas con los mismos escenarios tomados en consideración en la etapa de simulación para los tres sistemas mencionados anteriormente: el primer sistema corresponde al inversor 3L NPC tipo T controlado por un GPC, el segundo a un sistema conformado por un inversor 3L NPC tipo T controlado mediante un PI y el último sistema correspondiente a un inversor de medio puente de 2L controlado por un GPC. Sin embargo, las mediciones fueron registradas a partir de la interfaz HMI del HIL y de un osciloscopio externo para probar la veracidad de los resultados alcanzados. Así, se obtuvieron los datos correspondientes al encendido del sistema, la THD en un intervalo de tiempo de cinco minutos, la forma de onda de salida y la transformada rápida de Fourier (FFT). Sin embargo, en este trabajo se mostrarán los gráficos para algunos casos y se tabulará el resto de resultados. Los casos seleccionados, los cuales se detallan a continuación, se consideran de mayor relevancia y servirán para un análisis más detallado.

Escenario 1: Cargas Resistivas

Carga Resistiva de 5.5 Ω. La Figura 42 ha sido obtenida del HMI del HIL y en ella se detalla la

forma de onda de v_o con una carga de 5.5 Ω conectada a la salida de los inversores.

Figura 42

Forma de onda del voltaje v_o con una carga de 5.5 Ω



Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga de 5.5 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

De igual manera, las formas de onda fueron capturadas por el osciloscopio. El resultado para cada sistema se detalla en la Figura 43. Tanto en la Figura 42 como en la Figura 43, se puede apreciar que la señal de voltaje v_o producida por cada sistema cumple con el objetivo de diseño. Adicionalmente, cada sistema se caracteriza por tener un voltaje de salida sinusoidal a 110 V RMS y una frecuencia de 60 Hz.



Medición externa de la forma de onda del voltaje v_o con una carga de 5.5 Ω

Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con una carga de 5.5 Ω . Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40 voltios, con respecto al valor real de v_o en HIL. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 44 se detalla el estado transitorio en el encendido de cada uno de los sistemas. En cada figura se muestra dos señales. La primera se trata de la señal v_o en color rojo. La segunda corresponde a la señal V_o en color verde, la cual resulta de la transformada de Park. Sin embargo, esta última es una aproximación de la señal que el control utiliza internamente en el DSP debido a que el valor ωt que se ha utilizado en el HIL es generada por un PLL monofásico.



Estado transitorio del voltaje v_o en el encendido de los sistemas con una carga de 5.5 Ω

Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga de 5.5 Ω .. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

Además, se capturó la variación de la THD en la HMI del HIL durante un intervalo de 5 min. De esta forma, la Figura 45 detalla la variación de este parámetro para cada uno de los sistemas analizados.

Figura 45



THD en cada sistema con una carga de 5.5 Ω

Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo en segundos mientras que el eje y pertenece al THD en %. Estos valores serán tabulados tomando en consideración el promedio de este indicador durante el intervalo de 5 minutos.

Por otra parte, en la Figura 46 se muestra la FFT para cada sistema la cual ha sido capturada de manera externa a través del osciloscopio.

Figura 46



FFT de la señal de voltaje v_o en cada sistema con una carga de 5.5 Ω

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (*Hz*), eje y = dBV.

La THD para este caso, correspondiente a una carga de 5.5 Ω , no supera el 2% en todos los sistemas, como se observa en la Figura 45. Sin embargo, el sistema VSI 3L NPC tipo T controlado por GPC presenta una menor cantidad armónica, y por esta razón, una menor THD. Así, en la Figura 46, la segunda componente armónica ($\simeq 120 Hz$) del inversor 3L NPC tipo T controlado por GPC es menor con respecto a los otros dos sistemas. De igual manera sucede con las demás componentes armónicas de orden superior. Además, se debe tomar en consideración que en la segunda imagen se detalla la FFT del mismo inversor con distinto controlador, mientras que en la tercera imagen se detalla el mismo controlador con un inversor con topología 2L. Por esta razón, se puede asegurar que, tanto el controlador GPC como la topología NPC tipo T, han permitido obtener una señal de voltaje con menor distorsión para la máxima carga admisible en los sistemas diseñados.

Carga Resistiva de 1000 Ω . La Figura 47 ha sido obtenida de la interfaz HMI y en ella se detalla la forma de onda de v_o con una carga de 1000 Ω conectada a la salida de los inversores.

Figura 47





Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga de 1000 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC. Al igual que en la carga de 5.5 Ω , las formas de onda fueron capturadas externamente por un

osciloscopio. El resultado para cada sistema se detalla en la Figura 48.

Figura 48

Medición externa de la forma de onda del voltaje v_o con una carga de 1000 Ω



Nota. En la figura se muestra la señal v_o a la salida de cada uno de los tres sistemas con una carga de 1000 Ω . Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40, esto quiere decir que la medición debe ser multiplicada por 40 para obtener el valor real de v_o en HIL. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En ambas figuras (Figura 47 y Figura 48), la señal de voltaje v_o en cada sistema cumple con el objetivo de diseño. Cada sistema se caracteriza por tener un voltaje de salida sinusoidal a 110 V RMS y una frecuencia de 60 Hz.

El estado transitorio en el encendido de cada uno de los sistemas se detalla en la Figura 49. En cada figura se muestra dos señales: la señal v_o en color rojo y la señal V_o en color verde. Esta última resulta de la transformada de Park, sin embargo, es una aproximación de la señal que el control utiliza internamente en el DSP como se explicó en el caso de la carga de 5.5 Ω .

Figura 49

Estado transitorio del voltaje $v_{
m o}$ en el encendido de los sistemas con una carga de 5.5 Ω



Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga de 1000 Ω .. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 49 se puede observar que en el sistema con el controlador PI es más oscilatorio en el encendido. Por otra parte, en la Figura 50 se muestra la FFT para cada uno de los sistemas, y en la Figura 51 se detalla la variación de la THD durante un intervalo de 5 min.



FFT de la señal de voltaje v_o en cada sistema con una carga de 1000 Ω

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (Hz), eje y = dBV.

Figura 51

THD en cada sistema con una carga de 1000 Ω



Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo en segundos mientras que el eje y pertenece al THD en %. Estos valores serán tabulados tomando en consideración el promedio de este indicador durante el intervalo de 5 minutos.

En el caso de análisis, con una carga de 1000 Ω , la THD no supera el 2.5% en todos los sistemas, como se observa en la Figura 51. Sin embargo, el sistema VSI 3L NPC tipo T controlado por GPC presenta una menor cantidad armónica, y por esta razón, una menor THD. Así, en la Figura 50, la segunda componente armónica ($\simeq 120 Hz$) del inversor 3L NPC tipo T controlado por GPC es menor con respecto a los otros dos sistemas. De igual manera sucede con las demás componentes armónicas de orden superior. Por esta razón, se puede asegurar otra vez que, tanto el controlador GPC como la topología NPC tipo T, han permitido obtener una señal de voltaje con menor distorsión para el caso de menor carga a comparación de los demás sistemas.

Escenario 2: Cargas Resistivo-Inductivas

Carga 50 Ω – **20 mH.** La Figura 52 se ha obtenido de la interfaz HMI y en ella se detalla el voltaje v_o con una carga *RL* de 50 Ω –20 mH conectada a la salida de los inversores.

Figura 52

Forma de onda del voltaje v_o con una carga RL de 50 Ω – 20 mH



Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga *RL* de 50 Ω –20 mH. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC.

Al igual que en el caso de las cargas resistivas, las formas de onda fueron capturadas externamente por un osciloscopio. El resultado para cada sistema se detalla en la Figura 53.

Figura 53

Medición externa de la forma de onda del voltaje v_o con una carga RL de 50 Ω – 20 mH



Nota. En la figura se muestra la señal v_o a la salida de cada uno de los tres sistemas con una carga RL de 50 Ω – 20 mH. Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40, esto quiere decir que la medición debe ser multiplicada por 40 para obtener el valor real de v_o en HIL. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En ambas figuras (Figura 52 y Figura 53), la señal de voltaje v_o se caracteriza por tener un voltaje de salida sinusoidal a 110 V RMS y una frecuencia de 60 Hz.

La Figura 54 detalla el estado transitorio producido en el encendido de cada sistema. En cada figura se muestra dos señales: la señal v_o en color rojo y la señal V_o en color verde. Esta última representa el resultado de la transformada de Park, sin embargo, como se explicó anteriormente para las cargas resistivas, es una aproximación de la señal que utiliza el controlador.

Figura 54

Estado transitorio del voltaje v_o en el encendido de los sistemas con una carga RL de 50 Ω -20mH



Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga *RL* de 50 Ω –20 mH. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 54 se puede observar que en el sistema con el controlador PI presenta mayor cantidad de oscilaciones en el encendido. Por otra parte, en la Figura 55 se muestra la FFT para cada uno de los sistemas, y en la Figura 56 se detalla la variación de la THD durante un intervalo de 5 min.



FFT de la señal de voltaje v_o en cada sistema con una carga RL de 50 Ω – 20 mH

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (Hz), eje y = dBV.

Figura 56

THD en cada sistema con una carga RL de 50 Ω – 20 mH



Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo en segundos mientras que el eje y pertenece al THD en %. Estos valores serán tabulados tomando en consideración el promedio de este indicador durante el intervalo de 5 minutos.

En el caso de análisis, con una carga RL de 50 Ω –20 mH, la THD no supera el 2.5% en todos los sistemas, como se observa en la Figura 56. Sin embargo, el sistema VSI 3L NPC tipo T controlado por GPC presenta una menor THD. En la Figura 55, la segunda componente armónica del inversor 3L NPC tipo T controlado por GPC es menor con respecto a los otros dos sistemas. De igual manera sucede con las demás componentes armónicas de orden superior.

Carga 50 \Omega – 50 mH. La Figura 57 se ha obtenido de la HMI del HIL y en ella se detalla el voltaje v_o con una carga RL de 50 Ω –50 mH conectada a la salida de los inversores.

Figura 57

Forma de onda del voltaje v_o con una carga RL de 50 Ω – 50 mH



Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga *RL* de 50 Ω –50 mH. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC.

En la Figura 58 se detalla las formas de onda que fueron capturadas externamente por un osciloscopio.

Figura 58



Medición externa de la forma de onda del voltaje v_o con una carga RL de 50 Ω – 50 mH

Nota. En la figura se muestra la señal v_o a la salida de cada uno de los tres sistemas con una carga RL de 50 Ω – 50 mH. Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40, esto quiere decir que la medición debe ser multiplicada por 40 para obtener el valor real de v_o en HIL. De arriba hacia abajo,

la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

Como se puede observar en ambas figuras (Figura 57 y Figura 58), el controlador PI no logra mantener el sistema en equilibrio y genera un funcionamiento oscilatorio a lo largo del tiempo. Mientras que los otros dos sistemas basados en un control GPC la señal de voltaje v_o se caracteriza por tener un voltaje de salida sinusoidal a 110 V RMS y una frecuencia de 60 Hz.

La Figura 59 detalla el estado transitorio producido en el encendido de cada sistema. En cada figura se muestra dos señales: la señal v_o en color rojo y la señal V_o en color verde. Esta última señal representa el resultado de la transformada de Park, sin embargo, como se explicó anteriormente, es una aproximación de la señal de entrada hacia el controlador.

Figura 59



Estado transitorio del voltaje v_o en el encendido de los sistemas con una carga RL de 50 Ω -50mH

Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga *RL* de 50 Ω –50 mH. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera

imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 59 se puede observar que en el sistema con el controlador PI no logra estabilizarse y mantiene descontrolado al sistema. Por otra parte, en la Figura 60 se muestra la FFT para cada uno de los sistemas, mientras que, en la Figura 61 se detalla la variación de la THD durante un intervalo de 5 min.

Figura 60



FFT de la señal de voltaje v_o en cada sistema con una carga RL de 50 Ω – 50 mH

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (Hz), eje y = dBV.

En el caso de análisis como se observa en la Figura 61, con una carga RL de 50 Ω –50 mH, la THD no supera el 2.5% en los sistemas controlados por el GPC, mientras que el sistema controlado por el PI alcanza una THD superior al 75%. Sin embargo, el sistema VSI 3L NPC tipo T controlado por GPC presenta una menor THD. En la Figura 60, la segunda componente armónica del inversor 3L NPC tipo T controlado por GPC es menor con respecto a los otros dos sistemas, al igual que las componentes armónicas de orden superior. Mientras que, existe un aumento en la potencia espectral de las componentes de alta frecuencia provocadas por el controlador PI.

Figura 61

THD en cada sistema con una carga RL de 50 Ω – 50 mH



Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo en segundos mientras que el eje y pertenece al THD en %. (a) THD en cada sistema. (b) Acercamiento al THD de los sistemas VSI 3L NPC tipo T y VSI 2L ambos controlados por el GPC.

Escenario 3: Cargas No Lineales Basadas en un Rectificador con Salida RC

Carga No Lineal 200 Ω – **330** μ **F.** La Figura 62 se ha obtenido de la interfaz HMI del HIL y en ella se detalla el voltaje v_o con una carga No Lineal (NL) RC de 200 Ω – 330 μ F conectada a la salida de los inversores.



Forma de onda del voltaje v_o con una carga NL basada en un rectificador RC de 200 Ω – 330 μ F

Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga NL basada en un rectificado *RC* de 200 Ω - 330 µF. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

Al igual que para las cargas R y RL, las formas de onda fueron capturadas externamente por un osciloscopio. El resultado para cada sistema se detalla en la Figura 63. A pesar de que el voltaje de salida se mantiene en 110 V RMS y una frecuencia de 60 Hz, tanto en la Figura 62 como en la Figura 63, se puede observar un incremento en el contenido armónico de alta frecuencia debido a que la onda de salida de la señal v_o no se aproxima a una sinusoidal pura en los tres sistemas.



Medición externa de la forma de onda del voltaje v_o con una carga NL con RC de 200 Ω - 330 μ F

Nota. En la figura se muestra la señal v_o a la salida de cada uno de los tres sistemas con una carga NL basada en un rectificado *RC* de 200 Ω - 330 μ F. Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40 con respecto al valor real de v_o en el HIL. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC.

La Figura 64 detalla el estado transitorio producido en el encendido de cada sistema. En cada figura se muestra dos señales: la señal v_o en color rojo y la señal V_o en color verde. Esta última señal representa el resultado de la transformada de Park, sin embargo, como se explicó anteriormente, es una aproximación de la señal que utiliza el controlador.



Transitorio del voltaje v_o en el encendido de los sistemas con una carga NL RC de 200 Ω – 330 μ F.

Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga NL basada en un rectificado *RC* de 200 Ω - 330 μ F. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 64 se puede observar que en el sistema con el controlador PI presenta mayor cantidad de oscilaciones en el encendido a comparación de los sistemas controlados por GPC. En la Figura 65 se muestra la FFT para cada uno de los sistemas, y en la Figura 66 se detalla la variación de la THD durante un intervalo de 5 min.

En este caso correspondiente a una carga NL basada en un rectificado *RC* de 200 Ω - 330 μ F, todos los sistemas se han visto afectados por el efecto de la carga no lineal. La THD se ha incrementado en todos los sistemas como se detalla en la Figura 66. Sin embargo, el sistema VSI 2L controlado por GPC presenta una menor THD a comparación de los otros dos sistemas.



FFT de la señal de voltaje v_o en cada sistema con una carga NL RC de 200 Ω - 330 μ F

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (Hz), eje y = dBV.

Figura 66

THD en cada sistema con una carga NL RC de 200 Ω - 330 μ F



Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo en segundos mientras que el eje y pertenece al THD en %. Estos valores serán tabulados tomando en consideración el promedio de este indicador durante el intervalo de 5 minutos.

Como se observa en la Figura 65, existe un aumento en la potencia espectral de los armónicos múltiplos de la frecuencia fundamental de 60 *Hz* en cada sistema. También se puede evidenciar que la décimo tercera componente armónica del inversor 2L controlado por GPC es menor con respecto a los otros dos sistemas. Este aumento en el contenido armónico se debe toralmente a la naturaleza de las cargas no lineales.

Carga No Lineal 100 Ω – **330** μ **F.** La Figura 67 se ha obtenido de la HMI del HIL. Aquí se detalla el voltaje v_o con una carga NL *RC* de 100 Ω –330 μ F conectada a la salida de los inversores.

Figura 67



Forma de onda del voltaje v_o con una carga NL basada en un rectificador RC de 100 Ω – 330 μ F

Nota. En la figura se muestra la señal de voltaje v_o a la salida de cada uno de los tres sistemas con respecto a una carga NL basada en un rectificado *RC* de 100 Ω - 330 µF. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC. De igual manera que los demás casos, las formas de onda fueron capturadas externamente por un osciloscopio. El resultado para cada sistema se detalla en la Figura 68.

Figura 68

Medición externa de la forma de onda del voltaje v_o con una carga NL con RC de 100 Ω - 330 μ F



Nota. En la figura se muestra la señal v_o a la salida de cada uno de los tres sistemas con una carga NL basada en un rectificado *RC* de 100 Ω - 330 μ F. Eje x = tiempo, eje y = voltios. La medición tiene una relación 1: 40 con respecto al valor real de v_o en el HIL. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC.

A pesar de que el voltaje de salida se mantiene en 110 V RMS y una frecuencia de 60 Hz, tanto en la Figura 67 como en la Figura 68, se puede observar un incremento en el contenido armónico debido a que la onda de salida de la señal v_o no se aproxima a una sinusoidal pura en los tres sistemas.
Por otra parte, en la Figura 69 detalla el estado transitorio producido en el encendido de cada sistema. En cada figura se muestra dos señales: la señal v_o en color rojo y la señal V_o en color verde, la cual es una aproximación de la señal que utiliza el controlador.

Figura 69

Transitorio del voltaje v_o en el encendido de los sistemas con una carga NL RC de 100 Ω – 330 μ F.



Nota. En la figura se muestra las señales de voltaje v_o y V_o a la salida de cada uno de los tres sistemas con una carga NL basada en un rectificado *RC* de 100 Ω - 330 μ F. Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

En la Figura 69 se puede observar que en el sistema con el controlador PI presenta mayor cantidad de oscilaciones en el encendido a comparación de los sistemas controlados por GPC. En la Figura 70 se muestra la FFT para cada uno de los sistemas, y en la Figura 71 se detalla la variación de la THD durante un intervalo de 5 min.

Figura 70



FFT de la señal de voltaje v_o en cada sistema con una carga NL RC de 100 Ω - 330 μ F

Nota. La figura detalla la FFT de las señales de voltaje v_o . Eje x = frecuencia (*Hz*), eje y = dBV.

Figura 71

THD en cada sistema con una carga NL RC de 100 Ω - 330 μ F



Nota. En la figura se evidencia la variación de la THD para cada sistema. El eje x corresponde al tiempo

en segundos mientras que el eje y pertenece al THD en %. Estos valores serán tabulados tomando en

consideración el promedio de este indicador durante el intervalo de 5 minutos.

Del mismo modo como sucedió con la carga NL del caso uno perteneciente a este escenario, los tres sistemas se han visto afectados por la carga NL basada en un rectificado *RC* de 100 Ω - 330 μ F. Como se aprecia en la Figura 71, los THD de los tres sistemas sobrepasan el 8% recomendando por [51]. Como se mencionó anteriormente, el efecto de las cargas no lineales produce el aumento de los armónicos en la red. Al analizar este caso con el primero del escenario de cargas NL, se demuestra que el aumento de la THD es directamente proporcional al aumento de carga no lineal.

Asimismo, en la Figura 70 se puede observar un aumento en la densidad de potencia de los armónicos desde la tercera hasta la décimo quinta componente armónica. Sin embargo, es necesario mencionar que los controladores no han sido diseñados para este fin.

Resultado Frente a Perturbaciones de Carga en Hardware-in-the-Loop

Al igual que se analizó en la etapa de simulación, se ha considerado tres escenarios de perturbaciones de carga para ver la respuesta de los tres sistemas: el primero con una carga de perturbación resistiva, el segundo con una carga resistivo-inductiva y el último con una carga no lineal basada en un rectificador de onda *RC*. Para este análisis, se partió con una carga resistiva de $R = 50 \Omega$. La perturbación se realizó colocando una carga en paralelo.

Escenario 1: Perturbación Ocasionada por una Carga Resistiva

Como se mencionó anteriormente, se adicionó una carga resistiva en paralelo a una carga base de 50 Ω . Para ello, se utilizó un interruptor en cada sistema activado por software desde la interfaz HMI del HIL. Los tres interruptores se activan a la vez y provocan la conexión de la carga al mismo tiempo. De esta manera, la respuesta dinámica del sistema debida a esta interrupción de carga se detalla en la Figura 72. En esta figura se representan tres gráficos correspondientes a los tres sistemas. Sin embargo, cada gráfico presenta tres señales. La señal en color rojo corresponde al voltaje v_o , la señal en color verde corresponde a la señal V_o y la señal en color azul corresponde a la activación del interruptor que produce la interrupción.

Figura 72



Respuesta de los tres sistemas frente a una perturbación de carga R de 20 Ω

Nota. En la figura se detalla la respuesta de los tres sistemas bajo una perturbación de carga de 20 Ω . La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC. En el lado derecho se detalla una ampliación del punto de perturbación.

Como se puede observar en la Figura 72, la perturbación de carga provoca una etapa oscilatoria en cada uno de los sistemas. Por un lado, el sistema VSI 2L – GPC posee un menor impacto debido a la carga. Esto se puede evidenciar en el pico de voltaje de menor magnitud a comparación de los otros dos sistemas. Por otro lado, los dos sistemas controlados por GPC generan un control más suave. Esto se puede evidenciar en la diminución en la magnitud del segundo pico de voltaje en el transitorio a comparación del sistema VSI 3L – PI.

De igual manera, se realizó la medición externa de la respuesta de la perturbación debida a una carga resistiva mediante un osciloscopio. Así, en la Figura 73 se presentan tres gráficos correspondientes

a cada uno de los sistemas analizados. Cada imagen posee dos señales. En color azul la señal corresponde al voltaje v_o , mientras que la señal en rojo corresponde a la interrupción digital proveniente del sistema HIL para capturar el momento exacto de la perturbación.

Figura 73

Medición externa de la respuesta de los tres sistemas frente a una perturbación de carga de 20 Ω



Nota. En la figura se detalla la medición externa de la respuesta de los tres sistemas bajo una perturbación de carga de 20 Ω . La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC. En el lado derecho se detalla una ampliación del punto de perturbación.

Escenario 2: Perturbación Ocasionada por una Carga RL

Se utilizaron interruptores, al igual que en el escenario 1, para adicionar la perturbación de carga *RL*. De esta manera, la respuesta dinámica del sistema debida a esta interrupción de carga se detalla en la Figura 74. En esta figura se representan tres gráficos correspondientes a los tres sistemas. Sin embargo, cada gráfico presenta tres señales. La señal en color rojo corresponde al voltaje v_o , la señal en color verde corresponde a la señal V_o y la señal en color azul corresponde a la activación del interruptor que produce la interrupción.

Figura 74



Respuesta de los tres sistemas frente a una perturbación de carga RL de 50 Ω – 20 mH

Nota. En la figura se detalla la respuesta de los tres sistemas bajo una perturbación de carga *RL* de 50 Ω – 20 mH. La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC. En el lado derecho se detalla una ampliación del punto de perturbación. De igual manera, se realizó la medición externa de la respuesta de la perturbación debida a una carga *RL* mediante un osciloscopio y se detalla en la Figura 75. La señal en color azul la señal pertenece al voltaje v_o , mientras que la señal en rojo corresponde a la interrupción digital proveniente del sistema HIL para capturar el momento exacto de la perturbación.

Figura 75

CH1 AC RMS: Frequence R = 50 || R = 20 T-NPC GPC R = T-NF Vrms: 2.72 5m: CH1 2.73 V AC RMS: R = 50 || R = 50 | T-NPC PI R Т Vime: 2.73 AC RMS:/ 2.71 V 60.0 Hz R = 50 || R = 50 L = 20mH F 2 Vrms: 2.71

Medición externa de la respuesta frente a una perturbación de carga RL de 50 Ω – 20 mH

Nota. En la figura se detalla la medición externa de la respuesta de los tres sistemas bajo una perturbación de carga *RL* de 50 Ω – 20 mH. La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen corresponde al sistema VSI 3L NPC tipo T – PI y la última imagen pertenece al sistema VSI 2L – GPC. Al lado derecho se detalla una ampliación del punto de perturbación.

Como se puede observar en ambas figuras (Figura 74 y Figura 75), la perturbación de carga provoca una etapa oscilatoria muy corta en cada uno de los sistemas. Por un lado, el sistema VSI 3L NPC tipo T – GPC posee un menor impacto debido a la carga. Esto se puede evidenciar en el pico de voltaje de menor magnitud y mayor rapidez de acción a comparación de los otros dos sistemas. Sin embargo, los tres sistemas generan un control suave. Esto se puede evidenciar en la rápida acción frente a la perturbación *RL*.

Escenario 3: Perturbación Ocasionada por una Carga No Lineal

Al igual que en los otros dos escenarios, se utilizaron interruptores para la activación de la perturbación de carga NL. Se utilizó una carga basada en un rectificador de onda con una carga RC conectada a su salida con valores de 200 Ω y 330 μ F.

La respuesta dinámica del sistema por la interrupción se detalla en la Figura 76. En esta figura se representan tres gráficos correspondientes a los tres sistemas. Cada gráfico presenta tres señales. La primera en color rojo pertenece al voltaje v_o , la señal en color verde corresponde a la señal V_o y la señal en color azul pertenece a la activación del interruptor que produce la interrupción.

Figura 76





Nota. En la figura se detalla la respuesta de los tres sistemas bajo una perturbación de carga NL basada en un rectificador de onda RC de 200 Ω y 330 μ F. La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen corresponde al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – PI y la última imagen corresponde al sistema VSI 2L – GPC.

De igual manera, se realizó la medición externa de la respuesta de la perturbación debida a esta carga NL mediante un osciloscopio y se detalla en la Figura 77. En esta figura, la señal en color azul la señal pertenece al voltaje v_o , mientras que la señal en rojo corresponde a la interrupción digital proveniente del sistema HIL para capturar el momento exacto de la perturbación.

Figura 77

Medición externa de la respuesta frente a una perturbación de carga NL de 200 Ω y 330 μ F



Nota. En la figura se detalla la medición externa de la respuesta de los tres sistemas bajo una perturbación de carga NL basada en un rectificador de onda *RC* de 200 Ω y 330 µF. La carga se conectó en paralelo a una carga base de 50 Ω . Eje x = tiempo, eje y = voltios. De arriba hacia abajo, la primera imagen pertenece al sistema VSI 3L NPC tipo T – GPC, la segunda imagen pertenece al sistema VSI 3L NPC tipo T – GPC.

Como se puede observar en ambas figuras (Figura 76 y Figura 77), la perturbación de carga provoca una etapa oscilatoria de larga duración y de alto impacto en los sistemas con un VSI NPC de tipo T mientras que en el inversor de 2L no se genera un cambio brusco. Esto puede deberse a que el inversor de 3L se conforma de un mayor número de interruptores, por lo que el sistema se vuelve más complejo. Esta complejidad puede verse afectada por una etapa de conmutación muy corta la cual genera estos transitorios considerables. A pesar de esta etapa oscilatoria, se puede observar que la acción de control de GPC es más rápida que la del PI ya que el GPC requiere menos de un ciclo para reestablecer el control del sistema a comparación del PI que requiere de más de un ciclo para hacerlo.

Resumen de Resultados

En la Tabla 8 se resumen los resultados obtenidos para el primer escenario, el cual concierne a cargas resistivas. Los valores de THD corresponden al valor promedio durante un intervalo de cinco minutos de funcionamiento para cada sistema.

Tabla 8

Caso	Carga	Variación de	THD (%)		
	$R\left(\Omega\right)$	Resistencia (%)	VSI NPC tipo T - GPC	VSI NPC tipo T - PI	VSI 2L - GPC
1	5.5	- 86.25	0.83	1.17	1.90
2	10	- 75.00	0.79	1.14	1.88
3	20	- 50.00	0.79	1.14	1.86
4	50	25.00	0.89	1.17	1.88
5	100	150.00	0.93	1.19	1.91
6	200	400.00	1.04	1.23	1.90
7	1000	2400.00	0.99	1.19	2.04

Resumen de resultados del funcionamiento de cada sistema con respecto a cargas resistivas

Nota. La tabla detalla los resultados alcanzados por cada uno de los tres sistemas (VSI 3L NPC tipo T – GPC, VSI 3L NPC tipo T – PI y VSI 2L – GPC) en relación al primer escenario correspondiente a cargas resistivas. Estos resultados han sido obtenidos a partir de la implementación de los controladores en los DSPs y de los sistemas en HIL. De igual forma, en esta tabla se resume el valor de las cargas resistivas analizadas, la variación del valor de resistencia con respecto al valor de diseño, y los valores de la THD alcanzados por cada uno de los tres sistemas.

La Figura 78 resumen la comparación entre el proceso de simulación y de implementación para el primer escenario de cargas resistivas detalladas en la Tabla 4 y la Tabla 8 correspondientemente.

Figura 78



Comparación del THD entre el proceso de simulación e implementación para cargas resistivas

Por un lado, como se puede apreciar en la Figura 78, los valores de THD en la implementación del sistema VS INPC tipo T – GPC para cargas menores a 50 Ω se aproximan a los valores simulados. A partir de cargas mayores e iguales a 50 Ω , los valores de THD en la implementación del sistema presentan mejores resultados que los alcanzados en simulación. La diferencia entre los valores de simulación y de implementación se deben a dos razones. La primera se enmarca en la implementación

física del controlador, ya que en este proceso se aumentan algunas dinámicas no consideradas en la etapa de diseño del controlador, como la rapidez de conmutación y los tiempos muertos. El segundo se relaciona con la implementación de la planta, pues Typhoon ha desarrollado sus sistemas para que emulen a sistemas reales. Estas dos consideraciones hacen que los resultados sean próximos, pero no iguales. Sin embargo, en cualquiera de los casos, el THD no supera el máximo de 8% recomendado por [51].

Por otro lado, al comparar los tres sistemas implementados y detallados en la Tabla 8, se puede observar que el sistema VSI NPC tipo T controlado por GPC presenta menor cantidad de contenido armónico, a comparación de los otros dos sistemas, el cual se mantiene por debajo del 1.05%. Este análisis se puede observar en la Figura 79.

Figura 79



Comparación del THD entre los tres sistemas implementados para cargas resistivas

De la misma manera, se tabuló lo resultados para el segundo escenario, el cual concierne a cargas *RL*. En la Tabla 9 se resume los valores de THD para este escenario correspondientes al valor promedio durante un intervalo de cinco minutos para cada sistema.

Tabla 9

Caso	Carga		Variación del	THD (%)		
	$R\left(\Omega\right)$	L (mH)	Fasor (%)	VSI NPC tipo T - GPC	VSI NPC tipo T - PI	VSI 2L - GPC
1	50	10	25.35	0.99	1.23	1.98
2	50	20	26.41	1.06	1.26	1.98
3	50	50	33.59	1.15	75.97	2.02

Resumen de resultados del funcionamiento de cada sistema con respecto a cargas RL

Nota. La tabla detalla los resultados alcanzados por cada uno de los tres sistemas en relación al segundo escenario correspondiente a cargas *RL*. Estos resultados han sido obtenidos a partir de la implementación de los controladores en los DSPs y de los sistemas en HIL. Adicionalmente, en esta tabla se resume el valor de las cargas analizadas, la variación de carga con respecto al valor de diseño, y los valores de la THD alcanzados por cada uno de los tres sistemas.

La Figura 80 resumen la comparación entre el proceso de simulación y de implementación para el segundo escenario de cargas *RL* detalladas en la Tabla 5 y la Tabla 9 correspondientemente.

Figura 80

Comparación del THD entre el proceso de simulación e implementación para cargas RL



Como se puede apreciar en la Figura 80, los valores de THD en la implementación del sistema VSI NPC tipo T – GPC mejoraron en comparación a los de simulación. De esta manera, se mantuvo un THD menor al 1.2% en los tres casos analizados. Como se mencionó anteriormente, la diferencia entre los valores de implementación y de simulación se debe principalmente a las dinámicas del controlador y la de la planta en HIL no consideradas en el proceso de simulación.

Por otra parte, la Figura 81 permite la comparación de los resultados de los tres sistemas implementados y detallados en la Tabla 9. Como se puede observar, el sistema VSI NPC tipo T controlado por GPC presenta menor cantidad de contenido armónico a comparación de los otros dos sistemas. Ambos sistemas controlados por GPC, no sobrepasan el 8% en la THD recomendada en [51]. Sin embargo, como se puede observar en la Figura 57 y la Figura 81, cuando la carga inductiva sobrepasa un cierto límite, el sistema no logra ser controlado por el PI y se mantiene inestable a lo largo del tiempo. Esto genera un gran contenido armónico que supera el máximo recomendado en [51].

Figura 81





Por último, se tabuló lo resultados para el tercer escenario, el cual pertenece a cargas no lineales basadas en un rectificador con carga *RC*. En la Tabla 10 se puede observar el resumen de los valores de THD alcanzados en este escenario correspondientes al valor promedio durante un intervalo de cinco minutos para cada sistema.

Tabla 10

Resumen de resultados del funcionamiento de cada sistema con respecto a cargas NL

Caso	Carga		Variación	THD (%)		
	$R\left(\Omega\right)$	C (μF)	del Fasor (%)	VSI NPC tipo T - GPC	VSI NPC tipo T - PI	VSI 2L - GPC
1	100	330	- 79.97	9.30	10.89	8.39
2	200	330	- 79.92	6.39	7.86	6.01
3	500	330	- 79.91	3.81	4.68	3.43

Nota. La tabla detalla los resultados alcanzados por cada uno de los tres sistemas en relación al tercer escenario correspondiente a cargas NL basadas en un rectificador de onda con carga *RC*. Estos resultados han sido obtenidos a partir de la implementación de los controladores en los DSPs y de los sistemas en HIL. Adicionalmente, en esta tabla se resume el valor de las cargas analizadas, la variación de carga con respecto al valor de diseño, y los valores de la THD alcanzados por cada uno de los tres sistemas.

La Figura 82 resumen la comparación entre el proceso de simulación y de implementación para el tercer escenario de cargas NL basadas en un rectificador con carga *RC* detalladas en la Tabla 6 y la Tabla 10 correspondientemente. Como se observa en esta figura, los valores de THD de simulación e implementación son similares y difieren mínimamente debido a las dinámicas no consideradas en la simulación. De esta manera, para cargas no lineales de baja potencia, el sistema mantiene un THD menor al 8%. Sin embargo, para cargas mayores e iguales a 100 Ω en este escenario, se puede observar un aumento en el THD, superando el máximo recomendado por [51]. El alto contenido armónico se debe principalmente a la naturaleza de la carga no lineal la cual presenta una gran afectación en la red. Se debe tener en cuenta que el controlador GPC no fue diseñado cargas NL, a pesar de esto, el

controlador mantiene un THD menor al 8% para cargas de bajo consumo.

Figura 82

Comparación del THD entre el proceso de simulación e implementación para cargas NL



Por otra parte, la Figura 83 permite la comparación de los resultados de los tres sistemas implementados y detallados en la Tabla 10 en relación a cargas no lineales. Como se puede observar el sistema VSI 2L controlado por GPC alcanzó un mejor rendimiento que los otros dos sistemas de inversión. Con este resultado se puede asegurar que la arquitectura con menor número de interruptores de la topología de 2L ha permitido obtener un menor THD debido a su mayor simplicidad. A comparación con el VSI NPC tipo T – GPC, los valores de THD del VSI de 2L son menores a partir de este análisis. Mientras que, el sistema controlado por el PI ha generado mayores valores de THD que los otros dos sistemas.

Finalmente, bajo los datos analizados, se puede distinguir que el sistema VSI NPC tipo T controlado por GPC presenta mejor rendimiento que los sistemas VSI NPC tipo T controlado por PI y el VSI 2L controlado por GPC, tanto en estado estacionario como en estado transitorio para cargas lineales R y RL. Sin embargo, para cargas no lineales, el VSI 2L controlado por GPC ha alcanzado un mejor

rendimiento en estado estacionario a comparación de los otros dos sistemas.

Figura 83

Comparación del THD entre los tres sistemas implementados para cargas NL



Conclusiones y Trabajos Futuros

En este capítulo se detallan las conclusiones y las principales aportaciones al estado del arte derivadas del trabajo de investigación. Además, se menciona las líneas de investigación que se pueden tomar a partir de este trabajo de investigación.

Conclusiones

En este trabajo de investigación se realizó un estudio en estado del arte acerca de las metodologías de control basadas en el control predictivo por modelo. En este estudio se encontró varias limitantes en la implementación de los algoritmos de control en microcontroladores, microprocesadores, DSPs y FPGAs al incrementar el horizonte de predicción de esta metodología de control. Además, se pudo evidenciar que la frecuencia variable ocasionada por esta metodología de control genera varios inconvenientes en los interruptores de potencia y en la calidad de energía producida, medida en la cantidad de la THD producida en el voltaje de la red. Por esta razón, en este trabajo de investigación se ha propuesto una metodología de control enfocado en el control predictivo generalizado (GPC), el cual es un tipo de control predictivo continuo perteneciente al MPC y que no ha sido estudiado a profundidad para este tipo de aplicaciones. Esta metodología aplicada a los inversores de potencia involucra la implementación de un modulador que mantiene la frecuencia de control constante a diferencia del MPC de conjunto finito tradicional. La ventaja de utilizar el GPC radica en el aumento de los horizontes de predicción y de control, y de igual manera, la disminución del costo computacional al incrementar estos horizontes.

De igual manera, las investigaciones desarrolladas se han enmarcado en su mayoría en sistemas de dos niveles, sin considerar los beneficios de las topologías multinivel de los convertidores DC/AC. Por esta razón, se encontró que la configuración de tipo T perteneciente a la topología NPC presenta mejores características a comparación de otras topologías multinivel. De esta forma, se centró la investigación en el desarrollo de una metodología de control basada en GPC aplicada a inversores de tres niveles NPC de tipo T. Así, en la Figura 13 se definió la estructura de control. El sistema fue optimizado fuera de línea y los parámetros de optimización fueron encontrados a partir de sintonización de forma que el sistema cumpla con el rendimiento propuesto ($t_s = 20 ms$). Los valores obtenidos en este proceso fueron de: $\delta = 1$, $\lambda = 390$ y N = 9. Posterior a esto, se implemento la estrategia de control en línea mediante la simulación del sistema en Simulink. Se considero un tiempo de control de $T_s = 50 \mu s$, con lo que se fijo una frecuencia de conmutación de 20 kHz.

Los resultados de simulación permitieron comprobar que el controlador y la arquitectura propuestas funcionaban de manera sinérgica. Por lo que se procedió a realizar la validación experimental del controlador. Para ello, se utilizó un DSP F28335 de Texas Instruments para la implementación del algoritmo de control, mientras que el VSI NPC tipo T fue implementado en un Hardware-in-the-Loop Typhoon HIL402. Al probar el funcionamiento del algoritmo embebido en el DPS, se logró constatar que el modulador propuesto en simulación no cumplía con el rendimiento necesario para que exista controlabilidad del sistema. Esto se debió principalmente a que la frecuencia de control seleccionada no guardaba una relación entera con la frecuencia del oscilador sinusoidal. Por esta razón, se realizó un ajuste en sistema de control y se cambió el oscilador generado por un bloque de Simulink, a un generado por código. De esta manera, el esquema final de implementación fue el detallado en la Figura 31.

De igual forma, se implementaron dos sistemas adicionales. El primero correspondiente a la misma topología de inversión con un control basado en PI. El segundo perteneciente a una topología de dos niveles controlador por GPC. El PI fue sintonizado para tener las mismas características de desempeño del controlador GPC. De esta manera, se utilizaron valore de Ki = 1.4 y Kp = 0.001 para las ganancias del PI. Mientras que, el controlador GPC para el VSI de 2L fue equivalente al desarrollado para el inversor de tipo T. La única diferencia entre estos dos sistemas se enmarcó en la metodología y la

transducción de la modulación. Para el sistema de 2L se utilizó una modulación bipolar y para el sistema de 3L se utilizó una unipolar.

Los resultados alcanzados en esta investigación han conllevado a obtener los siguientes puntos principales:

- En este trabajo de investigación, se ha propuesto una metodología de control basada en el control predictivo generalizado aplicado a inversores fotovoltaicos monofásicos de tres niveles con sujeción a punto neutro tipo T (NPC tipo T) en operación de forma aislada.
- La estrategia de control basada en GPC ha utilizado el voltaje como variable de control. En este sentido, se ha utilizado un OSG basado en un filtro digital de segundo orden y la transformada de Park para transducir la componente de voltaje AC a su equivalente DC para garantizar que el control responda con mayor velocidad. De esta manera, se ha logrado que la distorsión armónica provocada por las perturbaciones de carga dure intervalos de tiempo cortos y reduzcan la afectación sobre la red eléctrica.
- Se logró implementar el sistema de control basado en GPC en un DSP con una frecuencia de control y conmutación de 20 kHz. Se seleccionó un DSP F28335 de Texas Instruments y se utilizó el paquete de código embebido para los procesadores C2000 como herramienta para embeber el código desde Simulink hacia el DSP.
- La metodología de control propuesta en este trabajo de investigación ha sido valida y probada mediante la implementación del controlador en una DSP y del inversor de voltaje en un Hardware-in-the-Loop HIL402. Se utilizaron I/O digitales y analógicas de ambos dispositivos para su mutua comunicación. Adicionalmente, se configuró un interfaz HMI en el Typhoon HIL Control center para realizar el seguimiento de las variables del proceso.
- Se comparó los sistemas implementados: el primero correspondiente a un VSI NPC de tipo T controlador por GPC, el segundo un VSI NPC de tipo T controlado por PI y el último un VSI de

2L de medio puente controlador por GPC. Se llegó a la conclusión que para cargas lineales el inversor multinivel controlado por GPC logró mejores resultados que los otros dos sistemas. Así, el THD para cargas de tipo R y RL no sobrepaso el 1.2% para todos los casos analizados.

- Inicialmente, como parte del diseño del controlador, se propuso que el sistema tenga un tiempo de estabilización menor a 20 ms. A pesar de que en el proceso de simulación este parámetro de diseño se alcanza, en la práctica este tiempo de estabilización no siempre se cumple debido a que el encendido del sistema no está sincronizado con el oscilador. Esta sincronización no se realizó ya que, al agregar líneas de código condicional en este bloque, se pudo observar que la THD en estado estacionario presentaba ciertas variaciones instantáneas y no se mantenía estable. Esto fue causado debido a que el oscilador no fue concebido como un sistema autónomo y fue embebido en el mismo DSP.
- El tiempo de estabilización del controlador GPC desarrollado para el VSI tipo T no supera los 50 ms en todos los escenarios y casos propuestos. De igual manera, el rendimiento en la estabilización de este sistema es mejor a comparación de los otros dos sistemas implementados en esta investigación.
- Frente a cargas con alto contenido inductivo, el controlador PI no logra controlar a estos sistemas, generando una acción de control oscilatoria, y provocando alto contenido armónico en el funcionamiento del sistema.
- El VSI 2L de medio puente controlado por GPC logró mejores resultados para cargas no lineales en donde su THD fue menor que los otros dos sistemas. Sin embargo, los controladores implementados en esta investigación no logran mantener un THD menor al 8% para cargas no lineales de alta potencia.
- Por su naturaleza, las cargas no lineales generan una afectación directa a los sistemas de generación voltaica. Este tipo de cargas adicionan alto contenido armónico a la red. Sin

embargo, para cargas no lineales de baja potencia, el inversor tipo T controlador por GPC logra mantener los valores de THD por debajo del 8%.

- Las interrupciones de carga lineal son manejadas de mejor manera por el sistema de inversión de tipo T controlado por GPC. Este sistema presenta un tiempo de respuesta frente a perturbaciones de carga menor a 5 ms.
- Las interrupciones de carga no lineal, son manejadas de mejor manera por la topología de medio puente controlada por GPC. La simplicidad de la topología, acompañada de un menor número de dispositivos de conmutación, produce menor cantidad de oscilación en las perturbaciones de carga producidas por cargas no lineales.
- El sistema VSI tipo T controlado por GPC requiere de casi un ciclo (17 ms) para lograr controlar el sistema frente a perturbaciones de carga no lineal.
- El GPC aplicado a VSIs de tipo T es un sistema de control robusto y puede ser aplicado en sistemas de inversión fotovoltaica basada en cargas lineales. Se puede concluir que el controlador puede manejar a los cambios de carga como perturbaciones de carga, y no es necesario la identificación paramétrica del sistema.

Aporte al Estado del Arte

El problema que se identificó en el estado del arte se enmarcó en las dificultades de implementación de los algoritmos de control basados en MPC aplicados a sistemas de inversión voltaica. En este sentido, este trabajo aporta al estado del arte con los siguientes puntos:

 Se ha propuesto una metodología de control basada en control predictivo continuo que ha permitido extender el horizonte de control sin incrementar el costo computacional a comparación de los algoritmos tradicionales basados en MPC de conjunto finito que incrementan el costo computacional de forma exponencial a medida que el horizonte de predicción aumenta.

- La mayoría de investigaciones se enmarcan en soluciones de control de VSI para sistemas conectados a la red. Sin embargo, en esta investigación se ha abordado una propuesta para el control para sistemas desconectados de la red eléctrica en zonas asiladas.
- La mayor parte de sistemas de control aplicados a convertidores DC/AC se enfocan en controles para sistemas trifásicos. Sin embargo, en zonas aisladas y en redes desconectadas no siempre es necesario un sistema de tres fases. En este contexto, la metodología de control propuesta presenta una alternativa para sistemas monofásicos a partir de la generación de un sistema ortogonal referencial basado en un filtro de segundo orden. Esta metodología ha involucrado el control directo del voltaje a comparación de otros esquemas de control que utilizan el valor RMS como referencia de control, lo cual ha permitido obtener un control más rápido y preciso.
- Se ha podido comprobar la validez del esquema de control propuesto a partir de su implementación física. Por un lado, el controlador ha sido evaluado e implementado experimentalmente a partir de un DSP. Por otro lado, el inversor de tipo T fue implementado en HIL. Ambos sistemas han permitido validar la propuesta y dar una alternativa para sistemas de generación fotovoltaica para zonas aisladas.

Recomendaciones y Trabajos Futuros

A partir de la validación experimental del sistema propuesto en este trabajo de investigación, se ha podido identificar las siguientes líneas de investigación:

 Desarrollo e implementación de un controlador GPC con restricciones aplicado a VSIs de tipo T. En este trabajo de investigación se ha tomado en cuenta un controlador sin restricciones. Sin embargo, la implementación de restricciones puede ayudar a incrementar el rendimiento del controlador. Puntualmente, se considera interesante la posibilidad de mejorar la controlabilidad del sistema y disminuir los niveles de THD al implementar restricciones en el controlador para ser probado con cargas no lineales. Las restricciones que se puede probar son: restricción al incremento en la acción de control, restricción en la señal de control, restricción a la salida del sistema, restricción al sobre impulso y restricción en el comportamiento monotónico. Se propone así, una extensión de este trabajo de investigación agregando restricciones al sistema de control para comprobar la mejora del sistema frente a cargas no lineales.

- Existen varias investigaciones que utilizan procesadores más avanzados que los utilizados en esta investigación. Estos procesadores permiten una mayor velocidad de cálculo y, por lo tanto, mayor rapidez de control. Al aumentar la rapidez de control, la cantidad de armónicos disminuye. Por esta razón, se propone desarrollar una arquitectura basada en FPGA para la implementación de la metodología propuesta en este trabajo, y de esta manera, comparar el desempeño entre uno y otro dispositivo.
- Actualmente, la implementación de sistemas simulados basados en algoritmos neuronales ha permitido emular a sistemas de control complejos, disminuir la complejidad del controlador y la posibilidad de embeberlo en una tarjeta de desarrollo. De esta manera, se propone un estudio de la implementación de un sistema de control basado en GPC y emulado por una red neuronal aplicado en VSIs monofásico de 3L tipo T para zonas aisladas.
- Finalmente, si bien es cierto el rendimiento del controlador desarrollado en esta investigación es muy bueno, no puede decirse que es óptimo ya que no ha existido un método de optimización recursiva de los parámetros de la función de costos del controlador GPC. Por esta razón, se propone el estudio de una metodología de optimización paramétrica recursiva para encontrar los valores del horizonte de control y los pesos de la función de costo óptimos para alcanzar el mayor rendimiento del sistema propuesto en esta investigación.

Referencias

- M. E. Meral and D. Çelík, "A comprehensive survey on control strategies of distributed generation power systems under normal and abnormal conditions," *Annu. Rev. Control*, vol. 47, pp. 112–132, Jan. 2019, doi: 10.1016/j.arcontrol.2018.11.003.
- [2] M. A. Memon, S. Mekhilef, M. Mubin, and M. Aamir, "Selective harmonic elimination in inverters using bio-inspired intelligent algorithms for renewable energy conversion applications: A review," *Renew. Sustain. Energy Rev.*, vol. 82, no. 3, pp. 2235–2253, Feb. 2018, doi: 10.1016/J.RSER.2017.08.068.
- [3] International Energy Agency, "World Energy Outlook 2020," Paris, 2020. [Online]. Available: https://www.iea.org/reports/world-energy-outlook-2020.
- [4] N. Prabaharan and K. Palanisamy, "A comprehensive review on reduced switch multilevel inverter topologies, modulation techniques and applications," *Renew. Sustain. Energy Rev.*, vol. 76, pp. 1248–1282, Sep. 2017, doi: 10.1016/J.RSER.2017.03.121.
- [5] A. A. S. Mohamed, H. Metwally, A. El-Sayed, and S. I. Selem, "Predictive neural network based adaptive controller for grid-connected PV systems supplying pulse-load," *Sol. Energy*, vol. 193, pp. 139–147, Nov. 2019, doi: 10.1016/j.solener.2019.09.018.
- [6] A. Chatterjee and K. B. Mohanty, "Current control strategies for single phase grid integrated inverters for photovoltaic applications-a review," *Renew. Sustain. Energy Rev.*, vol. 92, pp. 554–569, Sep. 2018, doi: 10.1016/J.RSER.2018.04.115.
- [7] M. R. Miveh, M. F. Rahmat, A. A. Ghadimi, and M. W. Mustafa, "Control techniques for threephase four-leg voltage source inverters in autonomous microgrids: A review," *Renewable and Sustainable Energy Reviews*, vol. 54. Elsevier Ltd, pp. 1592–1610, Feb. 01, 2016, doi: 10.1016/j.rser.2015.10.079.
- [8] W. R. Sultana, S. K. Sahoo, S. Sukchai, S. Yamuna, and D. Venkatesh, "A review on state of art

development of model predictive control for renewable energy applications," *Renewable and Sustainable Energy Reviews*, vol. 76. Elsevier Ltd, pp. 391–406, Sep. 01, 2017, doi: 10.1016/j.rser.2017.03.058.

- J. Rodriguez and P. Cortes, *Predictive Control of Power Converters and Electrical Drives*.
 Chichester, UK: John Wiley & Sons, Ltd, 2012.
- [10] Z. Boussada, O. Elbeji, and M. Benhamed, "Modeling of diode clamped inverter using SPWM technique," in 2017 International Conference on Green Energy Conversion Systems (GECS), Mar. 2017, pp. 1–5, doi: 10.1109/GECS.2017.8066210.
- [11] F. Sebaaly, H. Y. Kanaan, and N. Moubayed, "Three-level neutral-point-clamped inverters in transformerless PV systems - State of the art," in 2014 17th IEEE Mediterranean Electrotechnical Conference - MELECON, Apr. 2014, pp. 1–7, doi: 10.1109/MELCON.2014.6820496.
- K. Zeb *et al.*, "A comprehensive review on inverter topologies and control strategies for grid connected photovoltaic system," *Renewable and Sustainable Energy Reviews*, vol. 94. Elsevier Ltd, pp. 1120–1141, Oct. 01, 2018, doi: 10.1016/j.rser.2018.06.053.
- [13] F. Sebaaly, H. Y. Kanaan, and N. Moubayed, "Three-level neutral-point-clamped inverters in transformerless PV systems - State of the art," in *Proceedings of the Mediterranean Electrotechnical Conference - MELECON*, 2014, pp. 1–7, doi: 10.1109/MELCON.2014.6820496.
- [14] F. Sebaaly and H. Y. Kanaan, "New voltage vector generation method for a MPC algorithm with constant switching frequency operation," in 2017 IEEE 26th International Symposium on Industrial Electronics (ISIE), Jun. 2017, pp. 1692–1698, doi: 10.1109/ISIE.2017.8001502.
- [15] J. H. Lee, J. S. Lee, H. C. Moon, and K. B. Lee, "An improved finite-set model predictive control based on discrete space vector modulation methods for grid-connected three-level voltage source inverter," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 6, no. 4, pp. 1744–1760, Dec. 2018, doi: 10.1109/JESTPE.2018.2830783.

- Y. Yang, H. Wen, M. Fan, M. Xie, and R. Chen, "Fast Finite-Switching-State Model Predictive
 Control Method Without Weighting Factors for T-Type Three-Level Three-Phase Inverters," *IEEE Trans. Ind. Informatics*, vol. 15, no. 3, pp. 1298–1310, Mar. 2019, doi: 10.1109/TII.2018.2815035.
- [17] Y. Yang, H. Wen, M. Fan, M. Xie, R. Chen, and Y. Wang, "A constant switching frequency model predictive control without weighting factors for T-type single-phase three-level inverters," *IEEE Trans. Ind. Electron.*, vol. 66, no. 7, pp. 5153–5164, Jul. 2019, doi: 10.1109/TIE.2018.2868290.
- [18] B. Hu, L. Kang, J. Liu, J. Zeng, S. Wang, and Z. Zhang, "Model Predictive Direct Power Control with Fixed Switching Frequency and Computational Amount Reduction," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 7, no. 2, pp. 956–966, Jun. 2019, doi: 10.1109/JESTPE.2019.2894007.
- [19] T. Liu, A. Chen, C. Qin, J. Chen, and X. Li, "Double vector model predictive control to reduce common-mode voltage without weighting factors for three-level inverters," *IEEE Trans. Ind. Electron.*, vol. 67, no. 10, pp. 8980–8990, Oct. 2020, doi: 10.1109/TIE.2020.2994876.
- Y. Yang *et al.*, "Multiple-Voltage-Vector Model Predictive Control with Reduced Complexity for Multilevel Inverters," *IEEE Trans. Transp. Electrif.*, vol. 6, no. 1, pp. 105–117, Mar. 2020, doi: 10.1109/TTE.2020.2973045.
- [21] J. Hong and R. Cao, "Adaptive Selective Harmonic Elimination Model Predictive Control for Three-Level T-Type Inverter," *IEEE Access*, vol. 8, pp. 157983–157994, Aug. 2020, doi: 10.1109/access.2020.3020216.
- J. Xu, T. B. Soeiro, F. Gao, H. Tang, and P. Bauer, "A Simplified Modulated Model Predictive Control for a Grid-Tied Three-Level T-Type Inverter," in *IEEE International Symposium on Industrial Electronics*, Jun. 2020, vol. 2020-June, pp. 618–623, doi: 10.1109/ISIE45063.2020.9152376.
- [23] M. G. Judewicz, S. A. Gonzalez, J. R. Fischer, J. F. Martinez, and D. O. Carrica, "Inverter-side current control of grid-connected voltage source inverters with LCL filter based on generalized

predictive control," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 6, no. 4, pp. 1732–1743, Dec. 2018, doi: 10.1109/JESTPE.2018.2826365.

- [24] P. Simek and V. Valouch, "Comparison of power control method for B4 converter connected to unbalanced grid," Oct. 2020, doi: 10.1109/EPE51172.2020.9269187.
- [25] V. L. Srinivas, B. Singh, and S. Mishra, "Adaptive generalized predictive control scheme for single phase GPV system," in 2018 4th International Conference on Universal Village (UV), Oct. 2018, pp. 1–6, doi: 10.1109/UV.2018.8642148.
- [26] D. M. Lima, V. F. Montagner, and L. A. Maccari, "Generalized predictive control with harmonic rejection applied to a grid-connected inverter with LCL filter," in 14th Brazilian Power Electronics Conference, COBEP 2017, Jul. 2017, vol. 2018-Janua, pp. 1–6, doi: 10.1109/COBEP.2017.8257372.
- [27] D. He, W. Cai, and F. Yi, "A power decoupling method with small capacitance requirement based on single-phase quasi-Z-source inverter for DC microgrid applications," in *Conference Proceedings* - *IEEE Applied Power Electronics Conference and Exposition - APEC*, May 2016, vol. 2016-May, pp. 2599–2606, doi: 10.1109/APEC.2016.7468231.
- J. Castello, J. M. Espi, and R. Garcia-Gil, "A New Generalized Robust Predictive Current Control for Grid-Connected Inverters Compensates Anti-Aliasing Filters Delay," *IEEE Trans. Ind. Electron.*, vol.
 63, no. 7, pp. 4485–4494, Jul. 2016, doi: 10.1109/TIE.2015.2497303.
- M. G. Judewicz, S. A. Gonzalez, N. I. Echeverria, J. R. Fischer, and D. O. Carrica, "Generalized Predictive Current Control (GPCC) for Grid-Tie Three-Phase Inverters," *IEEE Trans. Ind. Electron.*, vol. 63, no. 7, pp. 4475–4484, Jul. 2016, doi: 10.1109/TIE.2015.2508934.
- [30] M. G. Judewicz, J. F. Martinez, J. R. Fischer, S. A. Gonzalez, and D. O. Carrica, "Generalized predictive control of grid-connected VSI with LCL filter," in *2018 IEEE Biennial Congress of Argentina (ARGENCON)*, Jun. 2018, pp. 1–9, doi: 10.1109/ARGENCON.2018.8646304.
- [31] P. Šimek and V. Valouch, "Generalized predictive power control for grid-connected converter,"

Int. J. Electr. Power Energy Syst., vol. 125, p. 106380, Feb. 2021, doi:

10.1016/j.ijepes.2020.106380.

- [32] S. T. P. Ecuador, "Plan Nacional de Desarrollo 2017 2021 Toda una Vida," 2017. [Online]. Available: https://www.planificacion.gob.ec/plan-nacional-de-desarrollo-2017-2021-toda-una-vida/.
- [33] Agencia de Regulación y Control de Energía y Recursos Naturales no Renovables, "Estadística anual y multianual del sector eléctrico ecuatoriano," Ecuador, 2021. [Online]. Available: https://www.controlrecursosyenergia.gob.ec/wpcontent/uploads/downloads/2022/04/Estadistica2021.pdf.
- [34] M. Rodríguez, A. Salazar, D. Arcos-Aviles, J. Llanos, W. Martínez, and E. Motoasca, "A brief approach of microgrids implementation in Ecuador: A review," in *Recent Advances in Electrical Engineering, Electronics and Energy*, 2021, pp. 149–163, doi: 10.1007/978-3-030-72208-1_12.
- [35] M. H. Andishgar, E. Gholipour, and R. allah Hooshmand, "An overview of control approaches of inverter-based microgrids in islanding mode of operation," *Renewable and Sustainable Energy Reviews*, vol. 80. Elsevier Ltd, pp. 1043–1060, Dec. 01, 2017, doi: 10.1016/j.rser.2017.05.267.
- [36] "MIRA-ESTE: Microgrids for isolated rural areas: environmental, social, technological and economic aspects | Vliruos." https://www.vliruos.be/en/projects/project/22?pid=4564 (accessed Apr. 16, 2021).
- [37] F. L. Luo and H. Ye, Advanced DC/AC Inverters: Applications in Renewable Energy, 1st ed. Boca
 Raton, FL: CRC Press, 2017.
- [38] S. M. Sharkh, M. A. Abusara, G. I. Orfanoudakis, and B. Hussain, *Power Electronic Converters for Microgrids*. Wiley-IEEE Press, 2014.
- [39] B. L. Dokić and B. Blanuša, *Power Electronics: Converters and Regulators*, 3rd ed. Switzerland:Springer International Publishing, 2015.

- [40] H. Abu-Rub, M. Malinowski, and K. Al-Haddad, *Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications*, 1st ed. Wiley-IEEE Press, 2014.
- [41] P. Liu, S. Duan, C. Yao, and C. Chen, "A double modulation wave CBPWM strategy providing neutral-point voltage oscillation elimination and CMV reduction for three-level NPC inverters," *IEEE Trans. Ind. Electron.*, vol. 65, no. 1, pp. 16–26, Jan. 2018, doi: 10.1109/TIE.2017.2723866.
- [42] K. H. Ahmed, S. J. Finney, and B. W. Williams, "Passive filter design for three-phase inverter interfacing in distributed generation," in 2007 Compatibility in Power Electronics, Jun. 2007, pp. 1–9, doi: 10.1109/CPE.2007.4296511.
- [43] C. Bordons, F. Garcia-Torres, and M. A. Ridao, "Microgrids power quality enhancement," in *Model Predictive Control of Microgrids*, 1st ed., Switzerland: Springer International Publishing, 2020, pp. 227–261.
- [44] M. Ciobotaru, "Reliable grid condition detection and control of single-phase distributed power generation systems," Aalborg University, Aalborg, Denmark, 2009.
- [45] P. Lamo, A. Pigazo, and F. J. Azcondo, "Evaluation of quadrature signal generation methods with reduced computational resources for grid synchronization of single-phase power converters through phase-locked loops," *Electronics*, vol. 9, no. 12, p. 2026, Nov. 2020, doi: 10.3390/ELECTRONICS9122026.
- [46] D. W. Clarke, C. Mohtadi, and P. S. Tuffs, "Generalized predictive control—Part I. The basic algorithm," *Automatica*, vol. 23, no. 2, pp. 137–148, Mar. 1987, doi: 10.1016/0005-1098(87)90087-2.
- [47] E. F. Camacho and C. Bordons, "Generalized predictive control," in *Model Predictive Control*, 2nd ed., London: Springer International Publishing, 2007, pp. 47–79.
- [48] S. Mondal, P. K. Gayen, and K. Gupta, "Study on impact of LC-filter parameters under variable loading conditions of three-phase voltage source inverter," in *2018 IEEE Electron Device Kolkata*

Conference, EDKCON, Nov. 2018, pp. 132–136, doi: 10.1109/EDKCON.2018.8770507.

- [49] K. J. ;Bjor. W. Astrom, *Computer Controlled System Theory and Design*, 3rd ed. New York: Dover Publications, 2011.
- [50] Typhoon HIL, "HIL402," 2018. https://www.typhoon-hil.com/products/hil402/ (accessed Nov. 17, 2021).
- [51] IEEE Power and Energy Society, "IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems," 2014.

Apéndices