



ESCUELA POLITECNICA DEL EJERCITO SEDE – LATACUNGA

CARRERA DE INGENIERIA EN ELECTRONICA E INSTRUMENTACION

PROYECTO DE GRADO PARA LA OBTENCION DEL TITULO DE

“INGENIERO EN ELECTRONICA E INSTRUMENTACION”

**“DISEÑO E IMPLEMENTACION DE UN SISTEMA HMI PARA LA SECCION DE
CALDEROS Y GENERACION ELECTRICA DE LA EMPRESA ENCHAPES
DECORATIVOS S.A.”**

GABRIEL ALEJANDRO MUÑOZ PIEDRA

RAUL HERNAN VEINTIMILLA BAUTISTA

LATACUNGA, Noviembre 2008

CERTIFICACION

Certificamos, que el presente proyecto de grado fue desarrollado en su totalidad por los señores Gabriel Alejandro Muñoz Piedra y Raúl Hernán Veintimilla Bautista, previo a la obtención de su Título de Ingeniero en Electrónica e Instrumentación.

Ing. Julio Acosta N.
DIRECTOR DEL PROYECTO

Ing. Amparo Meythaler N.
CODIRECTORA DEL PROYECTO

AGRADECIMIENTO

Expresamos nuestro sincero agradecimiento al Tecnólogo Milton Otañez Jefe de Mantenimiento Eléctrico y al Ingeniero Walter Cazares Gerente del área de Mantenimiento de la empresa “ENCHAPES DECORATIVOS S.A.” quienes nos dieron total apertura y confianza para la ejecución del proyecto.

A la Escuela Politécnica del Ejército, por los conocimientos adquiridos en toda la formación profesional y en especial a los ingenieros Julio Acosta y Amparo Meythaler por su abnegable amistad, acertada dirección y recomendaciones durante el desarrollo del proyecto.

Un agradecimiento especial a un amigo, el Ing. José María Rodríguez, quien con su humildad, sencillez y sabiduría nos encaminó hacia el objetivo trazado y a la culminación del mismo.

Gracias totales....

Gabriel
Raúl

AGRADECIMIENTO

Agradezco a Dios por haberme guiado día a día por el camino del bien y cumplir con todos los objetivos planteados, a mis queridos padres por el apoyo incondicional que siempre me brindaron para llegar a ser un profesional y ser un hijo ejemplar.

DEDICATORIA

Dedico este proyecto a mis padres que gracias a su amor, sus consejos y sobretodo comprensión me supieron apoyar incondicionalmente durante esta etapa importante de mi vida. A todos mis amig@s por estar conmigo en las buenas y en las malas y en especial a mi amigo y compañero de tesis que supo con su apoyo sobrellevar este proyecto con éxito.

Gabriel

AGRADECIMIENTO

Agradezco primero a Dios y a mamita María por haberme guiado día a día por el camino del bien y así haber cumplir con todos los objetivos planteados, a mis queridos padres Juan José y Rosita por el apoyo incondicional que siempre me brindaron para llegar a ser un profesional y ser un hijo ejemplar.

DEDICATORIA

Dedico este proyecto a mis padres que gracias a su amor, sus consejos y sobretodo comprensión me supieron apoyar durante esta etapa importante de mi vida. A mis herman@s Iván, Miriam, José, Vinicio, Jimena y Amparito Alexandra que desde el cielo nos cuida y protege.

A todos mis amig@s por estar conmigo en las buenas y en las malas y en especial a mi amigo y compañero de tesis que supo con su apoyo sobrellevar este proyecto con éxito.

Raúl

CONTENIDO

INTRODUCCION.....	v
CAPITULO I	FUNDAMENTOS
1. 1 DESCRIPCION DEL PROBLEMA.....	1
1.2 PRINCIPIO DE FUNCIONAMIENTO Y OPERACION DE CALDEROS.....	2
1.2.1 Introducción.....	2
1.2.2 Generalidades de los calderos.....	4
1.2.3 Tipos de calderos.....	5
1.3 ACONDICIONAMIENTO DE SEÑALES.....	8
1.3.1 Acondicionamiento de Transductores.....	9
1.3.2 Amplificadores de Instrumentación.....	9
1.4 MICROCONTROLADORES.....	11
1.5 MEMORIA Secure Digital Card.....	17
1.6 SISTEMA SUPERVISORIO HMI.....	19
1.6.1 Modelos.....	20
1.6.2. Aspectos de la psicología humana.....	21
1.6.3 Análisis y modelización de tareas.....	24
1.6.4 Consideraciones del diseño.....	25
1.7 VISUALIZACION DE DATOS.....	25
1.8 SENSORES Y TRANSDUCTORES.....	27
1.9 PROTOCOLOS DE COMUNICACION.....	29
1.9.1 El protocolo MODBUS.....	29

1.9.2 Estándar RS-485.....	31
----------------------------	----

CAPITULO II

ANALISIS Y DISEÑO

2.1 ESPECIFICACION DE REQUISITOS DEL SISTEMA.....	33
2.2 DIAGRAMA DE BLOQUES DEL SISTEMA.....	35
2.3 SELECCION DE COMPONENTES.....	37
2.3.1 Selección del microcontrolador.....	37
2.3.2 Selección del reloj en tiempo real.....	37
2.3.3 Selección de la Secure Digital Card.....	38
2.3.4 Selección de la pantalla LCD.....	38
2.3.5 Selección conversor RS-232 a RS485.....	38
2.4 DISEÑO DE HARDWARE.....	40
2.5 DISEÑO DEL SOFTWARE DE CONTROL.....	47
2.6 DISEÑO DE LAS PLACAS DE CONTROL.....	49
2.6.1 Diseño de la placa principal.....	49
2.6.2 Diseño de la placa de acondicionamiento de señales.....	50
2.6.3 Diseño de la placa de conversor RS232 a RS485.....	51
2.6.4 Diseño de la placa de conversor RS485 a RS232.....	51

BIBLIOGRAFIA.....	67
--------------------------	-----------

ANEXOS.....	69
--------------------	-----------

A. Glosario de Términos

B. Manual de Operación y Mantenimiento

C. Hojas de Especificaciones Técnicas

INTRODUCCION

El objetivo del proyecto realizado fue diseñar un Sistema de Adquisición y Monitoreo, ya que en la empresa Enchapes Decorativos S.A. las mediciones obtenidas por los sensores de la sección de Calderos y Generación de Energía Eléctrica, no podían ser visualizadas, monitoreadas y registradas de una manera fácil por el operador.

Dicha sección consta de dos calderos principales y uno de recuperación, los diferentes sensores y transductores que se acoplan a los mismos, se concentran en un armario de datos de donde se toman sus mediciones.

Las Calderas o Generadores de vapor son instalaciones industriales que, aplicando el calor de un combustible sólido, líquido o gaseoso, vaporizan el agua para aplicaciones en la industria. Las calderas de vapor son unos aparatos en los que se hace hervir agua para producir vapor, el calor necesario para caldear y vaporizar el agua puede ser suministrado por un hogar, por gases calientes recuperados a la salida de otro aparato industrial (horno, por ejemplo) por una corriente eléctrica. Cuando el calor es suministrado por un líquido caliente o por vapor que se condensa, suelen emplearse otras denominaciones, tales como vaporizador y transformador de vapor.

Durante su funcionamiento la caldera está sometida interiormente a la presión de equilibrio del agua y de su vapor a la temperatura alcanzada.

Uno de los principales problemas a que se expone quien busca actualizar o repotenciar una máquina de este tipo es partir de un diseño preconcebido que restringe el campo de selección de dispositivos sensores y actuadores, así como de la plataforma de los sistemas HMI-SCADA.

Para cumplir con el objetivo se debe tomar en cuenta las siguientes consideraciones:

Al diseñar las interfases de operador (HMI), un aspecto fundamental a tomar en consideración es alterar lo menos posible las formas antiguas de operar. Por ejemplo, si las alertas de fallas se daban mediante pilotos de color rojo, es recomendable mantener una continuidad en el estilo y el color utilizados anteriormente.

También es muy importante que el operador se sienta cómodo al utilizar el sistema, de modo que se deben considerar aspectos tales como el idioma y usar tamaños de texto compatibles con la capacidad visual de los operadores. Aunque ambos conceptos parecen elementales, se ha visto muchas instalaciones donde los textos están en inglés y en tamaños difíciles de leer, que dificultan innecesariamente al operador, lo que no tiene ningún sentido dada la capacidad de los dispositivos actuales.

Además, si hay que trabajar el aspecto de la capacitación de los operadores, un método fácil de implementar es incorporar en las interfases instrucciones de operación y mantenimiento. Los dispositivos HMI actuales permiten lo anterior de manera sencilla, por lo tanto hay que aprovechar esta capacidad al máximo.

Por lo anterior, el documento se ha dividido en cuatro capítulos, como sigue:

En el capítulo I se presenta el marco teórico referencial: principios, definiciones propias relacionadas con el sistema HMI para el área de calderos y demás aspectos relacionados al proyecto.

En el capítulo II se detalla el aporte en sí de los autores, correspondiente al análisis y diseño, dado que los sistemas HMI – SCADA en la industria implican el desarrollo de software, que se acople al hardware permitiendo organizar de una mejor manera.

En el capítulo III se detallan todos los resultados obtenidos y las pruebas experimentales a las que fue sometido el sistema para verificar el óptimo funcionamiento y la satisfacción del cliente.

Finalmente en el capítulo IV se exponen las conclusiones y recomendaciones obtenidas durante todo el desarrollo y que podrán aportar para futuros trabajos en la misma rama.

Además se incluyen anexos como glosario de términos, manual de usuario y datasheets para la referencia de ciertos componentes utilizados en el proyecto.

CAPITULO I

FUNDAMENTOS

1 DESCRIPCION DEL PROBLEMA

La empresa Enchapes Decorativos S.A. es una industria forestal maderera dedicada a la producción de tableros contrachapados alistonados, corrientes, decorativos y marinos.

La planta está ubicada en la Av. Morán Valverde y Panamericana Sur Km. 9.5 en la ciudad de Quito, provincia de Pichincha. En la sección de Calderos y Generación de Energía Eléctrica¹ de la empresa Enchapes Decorativos S.A., se cuenta con 2 calderos² principales y uno secundario.

Caldero 1 Lambion³ (SG120), este tipo de caldero produce vapor saturado, consta de un medidor de flujo, un medidor de presión, un transmisor de presión, un medidor de nivel en base a presión diferencial, un indicador de presión antes de la válvula y un indicador de presión del distribuidor principal.

Caldero 2 Vyncke⁴ (SG121), este caldero produce vapor puro para posteriormente ser enviado a la etapa de generación eléctrica, consta de un medidor de presión, un transmisor de presión, un medidor de flujo, un medidor de temperatura, un indicador de presión antes de la válvula, un indicador de presión después de la válvula, un indicador de presión de distribución de secadores, un indicador de presión de vapor, un indicador gas de humo y un indicador de temperatura de agua de compuerta.

Corresponde físicamente al lugar donde se produce el vapor y se genera Energía Eléctrica

² Fuente generadora de vapor

³ Caldero dedicado a la producción de vapor saturado

⁴ Caldero dedicado a la producción de vapor puro

Además, consta de un Deareador⁵ el cual permite sacar el oxígeno del agua para posteriormente enviarla al caldero Vyncke, aquí se puede apreciar un medidor de presión, un medidor de caudal y un indicador de temperatura.

Los calderos son alimentados por medio de la recolección de desechos de todos los procesos de elaboración de los enchapes, los cuales sirven como combustible. Estos desechos ingresan en proporciones iguales es decir 50% de material húmedo proveniente de las peladoras de trozas y 50% de material seco provenientes por un lado de la Astilladora Ferrari⁶ SG100 y por el otro la Astilladora Jenz⁷ SG102.

Luego del reconocimiento y análisis del funcionamiento de la sección de calderos se identifican los siguientes problemas:

1. Las mediciones obtenidas por los sensores no pueden ser visualizadas ni monitoreadas de una manera fácil por el operador.
2. No existe un sistema centralizado.
3. No existen Alarmas e Históricos de los sensores en campo.
4. No existe un registro que permita guardar las mediciones generadas en un tiempo determinado.

1.2 PRINCIPIO DE FUNCIONAMIENTO Y OPERACION DE CALDEROS

1.2.1 Introducción

Las Calderas o Generadores de vapor son instalaciones industriales que, aplicando el calor de un combustible sólido, líquido o gaseoso, vaporizan el agua para aplicaciones en la industria.

⁵ Permite sacar el oxígeno del agua

⁶ Tritura materia prima (pedazos de trozas) las mismas que servirán como combustible para el caldero Ferrari

Hasta principios del siglo XIX se usaron calderas para teñir ropas, producir vapor para limpieza, etc., hasta que Papin creó una pequeña caldera llamada "marmita". La cual brindaba vapor para intentar mover la primera máquina homónima, ésta no funcionaba durante mucho tiempo ya que utilizaba vapor húmedo (de baja temperatura) y al calentarse esta dejaba de producir trabajo útil.

Luego de otras experiencias, James Watt completó una máquina de vapor de funcionamiento continuo que usó en su propia fábrica, ya que era un industrial inglés muy conocido. Entonces, la máquina elemental de vapor fue inventada por Dionisio Papin en 1769 y desarrollada posteriormente por James Watt en 1776. Inicialmente fueron empleadas como máquinas para accionar bombas de agua, de cilindros verticales. Este equipo fue uno de los impulsores de la revolución industrial, en el siglo XVIII.

Máquinas de vapor alternativas de variada construcción han sido usadas durante muchos años como agente motor, pero han ido perdiendo gradualmente terreno frente a las turbinas. Entre sus desventajas encontramos la baja velocidad y (como consecuencia directa) el mayor peso por KW de potencia, necesidad de un mayor espacio para su instalación e inadaptabilidad para usar vapor a alta temperatura.

Dentro de los diferentes tipos de calderos se han construido calderas para tracción, utilizadas en locomotoras para trenes tanto de carga como de pasajeros, es una caldera multi-humo tubular con haz de tubos amovibles, preparada para quemar carbón o lignito. El humo, es decir los gases de combustión caliente, pasan por el interior de los tubos cediendo su calor al agua que rodea a esos tubos. Para medir la potencia de la caldera y como dato anecdótico, Watt recurrió a medir la potencia promedio de muchos caballos y obtuvo unos 33.000 libras-pie/minuto o sea 550 libras-pie/seg., valor que denominó HORSE POWER, potencia de un caballo.

Posteriormente, al transferirlo al sistema métrico de unidades, daba algo más de 76 kgm/seg pero, la Oficina Internacional de Pesos y Medidas de París resolvió redondear ese valor a 75 más fácil de simplificar, llamándolo "Caballo Vapor" en homenaje a Watt.

1.2.2 Generalidades de los calderos

Las calderas de vapor básicamente constan de 2 partes principales:

a) Cámara de agua

Recibe este nombre el espacio que ocupa el agua en el interior de la caldera. El nivel de agua se fija en su fabricación, de tal manera que sobrepase en unos 15 cm, por lo menos a los tubos o conductos de humo superiores, con esto, a toda caldera le corresponde una cierta capacidad de agua, lo cual forma la cámara de agua. Según la razón que existe entre la capacidad de la cámara de agua y la superficie de calefacción se distinguen calderas de gran volumen, mediano y pequeño volumen de agua. Las calderas de gran volumen de agua son las más sencillas y de construcción antigua.

Las calderas de mediano volumen de agua están provistas de varios tubos de humo y también de algunos tubos de agua, con lo cual aumenta la superficie de calefacción, sin aumentar el volumen total del agua. Las calderas de pequeño volumen de agua están formadas por numerosos tubos de agua de pequeño diámetro, con los cuales se aumenta considerablemente la superficie de calefacción.

Como características importantes puede considerarse que las calderas de gran volumen de agua tienen la cualidad de mantener más o menos estable la presión del vapor y el nivel del agua, pero tienen el defecto de ser muy lentas en el encendido y debido a su reducida superficie producen poco vapor, son muy peligrosas en caso de explosión y poco económicas. Por otro lado, la caldera de pequeño volumen de agua, por su gran superficie de calefacción, son muy rápidas en la producción de vapor, tienen muy buen rendimiento y producen grandes cantidades de vapor, debido a esto requieren especial cuidado en la alimentación del agua y regulación del fuego, pues de faltarles alimentación pueden secarse y quemarse en breves minutos.

b) Cámara de vapor

Es el espacio ocupado por el vapor en el interior de la caldera, en ella debe separarse el vapor del agua que lleve una suspensión. Cuanto más variable sea el consumo de vapor, tanto mayor debe ser el volumen de ésta cámara, de manera que aumente también la distancia entre el nivel del agua y la toma de vapor.

1.2.3 Tipos de calderos

Se clasifican de acuerdo al volumen de agua.

a) Calderas de Gran Volumen de Agua

- *Calderas Sencillas*

Estas calderas se componen de un cilindro de planchas de acero con fondos combados, en la parte central superior se instala una cúpula cilíndrica llamada domo, donde se encuentra el vapor más seco de la caldera que se conduce por cañerías a las máquinas. Las planchas de las calderas, así como los fondos y el domo se unen por remachadura. En la figura 1.1 se indica una caldera sencilla.



Figura 1.1 Caldera sencilla

Esta caldera se monta en una mampostería de anillos refractarios y allí se instalan el fogón cenicero y conducto de humo. En el hogar⁸, situado en la parte inferior de la caldera, se encuentran las parrillas de hierro fundido y al fondo un muro de ladrillos refractarios, llamado altar, el cual impide que se caiga el carbón y eleva las llamas acercándolas a la caldera.

⁸ Cámara donde se efectúa la combustión

b) Caldera de Mediano Volumen de Agua (Ignitubulares)

- ***Caldera Semitubular***

Esta caldera se compone de un cilindro mayor de fondos planos que lleva a lo largo un haz de tubos de 3" a 4" de diámetro. Los tubos se colocan expandidos en los fondos de la caldera, mediante herramientas especiales se sitúan diagonalmente para facilitar su limpieza interior. En la figura 1.2 se puede observar una caldera semitubular.



Figura 1.2 Caldera semitubular

Más arriba de los tubos se colocan algunos pernos o tirantes para impedir la deformación y ruptura de los fondos por las continuas deformaciones debido a presión del vapor, que en la zona de los tubos estos sirven de tirantes. Para la instalación de la caldera se hace una base firme de concreto, de acuerdo al peso de ella y el agua que contiene. Sobre la base se coloca la mampostería de ladrillos refractarios ubicados convenientemente el hogar y conductos de

humos. La caldera misma se mantiene suspendida en marcos de hierro T, o bien se monta sobre soporte de hierro fundido.

- ***Semifijas***

En algunas plantas eléctricas, aserraderos, molinos, etc., se emplea el conjunto de caldera y máquina vapor que recibe el nombre de "semifija". La caldera se compone de un cilindro mayor, donde se introduce el conjunto de hogar cilíndrico y haz de tubos, apernado y empaquetados en los fondos planos del cilindro exterior. El hogar y el haz de tubos quedan descentrados hacia abajo, para dejar mayor volumen a la cámara de vapor. Todo este conjunto se puede extraer hacia el lado del hogar para efectuar reparaciones o limpieza.

El emparrillado descansa al fondo en un soporte angular llamado "puente de fuego" y tiene también varios soportes transversales ajustables. El hogar se cierra por el frente por una placa de fundición revestida interiormente de material refractario, donde va también la puerta del hogar y cenicero. El vapor sale por el domo de la caldera, pasa por el serpentín recalentador, se recalienta y sigue a la máquina.

c) Calderas de Pequeño Volumen de Agua

- ***Acuotubulares***

Las calderas acuotubulares (el agua está dentro de los tubos) eran usadas en centrales eléctricas y otras instalaciones industriales, logrando con un menor diámetro y dimensiones totales una presión de trabajo mayor, para accionar las máquinas a vapor de principios de siglo. En la figura 1.3 se observa una caldera acuotubular.

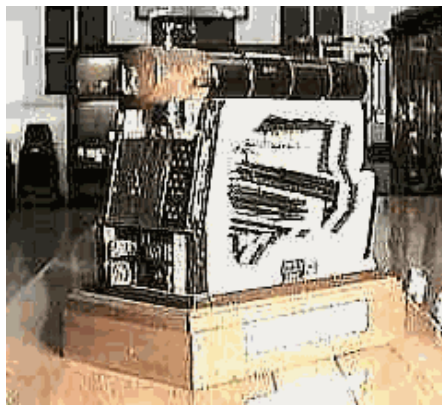


Figura 1. 3 Caldera acuotubulares

En estas calderas, los tubos longitudinales interiores se emplean para aumentar la superficie de calefacción y están inclinados para que el vapor a mayor temperatura al salir por la parte más alta provoque un ingreso natural del agua más fría por la parte más baja. Originalmente estaban diseñadas para quemar combustible sólido.

La producción del vapor de agua depende de la correspondencia que exista entre dos de las características fundamentales del estado gaseoso, que son la presión y la temperatura. A cualquier temperatura, por baja que esta sea, se puede vaporizar agua, con tal que se disminuya convenientemente la presión a que se encuentre sometido dicho líquido, y también a cualquier presión puede ser vaporizada el agua, con tal que se aumente convenientemente su temperatura.

1.3 ACONDICIONAMIENTO DE SEÑALES

Los sistemas de adquisición de datos (DAQ) basados en PC y dispositivos insertables son usados en un amplio rango de aplicaciones en los laboratorios, en el campo y en el piso de una planta de manufactura.

Típicamente, los dispositivos DAQ insertables son instrumentos de propósito general diseñados para medir señales de voltaje, el problema es que la mayoría de los sensores y transductores generan señales que se deben acondicionar antes de que un dispositivo DAQ pueda adquirirlas con precisión. Este procesamiento, conocido como acondicionamiento de señal, incluye funciones como amplificación, filtrado, aislamiento eléctrico y multiplexado. Es así que la mayoría de los sistemas DAQ basados en PC incluyen algún tipo de acondicionamiento de señal además del dispositivo DAQ y la PC, como lo muestra la Figura 1.4.

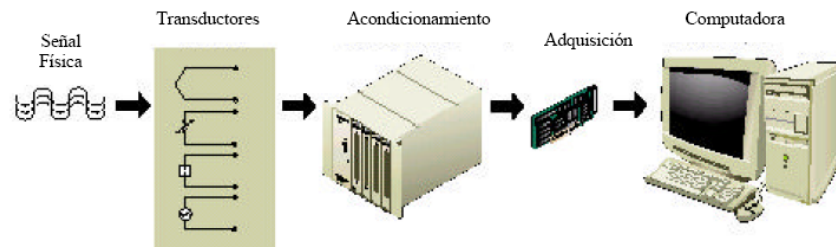


Figura 1. 4 Acondicionamiento de señales en un sistema de adquisición de datos

Sistemas de conmutación al frente también incrementan la funcionalidad del sistema de medición y automatización. La conmutación de propósito general permite control digital de la presencia o ausencia de la señal en el sistema, como por ejemplo la alimentación a un motor. Configuraciones de multiplexores/matriz de relevadores controlan la fuente y ruta de las señales en un sistema o actúan como multiplexores para dispositivos como multímetros digitales (DMMs).

1.3.1 Acondicionamiento de Transductores

Los transductores son dispositivos que convierten fenómenos físicos como temperatura, carga, presión o luz a señales eléctricas como voltaje y resistencia. Las características de los transductores definen muchos de los requerimientos de acondicionamiento de señales de un sistema DAQ. Difícilmente un diseñador conecta un transductor directamente a la parte de procesamiento o de despliegue de un sistema, ya que la señal que envía el transductor por lo

general es muy débil o contiene ruido y componentes no deseados, por eso se requiere etapas de acondicionamiento de señal. En la figura 1.5 se muestra el diagrama de bloques del acondicionamiento de transductores.

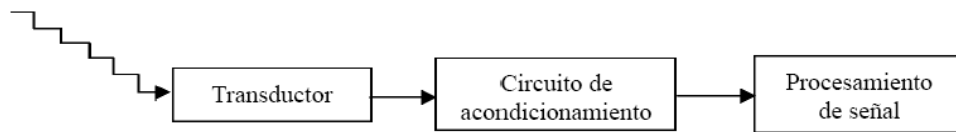


Figura 1. 5 Diagrama de bloques del acondicionamiento de transductores

1.3.2 Amplificadores de Instrumentación

Por lo general las señales que se reciben de un transductor deben ser amplificadas a gran escala y no debe usarse mucha corriente para este fin, por eso se utilizan los amplificadores operacionales ya que tienen las siguientes características:

- Resistencia de entrada alta (orden de cientos de $M\Omega$).
- Resistencia de salida baja (debajo de 1Ω).
- Alta ganancia de lazo abierto (orden de 10^4 a 10^6).
- Buen rango de frecuencias de operación.
- Baja sensibilidad a las variaciones de la fuente de alimentación.
- Gran estabilidad al cambio de temperatura en el ambiente.

Si existe un elemento estrella en los sistemas electrónicos analógicos ese elemento es sin duda el amplificador operacional. Con él se puede amplificar señales, atenuarlas, filtrarlas, etc. Los sistemas de control analógico encuentran en el amplificador operacional un elemento de conmutación sumamente simple e incluso años atrás fue empleado para el diseño de computadoras analógicas (de ahí el nombre de operacionales).

A continuación se presentan las configuraciones mas comunes en el uso de Amplificadores Operacionales.

a) Inversor

La configuración más sencilla es la inversora. Dada una señal analógica (por ejemplo de audio) el amplificador inversor constituye el modo más simple de amplificar o atenuar la señal (en el ejemplo propuesto modificar el volumen de la señal). Su configuración se indica en la figura 1.6.

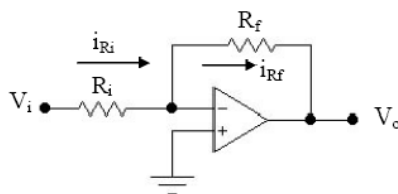


Figura 1. 6 Configuración de un inversor

b) Seguidor

Esta sencilla configuración ofrece una tensión de salida igual a la tensión de entrada, no produciéndose ganancia alguna. El montaje se emplea fundamentalmente como adaptador de impedancias, ya que no consume corriente en su entrada (impedancia de entrada infinita) ofreciendo señal en su salida (impedancia de salida nula). Su nombre está dado por el hecho de que la señal de salida es igual a la de entrada; es decir, sigue a la de entrada. Esta configuración se indica en la figura 1.7.

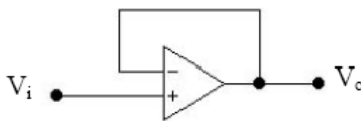


Figura 1. 7 Configuración de un seguidor

Generalmente sirve como buffer (amplificador de corriente), ya que proporciona buena corriente de salida y alta impedancia a la entrada.

c) No Inversor

Este circuito presenta como característica más destacable su capacidad para mantener la fase de la señal. Esta configuración se indica en la figura 1.8.

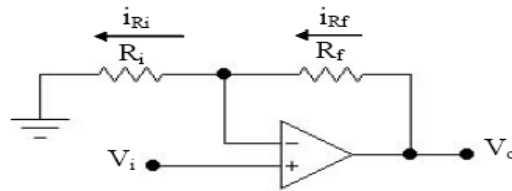


Figura 1. 8 Configuración de un no inversor

1.4 MICROCONTROLADORES

Un microcontrolador es un circuito integrado de alta escala de integración que incorpora la mayor parte de los elementos que configuran un sistema computacional. Un microcontrolador dispone normalmente de los siguientes componentes:

- Procesador o UCP (Unidad Central de Proceso).
- Memoria RAM para Contener los datos.
- Memoria para el programa tipo ROM/PROM/EPROM.
- Líneas de E/S para comunicarse con el exterior.
- Diversos módulos para el control de periféricos (Temporizadores, Puertas Serie y Paralelo, CAD: Conversores Analógico/Digital, CDA: Conversores Digital/Analógico, etc.).
- Generador de impulsos de reloj que sincronizan el funcionamiento de todo el sistema.

a) Características principales del PIC 18F452

- Procesador de arquitectura RISC avanzada .
- Hasta 8K palabras de 14bits para la memoria de programas, tipo FLASH.

- Hasta 1536 bytes de memoria de datos RAM.
- Hasta 256 bytes de memoria de datos EEPROM.
- Pines de salida compatibles para el PIC 16C73/74/76/77.
- Memoria de programa lineal con direccionamiento a 32 Kbytes.
- Memoria de datos lineal con direccionamiento a 1.5Kbytes.
- 16 bits para instrucciones, 8 bits para el bus de datos.
- Prioridad de niveles para las interrupciones.
- 3 pines de interrupción externa.
- Timer 0: temporizador –contador de 16 bits con prescaler de 8 bits.
- Timer 1: temporizador –contador de 16 bits.
- Timer 2: temporizador –contador de 8 bits con 8 bits de registro de periodo (el tiempo-base para PWM).
- Timer 3: temporizador –contador de 16 bits.
- Opción secundaria de oscilador de reloj entre Timer1/Timer3.
- La comparación es de 16 bits, con un máximo de resolución de 100ns.
- Salida de PWM: la máxima resolución de PWM es 1 a 10 bits, la frecuencia de PWM de 156KHz; la resolución de 8 bits.
- 2 modos de funcionamiento:
 - 3 cables SPI (soportan todos los cuatro modos de SPI).
 - I2C modo maestro – esclavo.

- Voltaje de alimentación comprendido entre 2 y 5.5V.

b) Organización de la memoria

Existen tres bloques de memoria:

- Memoria de programa.
- Memoria de datos (RAM).
- Memoria EEPROM.

La memoria de datos y la memoria de programas usan buses separados.

c) Organización de la memoria de programa

El PIC 18F452 tiene 32 Kbytes de memoria FLASH, esto significa que el microcontrolador puede almacenar hasta 16K palabras con una sola instrucción, la dirección de vector RESET es 0000H y la direcciones de los vectores de interrupción son 0008H y 0018H.

d) Memoria de programa FLASH

La memoria de programa FLASH puede ser leída, escrita y borrada durante el funcionamiento normal en el rango de VDD. La lectura de la memoria de programa se ejecuta en 1 byte de tiempo, la escritura se ejecuta en bloques de 8 bytes de tiempo y es borrada en bloques de 64 bytes de tiempo.

Escribir o borrar en la memoria de programa podría cesar las instrucciones futuras hasta que se complete la operación. La memoria de programas no puede ser accedida durante la escritura o el borrado, por consiguiente el código no puede ser ejecutado, un programa interior indica el tiempo en que terminó la escritura y el borrado.

e) Memoria de datos EEPROM

La EEPROM de datos direcciona la memoria RAM de datos que es leída y escrita durante la operación normal del rango de VDD. La memoria de datos no es directamente mapeada en el espacio del archivo de registro. En cambio, se dirige indirectamente a través de los Registros de las Funciones Especiales (SFR).

Hay 4 SFRs usados para lectura y escritura del programa y datos de la memoria EEPROM estos registros son:

- EECON1
- EECON2
- EEDATA
- EEADR

La memoria de datos EEPROM permite leer y escribir 1 byte. Al unir el bloque de memoria de datos, EEDATA y los sostenimientos de 8 bits de datos para lectura/escritura y el bloque EEADR las direcciones de las localizaciones de la EEPROM pueden ser accedidas. Estos equipos tienen 256 bytes de EEPROM de datos con un rango de dirección desde 0H a FFH.

f) Descripción de los puertos

Puerto A

- RA0 / AN0: actúa como línea digital de entrada salida o como entrada analógica al conversor A/D.
- RA1 y AN1: igual que RA0 y AN0.

- RA2, AN2 y Vref- : puede ser línea digital de entrada salida, entrada analógica 2 o entrada de voltaje negativo de referencia.
- RA3, AN3 y Vref + : línea digital de entrada salida, entrada analógica 3 o entrada de voltaje positivo de referencia.
- RA4 (Salida en colector abierto) y T0CKI (Entrada de reloj del módulo Temporizador 0).
- RA5, AN4 /SS/LVDIN (Selección esclavo para el puerto serie síncrono).
- RA6: Salida del cristal de cuarzo.

Puerto B

- RB0 e Interrupción externa 0.
- RB1 e Interrupción externa 1.
- RB2 e Interrupción externa 2.
- RB3/CCP2: entrada de captura 2, salida del comparador 2 y salida del PWM 2.
- RB4 e Interrupción por cambio de flanco.
- RB5 entrada para la interrupción por cambio de pin, entrada de programación del pin en bajo voltaje ICSP.
- RB6 entrada para la interrupción por cambio de pin, en la programación ICPS recibe las señales de reloj.
- RB6 entrada para la interrupción por cambio de pin, en la programación serie actúa como entrada de datos.

Puerto C

- Puerto entrada y salida de 8 pines.
- RC0/T1OSO/T1CK1 (Timer1 salida oscilador) y T1CKI (Entrada de reloj del módulo Temporizador 1 y temporizador 3).
- RC2/CCP1 línea digital de entrada salida también puede actuar como entrada módulo captura 1, salida del comparador 2 de la salida del PWM 1.
- RC1/T1OSI/CCP2 (entrada y oscilador timer1 o entrada al módulo captura 2, salida del comparador 2 de la salida del PWM 2).

- RC3/SCK/SCL: línea digital de entrada salida o entrada de reloj serie síncrono/salida de los modos SPI e I2C.
- RC4/SDI/SDA: línea digital de entrada salida o entrada de datos en modo SPI y/o datos en modo I2C.
- RC5/SDO: línea digital de entrada salida o salida de datos SPI.
- RC6/TX/CK: línea digital de entrada salida o pin de transmisión USART asíncrono o como reloj del asíncrono.
- RC7/RX/DT: línea digital de entrada salida o pin de recepción USART asíncrono o como datos en el síncrono.

Puerto D

- RDO/PSPO-RD7/PSP7: Puerto entrada y salida de 8 pines, bus de datos en PPS (Puerto paralelo esclavo).

Puerto E

- Puerto de entrada y salida de 3 pines.
- RE0/RD/AN5: línea digital de entrada salida o señal de lectura para el puerto paralelo esclavo o entrada análoga.
- RE1/WR/AN6: línea digital de entrada salida o señal de escritura para el puerto paralelo esclavo o entrada análoga al conversor A/D.
- RE2/AN7/CS: línea digital de entrada salida o activación / desactivación para el puerto paralelo esclavo o entrada análoga.

g) Descripción de pines

La figura 1.9 presenta el PIC 18F452 y la tabla 1.2 se describen los pines del PIC 18F452.

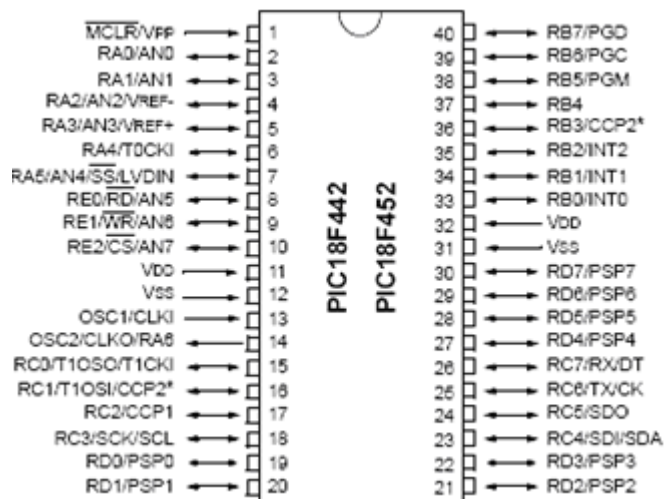


Figura 1. 9 Configuración de pines del PIC 18F452

www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=1335&dDocName=en010296.

Tabla 1. 2 Descripción de pines del PIC 18F452

N° de Pines	Nombre	Descripción
1	MCLR	Es un reset a nivel bajo
2-10	AN0-AN7	Recibe la salida del sensor
11,32	Vdd	Alimentación positiva
12,31	Vss	Masa de referencia
13	OSC1	Entrada del oscilador de cristal
14	OSC2	Salida del oscilador de cristal
15-18	RC0-RC3	Entrada de referencia para la A/D externa
19-22	RD0-RD3	Entrada de referencia para la A/D externa
23-26	RC4-RC7	Entrada de referencia para la A/D externa
27-30	RD4-RD7	Entrada de referencia para la A/D externa
25	TX	Transmisión asíncrona USART(comunicación con el PC)
26	RX	Recepción asíncrona USART(comunicación con el PC)

1.5 MEMORIA SECURE DIGITAL CARD

Secure Digital (SD) es un formato de tarjeta de memoria flash. Se utiliza en dispositivos portátiles tales como cámaras fotográficas digitales, Wiis, ordenadores PDA y Palm, entre otros.

Estas tarjetas tienen unas dimensiones de 32 mm x 24 mm x 2'1 mm. Existen dos tipos: unos que funcionan a velocidades normales y otros de alta velocidad que tienen tasas de transferencia de datos más altas. Algunas cámaras fotográficas digitales requieren tarjetas de alta velocidad para poder grabar video con fluidez o para capturar múltiples fotografías en una sucesión rápida.

Los dispositivos con ranuras SD(secure digital) pueden utilizar tarjetas MMC, que son más finas, pero las tarjetas SD no caben en las ranuras MMC. También, se pueden utilizar directamente en las ranuras de Compact Flash o de PC Card con un adaptador. Sus variantes Mini SD y Micro SD se pueden utilizar, también directamente, en ranuras SD mediante un adaptador. Hay algunas tarjetas SD que tienen un conector USB integrado con un doble propósito y hay lectores que permiten que las tarjetas SD sean accesibles por medio de muchos puertos de conectividad como USB, Fire Wire y el puerto paralelo común. Las tarjetas SD también son accesibles mediante una disquetera usando un adaptador Flash Path.

Todas las tarjetas de memoria SD y SDIO deben trabajar con el antiguo modo SPI/MMC que soporta la interfaz de serie de cuatro cables ligeramente más lenta (**reloj, entrada serial, salida serial y selección de chip**) que es compatible con los puertos SPI en muchos microcontroladores.

El modo MMC no proporciona acceso a las características propietarias de cifrado de las tarjetas SD y la documentación libre de SD no describe dichas características. La información del cifrado es utilizada primordialmente por los productores de medios y no es muy utilizada por los consumidores quienes típicamente utilizan tarjetas SD para almacenar datos no protegidos.

Existen 3 modos de transferencia soportados por SD:

- Modo SPI: entrada separada serial y salida serial.
- Modo un bit SD: separa comandos, canales de datos y un formato propietario de transferencia.
- Modo cuatro bit SD: utiliza terminales extra, más algunos terminales reasignados para soportar transferencias paralelas de cuatro bits.

Las tarjetas de baja velocidad soportan tasas de transferencia de 0 a 400 Kbps y modo de transferencia un bit SD, mientras que las tarjetas de alta velocidad soportan tasas de transferencia de 0 a 100 Mbps en el modo de cuatro bit y de 0 a 25 Mbps en el modo un bit SD.

Los derechos de las licencias para SD/SDIO son impuestos a los fabricantes y vendedores de tarjetas de memoria y lectores de las mismas (1000 USD por año, más una membresía de 1500 USD por año). No obstante, las tarjetas SDIO pueden ser fabricadas sin licencia, así como tampoco es necesaria en el caso de la fabricación de los lectores MMC. Las tarjetas MMC tienen una interfaz de 7 terminales, SD y SDIO la expandieron a 9 terminales.

1.6 SISTEMA SUPERVISORIO HMI

Las siglas HMI son la abreviación en inglés de “Interfase Hombre Máquina”, los sistemas HMI pueden representarse como la “ventana” de un proceso, ésta ventana puede estar en dispositivos especiales como paneles de operador o en una computadora. Los sistemas HMI en computadoras se los conoce también como software HMI o de monitoreo y control de supervisión.

La HMI es el punto en el que seres humanos y computadores se ponen en contacto, transmitiéndose mutuamente tanto información, órdenes y datos como sensaciones, intuiciones y nuevas formas de ver las cosas. Por otro lado, la interfase es también un límite a la

comunicación en muchos casos, ya que aquello que no sea posible expresar a través de ella permanecerá fuera de una relación mutua. Es así, como en muchos casos la interfase puede convertirse en una barrera, si posee un pobre diseño y una escasa atención a los detalles de la tarea a realizar.

La interfase forma parte de un entorno cultural, físico y social y por tanto debe tomarse en cuenta una serie de factores que hemos de tener en cuenta al momento de diseñarlas.

1.6.1 Modelos

Existen tres puntos de vista distintos en una HMI: el del usuario, el del programador y el del diseñador. Cada uno tiene un modelo mental propio de la interfase, el cual contiene los conceptos y expectativas, desarrollados a través de su experiencia.

a) Modelo del usuario

El usuario tiene su visión personal del sistema y espera que éste se comporte de una cierta forma. Realizando tests de usabilidad, entrevistas o a través de la realimentación de una interfase puede facilitar el proceso de crear un modelo mental efectivo, para ello son de gran utilidad las *metáforas*, que asocian un dominio nuevo a uno ya conocido por el usuario, por ejemplo la metáfora de un proceso industrial como se muestra en la figura 1.10.

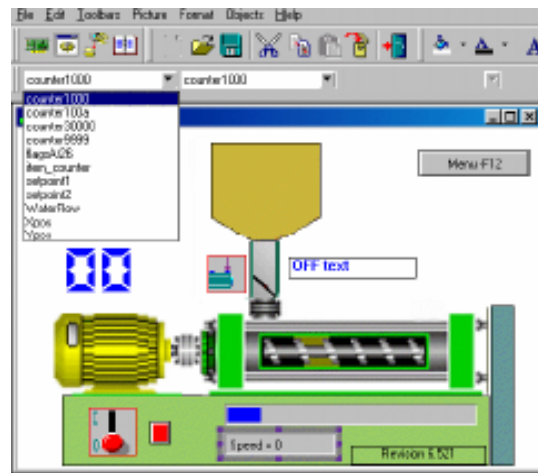


Figura 1.10 Metáfora proceso industrial

b) Modelo del programador

Es el más fácil de visualizar, ya que se puede especificar formalmente. Está constituido por los objetos que manipula el programador (ejemplo: base de datos - agenda telefónica).

Los conocimientos del programador incluyen la plataforma de desarrollo, el sistema operativo, las herramientas de desarrollo, especificaciones; sin embargo, esto no significa necesariamente que tenga la habilidad de proporcionar al usuario los modelos y metáforas más adecuadas.

c) Modelo del diseñador

El diseñador mezcla las necesidades, ideas, deseos del usuario y los materiales de que dispone el programador para desarrollar un producto de *software*. Es un intermediario entre ambos, el modelo del diseñador describe los objetos que utiliza el usuario, su presentación al mismo y las técnicas de interacción para su manipulación. En algunos casos usuario, diseñador y programador son la misma persona. El modelo tiene tres partes: presentación, interacción y relaciones entre los objetos:

- **Presentación:** Es lo que primero capta la atención del usuario, pero más tarde pasa a un segundo plano. La presentación no es lo más relevante y un abuso en la misma (por ejemplo en el color) puede ser contraproducente ya que puede distraer al usuario.
- **Interacción:** Se da a través de diversos dispositivos que utiliza el usuario.
- **Relaciones entre los objetos:** Es donde el diseñador determina la metáfora adecuada que encaja con el modelo mental del usuario.

1.6.2. Aspectos de la psicología humana

Al diseñar un HMI debe tenerse en cuenta las habilidades cognitivas y de percepción de las personas y adaptar el programa a ellas. Así, una de las cosas más importantes que una interfaz puede hacer es reducir la dependencia de las personas de su propia memoria, no forzándoles a recordar cosas innecesariamente (por ejemplo la información que apareció en una pantalla anterior) o a repetir operaciones ya realizadas (por ejemplo el introducir un mismo dato repetidas veces). La persona tiene habilidades distintas de la máquina y ésta debe utilizar las suyas para soslayar las de aquella (como por ejemplo la escasa capacidad de la memoria de corto alcance).

Existen reglas para el diseño de interfaces y son las siguientes:

- Dar control al usuario.
- Reducir la carga de memoria del usuario.
- Consistencia.

a) Regla 1: Dar control al usuario. El diseñador debe dar al usuario la posibilidad de hacer su trabajo, en lugar de suponer qué es lo que éste desea hacer. La interfase debe ser suficientemente flexible para adaptarse a las exigencias de los distintos usuarios del programa.

Principios:

1. Usar adecuadamente los modos de trabajo.

2. Permitir a los usuarios utilizar el teclado o el mouse.
3. Permitir al usuario interrumpir su tarea y continuarla más tarde.
4. Utilizar mensajes y textos descriptivos.
5. Permitir deshacer las acciones e informar de su resultado.
6. Permitir una cómoda navegación dentro del producto y una fácil salida del mismo.
7. Permitir distintos niveles de uso del producto para usuarios con distintos niveles de experiencia.
8. Hacer transparente la interfase al usuario, que debe tener la impresión de manipular directamente los objetos con los que está trabajando.
9. Permitir al usuario personalizar la interfase (presentación, comportamiento e interacción).
10. Permitir al usuario manipular directamente los objetos de la interfase.

En suma, el usuario debe sentir que tiene el control del sistema.

b) Regla 2: Reducir la carga de memoria del usuario. La interfase debe evitar que el usuario tenga que almacenar y recordar información.

Principios:

1. Aliviar la carga de la memoria de corto alcance (permitir deshacer, copiar y pegar, mantener los últimos datos introducidos).
2. Basarse en el reconocimiento antes que en el recuerdo (ejemplo: elegir de entre una lista en lugar de teclear de nuevo).
3. Proporcionar indicaciones visuales de dónde está el usuario, qué está haciendo y qué puede hacer a continuación.
4. Proporcionar funciones deshacer, rehacer y acciones por defecto.
5. Proporcionar atajos de teclado (iniciales en menús, teclas rápidas).
6. Asociar acciones a los objetos (menú contextual).
7. Utilizar metáforas del mundo real, por ejemplo poner la metáfora de una agenda como indica la Figura 1.11.

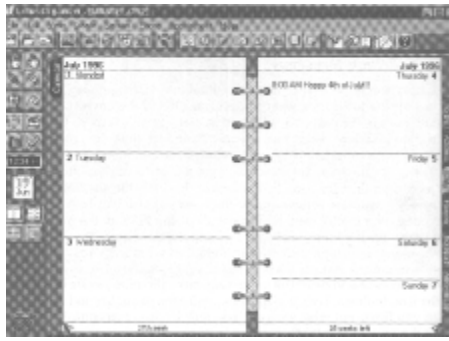


Figura 1.11 Metáfora de la agenda

8. Presentar al usuario sólo la información que necesita (menús simples/avanzados, *wizards*, asistentes).
9. Hacer clara la presentación visual (colocación/agrupación de objetos, evitar la presentación de excesiva información).

c) **Regla 3: Consistencia.** Permite al usuario utilizar conocimiento adquirido en otros programas. Ejemplo: mostrar siempre el mismo mensaje ante un mismo tipo de situación, aunque se produzca en distintos lugares.

Principios:

1. Consistencia en la realización de las tareas: proporcionar al usuario indicaciones sobre el proceso que está siguiendo.
2. Consistencia dentro del propio producto y de un producto a otro. La consistencia se aplica a la *presentación* (lo que es igual debe aparecer igual: color del texto estático), el *comportamiento* (un objeto se comporta igual en todas partes) y la *interacción* (los atajos y operaciones con el mouse se mantienen).
3. Consistencia en los resultados de las interacciones: misma respuesta ante la misma acción. Los elementos estándar de la interfase deben comportarse siempre de la misma forma (las barras de menús despliegan menús al seleccionarse).
4. Consistencia de la apariencia estética (iconos, fuentes, colores, distribución de pantallas).
5. Fomentar la libre exploración de la interfase, sin miedo a consecuencias negativas.

1.6.3 Análisis y modelización de tareas

Un HMI permite la automatización de tareas que se realizan en forma no computarizada. Antes de su diseño es necesario hacer un análisis de las tareas que el usuario desempeña en su actividad actual, el diseñador de interfases debe conocer y comprender las tareas que realizan los humanos en el entorno a considerar, para luego poder transformarlas en un conjunto parecido de tareas que se implementan en la HMI. Un enfoque alternativo para el análisis de tareas es el *orientado a los objetos*, donde el diseñador observa los objetos físicos utilizados por el futuro usuario y las acciones que se aplican a cada objeto. Una vez que cada tarea o acción se ha definido se puede comenzar con el diseño de la interfase, la misma que puede realizarse siguiendo el siguiente orden:

1. Establecer los objetivos e intenciones de cada tarea.
2. Asignar a cada objetivo/intención una secuencia de acciones específicas.
3. Especificar la secuencia de acciones tal y como se ejecutarán en el nivel de interfase.
4. Indicar el estado del sistema; es decir, qué aspecto tiene la interfase en el momento en que se ejecuta una acción de la secuencia.
5. Definir los mecanismos de control; es decir, los dispositivos y acciones accesibles al usuario para modificar el sistema.
6. Indicar cómo afectan los mecanismos de control al estado del sistema.
7. Indicar cómo interpreta el usuario el estado del sistema a partir de la información suministrada a través de la interfase.

1.6.4 Consideraciones del diseño

Existen diversas guías de diseño sacadas de expertos y comites que complementan a las reglas de oro indicadas anteriormente. A continuación algunas de ellas:

- Demasiada simetría puede hacer las pantallas difíciles de leer.
- Si se ponen objetos sin alinear, hacerlo drásticamente.
- Asimetría = activo, simetría = sereno.
- Elementos de tamaño y color similares se perciben como pertenecientes a un grupo.
- Asumir errores en la entrada del usuario.

- Diseñar para el usuario, no para demostrar los propios conocimientos tecnológicos.
- Unos gráficos espectaculares no salvarán a una mala interfaz.
- No se deben colocar demasiados objetos en la pantalla y los que existen deben estar bien distribuidos.
- Cada elemento visual influye en el usuario no sólo por sí mismo, sino también por su combinación con el resto de elementos presentes en la pantalla.

1.7 VISUALIZACION DE DATOS

Una pantalla de cristal líquido o LCD (acrónimo del inglés *Liquid crystal display*) es una pantalla delgada y plana formada por un número de píxeles en color o monocromos colocados delante de una fuente de luz o reflectora. Pueden ser manipuladas de forma que presenten datos, como letras, números, íconos. En la figura 1.12 se muestra un visualizador de datos.

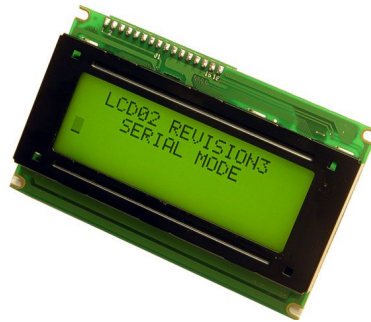


Figura 1.12 Visualizador de datos

Hay dos factores importantes para considerar que los displays de cristal líquido son importantes, su tamaño y su peso. Un LCD básicamente consiste de dos placas de vidrio con material de cristal líquido entre ellas, no es necesario un tubo para mostrar imágenes.

Para mostrar letras, números y gráficos en un display existen los siguientes tres métodos:

- Sistema de segmentos: Las unidades del display están dispuestas para formar el número “8”, para mostrar números y letras.
- Sistema de matriz de puntos (Display de caracteres): Las unidades del display están dispuestas en filas y columnas para formar caracteres.
- Sistema de matriz de puntos (Display gráfico): Las unidades del display están dispuestas en filas y columnas para formar gráficos.

El back light es una técnica utilizada para hacer que sea más fácil leer un LCD. Un display back light es iluminado de forma que contrasta con el fondo, hay tres de tecnología back light para LCD's.

- EL (Electroluminiscent Lamp)
- LED (Light Emitting Diode)
- CCFL (Cold Cathode Fluorescent Lamp)

1.8 SENSORES Y TRANSDUCTORES

Un sensor es un dispositivo que detecta manifestaciones de cualidades o fenómenos físicos o químicos llamadas variables de instrumentación, como la temperatura, la intensidad luminosa, la distancia, la aceleración, la inclinación, el desplazamiento, la presión, la fuerza, la torsión, la humedad, el PH, etc. y convierte estos fenómenos físicos o químicos en un cambio de alguna de las siguientes variables, por ejemplo: resistencia eléctrica (como una RTD), capacidad eléctrica (como un sensor de humedad), tensión eléctrica (como un termopar), corriente eléctrica (como un fototransistor), etc.

Un transductor es un dispositivo capaz de transformar o convertir un determinado tipo de energía de entrada en otra diferente de salida. El nombre del transductor ya indica cuál es la transformación que realiza, aunque no necesariamente la dirección de la misma. Es un dispositivo usado principalmente en la industria, en la medicina, en la agricultura, etc. para

obtener la información de entornos físicos y químicos y conseguir (a partir de esta información) señales o impulsos eléctricos o viceversa.

A continuación se indican algunos tipos de transductores electrónicos:

- Transductor electroacústico.
- Transductor electromagnético.
- Transductor electromecánico.
- Transductor electroquímico.
- Transductor electrostático.
- Transductor fotoeléctrico.
- Transductor magneto resistivo.
- Transductor piezoeléctrico.
- Transductor radio acústico.
- Transductor termoeléctrico.
- Transductor de presión.

La diferencia de un sensor respecto a un transductor, es que el sensor está siempre en contacto con la variable a medir o a controlar. Recordando que la señal que nos entrega el sensor no sólo sirve para medir la variable, sino también para convertirla mediante circuitos electrónicos en una señal estándar (4 a 20 mA, o 1 a 5VDC) para tener una relación lineal con los cambios de la variable censada dentro de un rango (span) para fines de control de dicha variable en un proceso. Puede decirse también que es un dispositivo que aprovecha una de sus propiedades con el fin de adaptar la señal que mide para que la pueda interpretar otro dispositivo. Como por ejemplo, el termómetro de mercurio que aprovecha la propiedad que posee el mercurio de dilatarse o contraerse por la acción de la temperatura. Junto con los sensores electrónicos, uno de los más

importantes debido a sus campos de aplicación están los sensores químicos, estos se han utilizado con éxito en el medio ambiente, la medicina, los procesos industriales, etc.

A continuación se indican algunos tipos y ejemplos de sensores electrónicos:

- Sensores de temperatura: Termopar, Termistor, RTD.
- Sensores de deformación: Galga extensiométrica.
- Sensores de luz: fotodiodo, fotorresistencia, fototransistor.
- Sensores de sonido: micrófono.
- Sensores de contacto: final de carrera.
- Sensores de imagen digital (fotografía): CCD o CMOS.
- Sensores de proximidad: sensor de proximidad, radar.

Por lo general, la señal de salida de estos sensores no es apta para su lectura directa y a veces tampoco para su procesamiento, por lo que se usa un circuito de acondicionamiento, como por ejemplo un puente de Wheatstone y amplificadores que adaptan la señal a los niveles apropiados para el resto de la circuitería.

1.9 PROTOCOLOS DE COMUNICACION

Las redes de comunicaciones industriales deben su origen a la fundación FieldBus (Redes de campo). La fundación FieldBus desarrolló un protocolo de comunicación para la medición y control de procesos donde todos los instrumentos pueden comunicarse en una misma plataforma. Un protocolo es un conjunto de reglas que hacen que la comunicación en una red sea más eficiente, se dice que es: un conjunto de normas o un acuerdo que determina el formato y la transmisión de los datos.

Las comunicaciones entre los instrumentos de proceso y el sistema de control se basan principalmente en señales analógicas (neumáticas de 3 a 15 [psi](#) en las válvulas de control y electrónicas de 4 a 20 mA cc), pero ya existen instrumentos digitales capaces de manejar gran cantidad de datos y guardarlos históricamente, su precisión es diez veces mayor que la de la señal típica de 4-20 mA cc. En vez de transmitir cada variable por un par de hilos, transmiten secuencialmente las variables por medio de un cable de comunicaciones llamado bus.

1.9.1 El protocolo MODBUS

Modbus es un protocolo de comunicaciones situado en el nivel 7 del Modelo OSI, basado en la arquitectura maestro/esclavo o cliente/servidor; diseñado en 1979 por Modicon para su gama de controladores lógicos programables (PLCs). Convertido en un protocolo de comunicaciones estándar de facto en la industria es el que goza de mayor disponibilidad para la conexión de dispositivos electrónicos industriales, las razones por las cuales el uso de Modbus es superior a otros protocolos de comunicaciones son:

1. Es público.
2. Su implementación es fácil y requiere poco desarrollo.
3. Maneja bloques de datos sin suponer restricciones.

Modbus permite el control de una red de dispositivos, por ejemplo un sistema de medida de temperatura y humedad y comunicar los resultados a un ordenador. Modbus también se usa para la conexión de un ordenador de supervisión con una unidad remota (RTU) en sistemas de supervisión adquisición de datos (SCADA). Existen versiones del protocolo Modbus para puerto serie y Ethernet (Modbus/TCP). Existen dos variantes con diferentes representaciones numéricas de los datos y detalles del protocolo ligeramente desiguales. Modbus RTU es una representación binaria compacta de los datos, Modbus ASCII es una representación legible del protocolo pero menos eficiente, ambas implementaciones del protocolo son serie. El formato RTU finaliza la trama con un suma de control de redundancia cíclica (CRC), mientras que el formato ASCII utiliza una suma de control de redundancia longitudinal (LRC). La versión Modbus/TCP es muy semejante al formato RTU pero estableciendo la transmisión mediante paquetes TCP/IP.

Modbus Plus (Modbus+ o MB+) es una versión extendida del protocolo que permanece propietaria de Modicon. Dada la naturaleza de la red precisa un coprocesador dedicado para el control de la misma. Con una velocidad de 1 Mbit/s en un par trenzado sus especificaciones son muy semejantes al estándar EIA/RS-485 aunque no guarda compatibilidad con este. Cada dispositivo de la red Modbus posee una dirección única, cualquier dispositivo puede enviar órdenes Modbus, aunque lo habitual es permitirlo sólo a un dispositivo maestro. Cada comando Modbus contiene la dirección del dispositivo destinatario de la orden, todos los dispositivos reciben la trama pero sólo el destinatario la ejecuta (salvo un modo especial denominado "Broadcast"). Cada uno de los mensajes incluye información redundante que asegura su integridad en la recepción, los comandos básicos Modbus permiten controlar un dispositivo RTU para modificar el valor de alguno de sus registros o bien solicitar el contenido de dichos registros.

Existe gran cantidad de módems que aceptan el protocolo Modbus, algunos están específicamente diseñados para funcionar con este protocolo. Existen implementaciones para conexión por cable, wireless, SMS o GPRS, la mayoría de problemas presentados hacen referencia a la latencia y a la sincronización.

1.9.2 Estándar RS-485

También conocido como EIA-485, lleva el nombre del comité que lo convirtió en estándar en 1983. Es un protocolo de comunicaciones en bus de la capa física del Modelo OSI, está definido como un sistema en bus de transmisión multipunto diferencial, es ideal para transmitir a altas velocidades sobre largas distancias (35 Mbps hasta 10 metros y 100 Kbps en 1.200 metros) y a través de canales ruidosos, ya que reduce los ruidos que aparecen en los voltajes producidos en la línea de transmisión. El medio físico de transmisión es un par entrelazado que admite hasta 32

estaciones en 1 solo hilo, con una longitud máxima de 1.200 metros operando entre 300 y 19200 bps y la comunicación half-duplex (semiduplex). Soporta 32 transmisiones y 32 receptores.

CAPITULO II

ANALISIS Y DISEÑO

El sector industrial del país actualmente se encuentra en un estado de cambios tecnológicos para alcanzar sistemas completos de HMI y SCADA, implementados en diferentes procesos de producción.

La conveniencia de la implementación de esta tecnología se la está haciendo de una manera lenta, pero se está encaminando de a poco, la facilidad de ejecutar este tipo de sistemas.

Los sistemas HMI en computadoras se los conoce también como software HMI o de monitoreo y control de supervisión. Las señales del proceso son conducidas al HMI por medio de dispositivos como tarjetas de entrada/salida en la computadora, PLC's (Controladores lógicos programables), RTU (Unidades remotas de I/O), DRIVE's (Variadores de velocidad de motores) o microcontroladores. Todos estos dispositivos deben tener una comunicación que entienda el HMI.

Las funciones de un HMI se enfocan en:

- a) Monitoreo: Es la habilidad de obtener y mostrar datos de la planta en tiempo real, estos datos se pueden mostrar como números, texto o gráficos que permitan una lectura más fácil de interpretar.
- b) Supervisión: Esta función permite junto con el monitoreo la posibilidad de ajustar las condiciones de trabajo del proceso directamente desde la computadora.
- c) Alarmas: Es la capacidad de reconocer eventos excepcionales dentro del proceso y reportarlos. Las alarmas son reportadas basadas en límites de control preestablecidos.
- d) Control: Es la capacidad de aplicar algoritmos que ajustan los valores del proceso y así mantener estos valores dentro de ciertos límites. Control va más allá del control de supervisión removiendo la necesidad de la interacción humana.
- e) Históricos: Es la capacidad de mostrar y almacenar en archivos datos del proceso a una determinada frecuencia. Este almacenamiento de datos es una poderosa herramienta para la optimización y corrección de procesos.

Dentro de lo que son las tareas de un software de Supervisión y Control están las siguientes:

- a) Permitir una comunicación con dispositivos de campo.
- b) Actualizar una base de datos “dinámica” con las variables del proceso.
- c) Visualizar las variables mediante pantallas con objetos animados (mímicos).
- d) Permitir que el operador pueda enviar señales al proceso, mediante botones, controles ON/OFF, ajustes continuos con el mouse o teclado.
- ε) Supervisar niveles de alarma y alertar/actuar en caso de que las variables excedan los límites normales.
- φ) Almacenar los valores de las variables para análisis estadístico y/o control.
- g) Controlar en forma limitada ciertas variables de proceso.

Las tareas de diseño de los paquetes orientados HMI/SCADA facilitan los siguientes aspectos:

- a) Incorporan protocolos para comunicarse con los dispositivos de campo más conocidos. Drivers, OPC.
- b) Tienen herramientas para crear bases de datos dinámicas.
- c) Permiten crear y animar pantallas en forma sencilla.
- d) Incluyen gran cantidad de librerías de objetos para representar dispositivos de uso en la industria como: motores, tanques, indicadores, interruptores, etc.

2.1 ESPECIFICACION DE REQUISITOS DEL SISTEMA

Por aspectos de mejoramiento tecnológico la empresa Enchapes Decorativos S.A. ha creído conveniente la implementación de una plataforma de monitoreo la misma que permita el mejor desempeño.

Implementación de HMI con fines de monitoreo del estado de los transmisores, lo que implicará una comunicación entre los dispositivos de entrada y salida, diseño, montaje de placas de control, empleo de un microcontrolador, para la adquisición de datos, memoria SD Card y chip reloj para la base de datos y acondicionador para la lectura de señales estándares provenientes del área de Calderos.

Se estimó conveniente para este proyecto de monitoreo la elaboración del documento de especificación de requisitos del sistema, en el que se fija el alcance, las prestaciones y las seguridades; es decir, un acuerdo fijado por la empresa, a través de los jefes de Mantenimiento y los autores del proyecto, lo que permitirá evaluar el progreso y los resultados finales, del trabajo realizado.

Para el efecto, se acordó que el HMI se lleve a cabo en los siguientes términos:

1. Implementación de Acondicionadores: Este proceso es importante porque consiste en cambiar los niveles de corriente provenientes de transmisores del área de Calderos a niveles de voltaje estándares, por medio de amplificadores operacionales.
2. Microcontrolador: Se optó por la plataforma Microchip utilizando el PIC 18F452, el mismo que estará encargado del manejo de señales de entrada estándares así como del envío de información a la base de datos y/o al HMI si ese fuera el caso.
3. Implementación de una base de datos a través de una memoria SD Card y de un reloj en tiempo real Maxim/Dallas DS1307.
4. Diseño de un sistema de visualización de estado de funcionamiento del caldero, un código de alarmas que faciliten el mantenimiento y generación de históricos, lo cual permita la lectura de datos con respecto al tiempo.
5. Conversor RS-232 a RS-485, se optó por la plataforma de Texas Instruments con su controlador de transmisión SN75176A.
6. Generar la documentación técnica necesaria: Respaldo de programas, planos eléctricos, manual operación y mantenimiento del equipo.

2.2 DIAGRAMA DE BLOQUES DEL SISTEMA

Para la realización del proyecto, se ha estimado conveniente plantear la solución del problema representado en el diagrama de bloques de la figura 2.1. Los bloques principales y su función son las siguientes:

B1.- Representa al Microcontrolador que se emplea en el proyecto. Éste se encargará de convertir las señales análogas en señales digitales, parametrizar las señales, acceder a la base de datos y el envío de datos hacia el HMI.

B2.- Es el que permitirá adecuar las señales que provienen de los transmisores (generalmente de 4-20mA, 0-5V, 0-10V), a niveles estándares (generalmente de 0-5V), que requiere el microcontrolador seleccionado.

B3.- Es la base de datos, donde se guarda valores de la/las variable/s que están siendo leídas en ese instante de tiempo por el conversor A/D del microcontrolador, para luego ser transferidas al HMI para su análisis respectivo.

B4.- Corresponde a la Interfase Humano Máquina “HMI”, la misma que permite la lectura de la/las variable/s, generación de eventos de alarmas, históricos y la visualización del proceso (caldero) en operación.

B5.- Conversor es el que se encarga de hacer la conversión de niveles TTL del microcontrolador al tipo de señal diferencial que requiere la comunicación RS-485.

B6.- Representación de la SD Card utilizada para almacenar una determinada cantidad de datos durante un periodo de tiempo.

B7.- Representación del reloj en tiempo real para el control de la hora de almacenamiento de datos.

B8.- Visualización de parámetros requeridos por el microcontrolador.

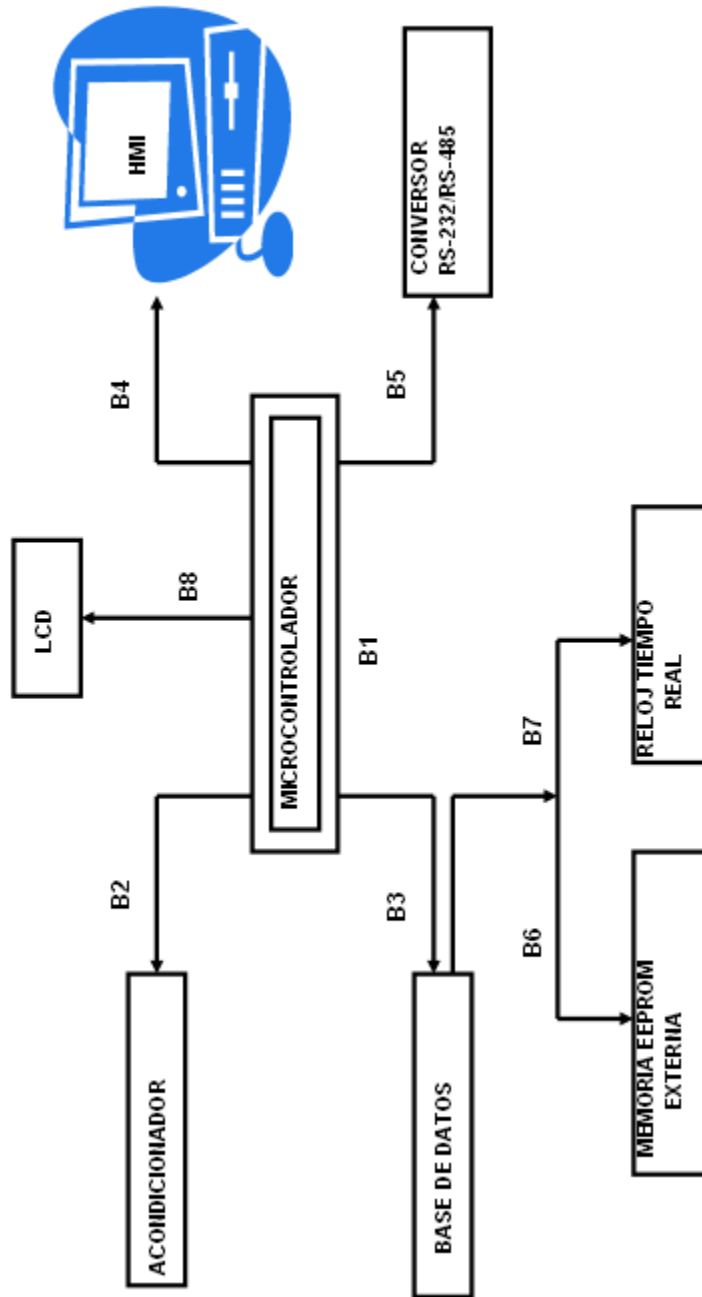


Figura2.1 Diagrama de bloques del sistema

2.3 SELECCION DE COMPONENTES

La selección de componentes es uno de los aspectos importantes para desarrollar un proyecto de una forma fácil y exitosa, en este caso que los componentes han sido seleccionados de acuerdo a sus características técnicas y disponibilidad en el mercado.

2.3.1 Selección del microcontrolador

El programa o algoritmo desarrollado bajo el lenguaje MIKROBASIC, el cual permite el trato de datos provenientes del conversor A/D y la ejecución en pasos, lo que permite una depuración eficiente.

Para la selección de éste dispositivo se tomó en cuenta la capacidad de memoria, pines de entrada/salida disponibles y los recursos adicionales el microcontrolador escogido es el PIC18F452 las cuales posee las siguientes especificaciones:

- a) Memoria de programa extensa.
- b) Dispone de una comunicación mediante protocolo I²C.
- c) Dispone de una comunicación mediante protocolo SPI.
- d) Bajo costo y disponible en el mercado

2.3.2 Selección del reloj en tiempo real

Uno de los aspectos importantes dentro del diseño es el almacenamiento de la hora de inicio, finalización y fecha de los datos de los transmisores ya digitalizados.

El Maxim/Dallas DS1307 es un reloj de tiempo real exacto, el cual automáticamente, mantiene el tiempo y la fecha actual, incluyendo compensación para meses con menos de 31 días y saltos de año. El DS1307 es un dispositivo de 8 pines al que se le conecta un cristal de cuarzo estándar, de bajo costo, a 32.768kHz entre los pines 1 y 2 para proveer tiempo base exacto.

Opcionalmente se le puede conectar al pin3, baterías de respaldo de 3 voltios, asegurando que se mantendrá el tiempo a la fecha aunque esté desconectada la fuente de tensión del circuito principal. El circuito integrado automáticamente detecta que se ha removido la energía en el circuito principal y se conectan las baterías de respaldo cuando es requerido.

El reloj de tiempo real se puede comunicar a través del protocolo I2C; este protocolo de comunicación utiliza una comunicación serial sincrónica por medio de dos líneas una de datos (SDA) y una de reloj (SCL), las mismas que están conectadas físicamente al microcontrolador.

2.3.3 Selección de la Secure Digital Card

La base de datos necesaria para el proyecto necesita de un reloj en tiempo real, el adecuado es el DS1307 y en una Secure Digital Card la misma que trabaja en modo SPI: entrada separada serial y salida serial.

2.3.4 Selección de la pantalla LCD

Se considera una pantalla de cristal líquido LCD de 20 caracteres con 4 líneas, porque tiene la capacidad de mostrar caracteres alfanuméricos permitiendo generar de una manera sencilla la información proveniente del microcontrolador.

Además, sus dimensiones permiten la utilización de un reducido espacio para su instalación final, la numeración es QY-2004A

2.3.5 Selección conversor RS-232 a RS485

Debido a que la sección de calderos se encuentra alejada del departamento de mantenimiento, sitio en el que se instalará el sistema de monitoreo en tiempo real se ha creído conveniente usar un conversor RS-485 dado por el CI SN75176, con el fin de transmitir a largas distancias y con velocidades más altas que RS-232.

Para lograr la comunicación con el ordenador se elabora una interfase del tipo RS-485; para su elaboración, se utilizan dos circuitos integrados con la matrícula SN75176 de Texas Instruments; uno es para la recepción de datos y otro para la transmisión.

Estos dispositivos se encargan de hacer la conversión entre los niveles TTL del microcontrolador y las señales del tipo diferencial que se utilizan el bus RS-485. Vale la pena decir, que en el controlador de transmisión se agregó una línea de habilitación, esto se debe a que todas las salidas de los microcontroladores están conectadas a la línea de recepción del ordenador, así cada uno está siempre deshabilitado para enviar datos y sólo se habilitará en el momento en que deba hacer una transmisión, evitando así conflictos o choques de información en la línea o bus de datos. La figura 2.2 ilustra la descripción de pines del convertor.

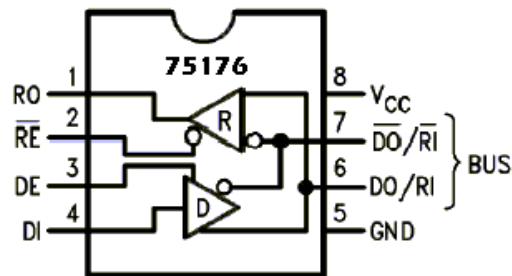


Figura 2.2 Descripción de pines del convertor

A continuación se detallan los pines del SN75176:

- En las terminales VCC y GND se encuentra la alimentación del circuito, que es de +5V.
- La Terminal R0 y DI recibe un nivel lógico TTL sí y sólo sí la línea RE se habilita y como se puede observar es con un '0' lógico.
- Las terminales D0 y _D0 reciben también los nombres de A y B y son sobre estas líneas las que se forma el Bus de Transmisión y Recepción.
- Como se puede observar cada chip consta de un transmisor y un receptor, si las terminales **RE (Pin 2)** y **DE (Pin 3)** se unen entre sí con un solo Bit se puede controlar el flujo de la información.

2.4 DISEÑO DE HARDWARE

Para el diseño del hardware se ha determinado la cantidad de entradas y salidas (E/S) utilizadas en el microcontrolador, se determinó también que las entradas en su mayoría son analógicas, la implementación del hardware queda distribuida como se muestra en la figura 2.3.

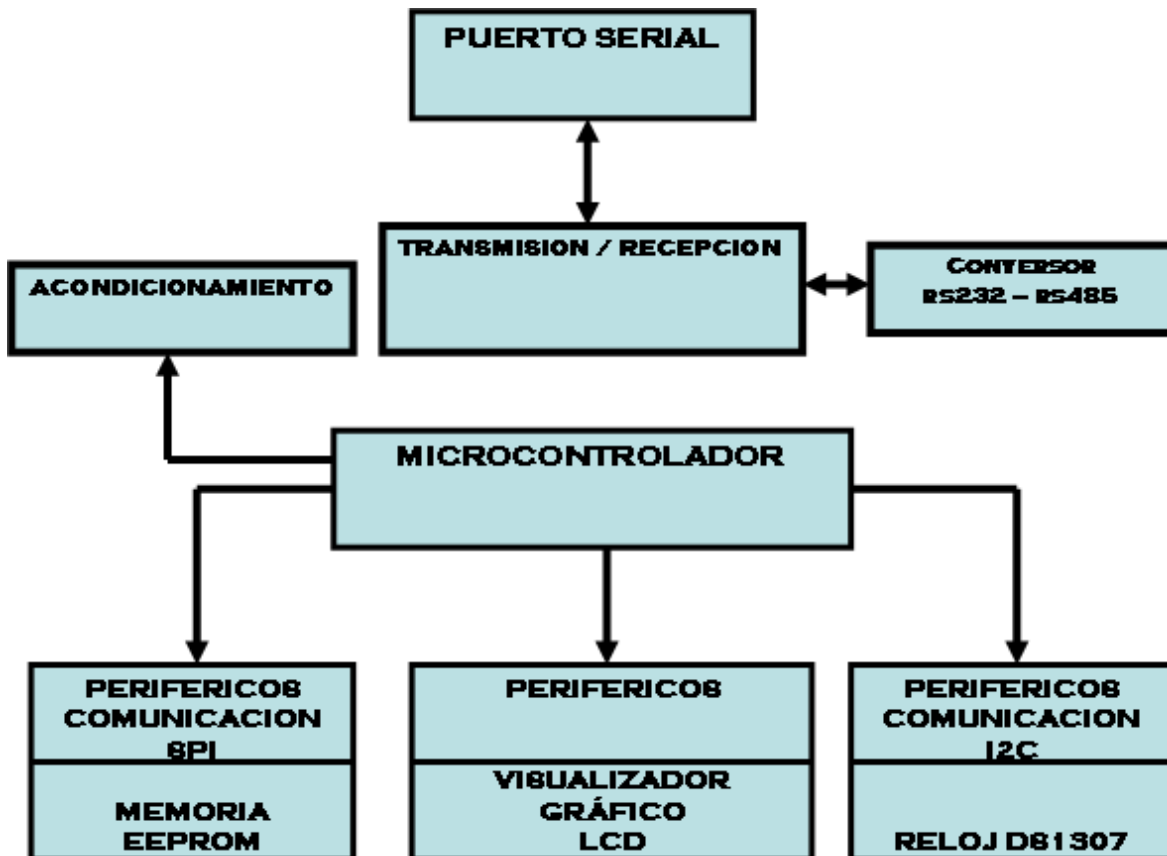


Figura 2.3 Distribución de pines y funciones utilizadas en el microcontrolador

- **Puerto Serial**

Interfase de comunicaciones digitales entre PC y PIC (18F452), transmite datos requeridos por el sistema de adquisición y memoria externa.

- **Transmisión / recepción**

Se utiliza el estándar de comunicaciones propuesto por la Asociación de Industrias Electrónicas (EIA) RS232 utilizando un cable cruzado de transmisión serie con conectores DB9 como lo indica la figura 2.4.

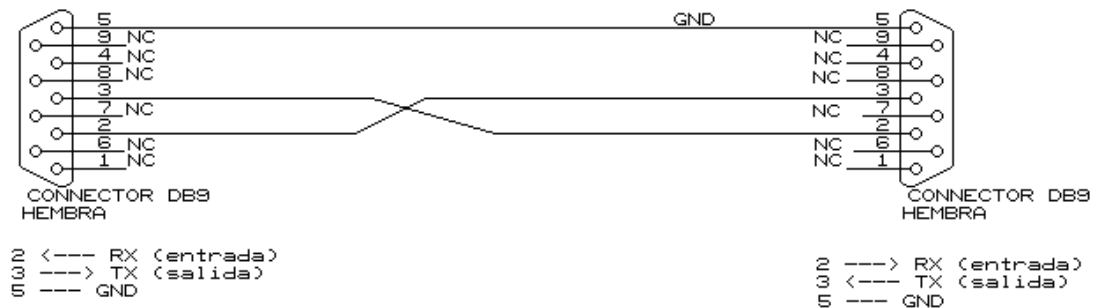


Figura 2.4 Cable Cruzado

- **Microcontrolador**

Las conexiones básicas para que el microcontrolador y funcione correctamente están detalladas en la figura 2.5.

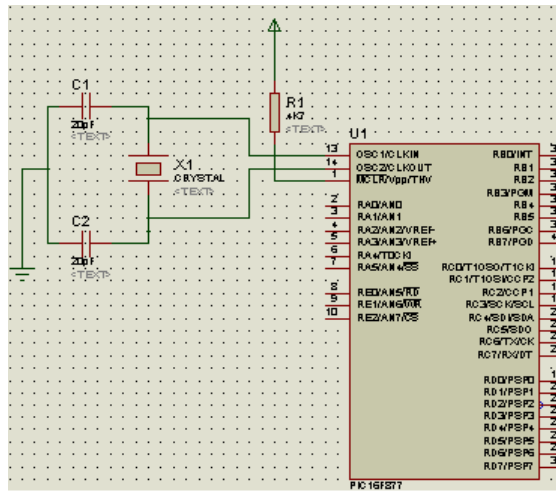


Figura 2.5 Conexión básica del PIC18F452

- **Periféricos de comunicación I2C**

Para la conexión entre el microcontrolador, la memoria EEPROM y el reloj de tiempo real se utilizó la configuración de la figura 2.6, debido a que los pines SDA y SCL son de colector abierto requieren una resistencia de pull-up para conectarse a Vcc, su valor ha sido fijado en 4.7KΩ para la línea de reloj SCL.

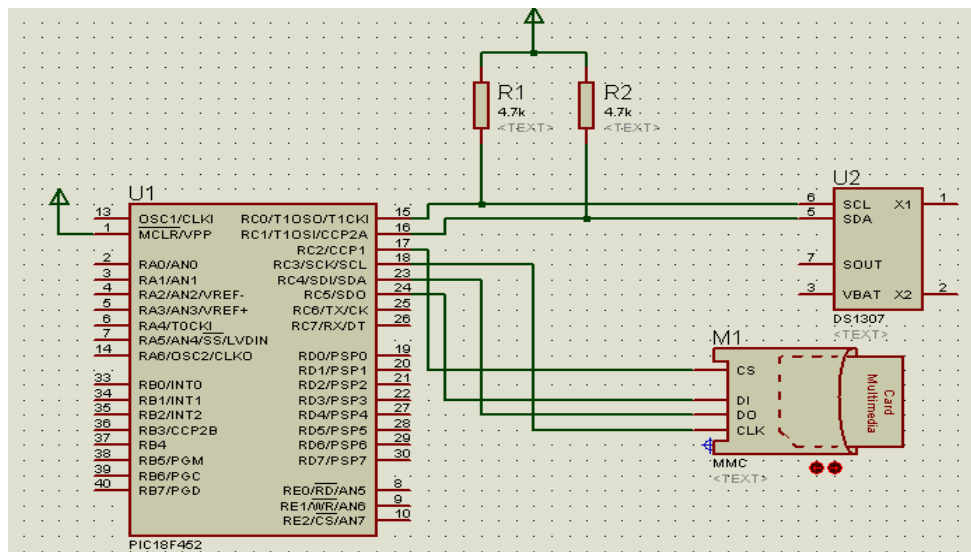


Figura 2.6 Comunicación I2C PIC y reloj de tiempo real

- **Periféricos de visualizador gráfico (LCD)**

Para la visualización de los datos entregados por el PIC se ha optado por el manejo de un LCD, dicha conexión se puede apreciar en la figura 2.7.

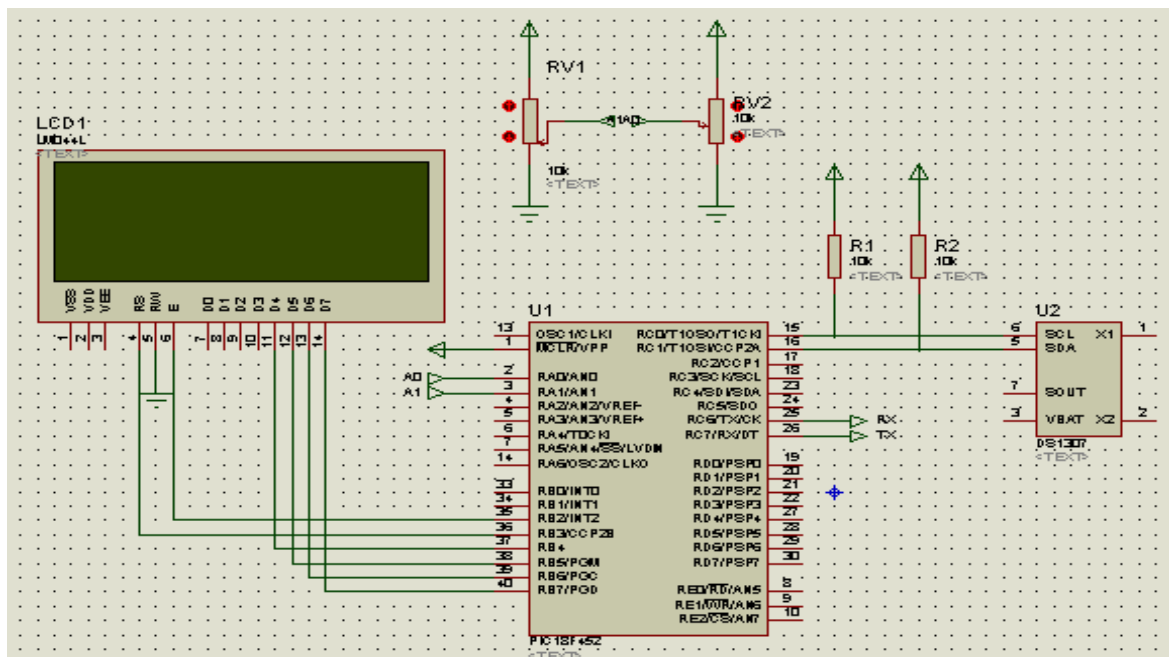


Figura 2.7 Conexión PIC-LCD

- **Acondicionamiento**

Debido a que los transmisores entregan señales de corriente (4-20mA); y/o de voltaje (0-5V; 1-5V), se optó por diseñar una etapa de acondicionamiento la cual se muestra a continuación.

En la figura 2.8 se puede apreciar la conversión de corriente (4-20mA) a voltaje cuyo valor está entre 1-5V.

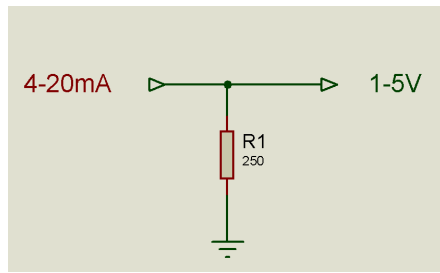


Figura 2.8 Conversión corriente a voltaje

Una vez que se tiene valores de voltaje de 1-5V, se procede a cambiar dichos niveles a valores comprendidos entre 0 – (-5V), esto se logra mediante un circuito inversor de voltaje con amplificadores operacionales TL084, en la figura 2.9 se puede apreciar las resistencias necesarias cuyos valores se calculan a continuación:

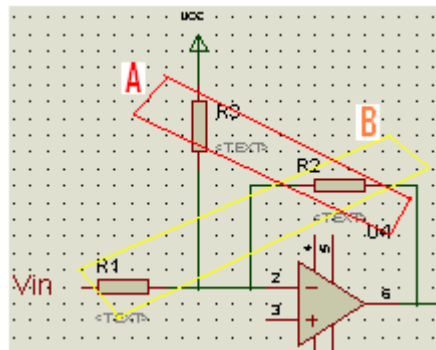


Figura 2.9 Circuito inversor

Donde:

, voltaje de salida del circuito. EC[2.1]

, permite conocer el valor de A. EC[2.2]

, permite conocer el valor de B. EC[2.3]

Se procede a calcular el signo y valor de A, usando la ecuación 2.2:

$A = +1.25$; como A es positivo, se utiliza dos circuitos inversores como se muestra en

la figura 2.10.

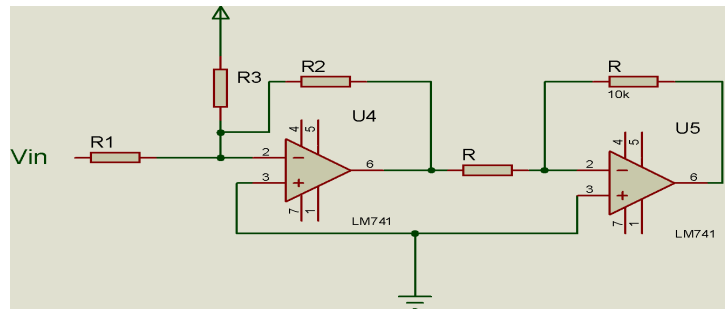


Figura 2.10 Conversor de voltaje (0-5V)

Ahora se procederá al cálculo de las resistencias para el conversor de voltaje.

EC [2.4]

Asumiendo $R_1 = 10K$, y reemplazando el valor de A se obtiene:

$$1.25 (10K) = R_2$$

$$R_2 = 12.5K$$

Reemplazando en la ecuación 2.3, se obtiene el valor de B:

$$B = 0 - 1.25 (1)$$

$$B = -1.25$$

Conocido el valor de B, se procede a la relación de resistencias quedando definida de la siguiente manera:

$$EC[2.5]$$

Despejando R3 y reemplazando por los respectivos valores se obtiene:

$$; R3 = 120K$$

Asumiendo R= 10K, se reemplazan todos los valores calculados en las siguientes ecuaciones de salida de voltaje para inversores:

;

$$EC[2.6]$$

$$Vo1 = 0$$

$$Vo2 = -5V$$

Estos dos valores de voltaje representan los rangos en el primer inversor, para el cambio de signo hacemos el siguiente cálculo en el inversor número 2.

, cálculo del voltaje de salida en inversor

$$EC[2.7]$$

Reemplazando valores en la ecuación 2.4 tenemos:

$$Vo1 = 0V$$

$$Vo2 = 5V$$

Debido a que el microcontrolador maneja señales TTL (0-5V) y no de corriente, los valores que se acaban de calcular son los que interactúan con el convertor A/D.

- **Convertor RS-232 a RS485**

Debido a la necesidad de transmitir a largas distancias o con más altas velocidades que RS-232 se optó por RS-485 para el monitoreo en tiempo real. En la figura 2.11 se puede apreciar el circuito usado para dicha conversión.

Dado que la red está establecida con la norma RS-485 debe existir un circuito que convierta dichas señales al formato RS-232 para que así pueda conectarse en la red. Ésta tarea implica convertir nuevamente las señales de tipo diferencial a niveles TTL mediante los circuitos integrados SN 75176 y a continuación un circuito integrado MAX 232, que invierte los niveles lógicos TTL a rangos de +15V y -15 V, los cuales son los niveles de tensión adecuados para el puerto serial.

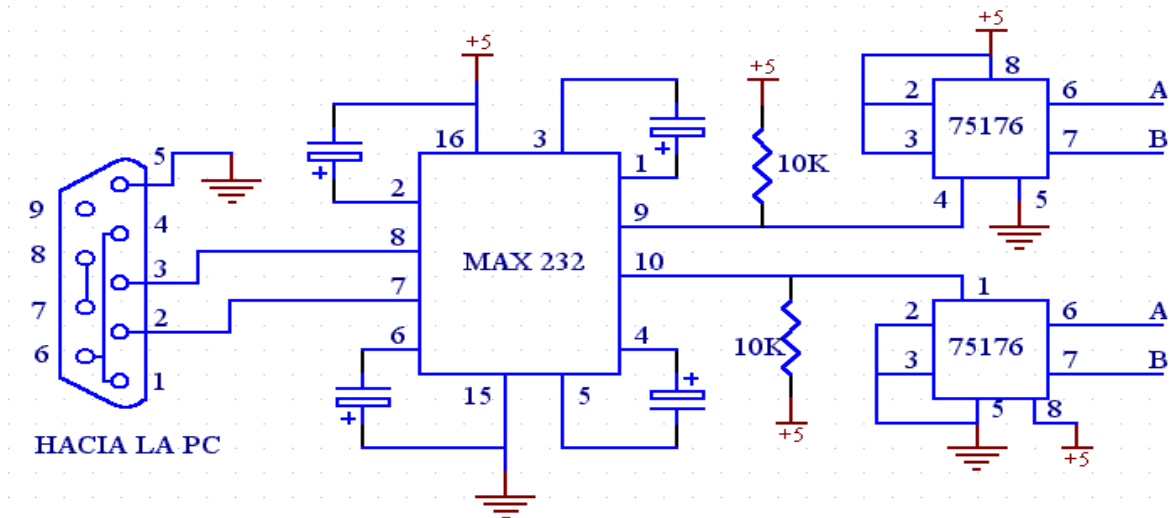


Figura 2.11 Convertor RS232-RS485

2.5 DISEÑO DEL SOFTWARE DE CONTROL

Se desarrolló el software en el microcontrolador en diferentes etapas para una mejor depuración de errores se ha creído conveniente realizar el programa principal detallado en el diagrama siguiente, en

donde se realiza las configuraciones de los puertos, variables, almacenamiento de datos, mensajes de inicialización, configuración de reloj y parámetros del sistema como se muestra en la figura 2.12.



Figura 2.12 Programa principal

En la figura 2.13 se muestra la configuración de reloj en tiempo real.

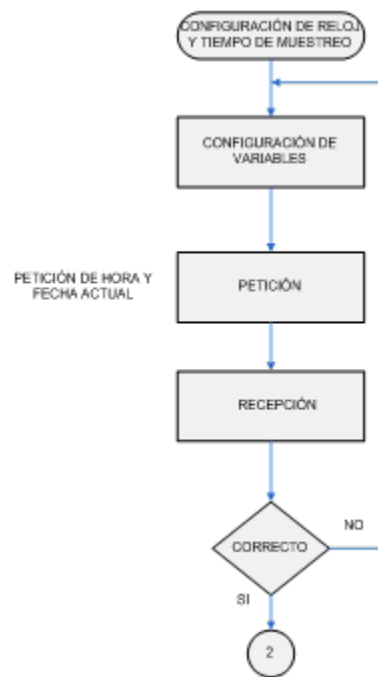


Figura 2.13 Configuración de reloj en tiempo real

En la figura 2.14 se muestra la configuración del tiempo de muestreo.

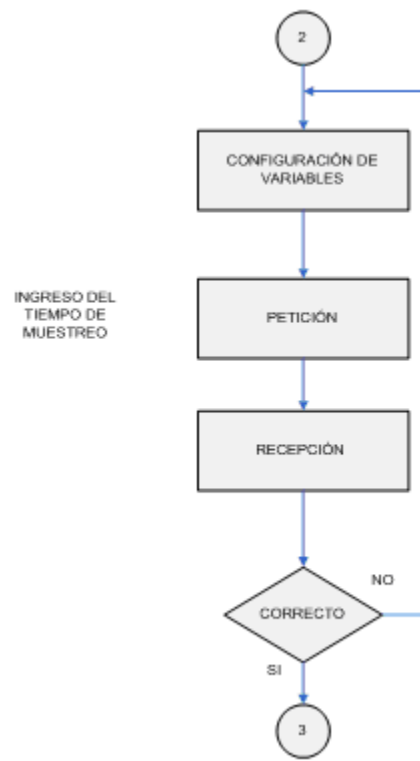


Figura 2.14 Configuración de tiempo de muestreo

En la figura 2.15 se muestra la configuración de valores máximos y mínimos.

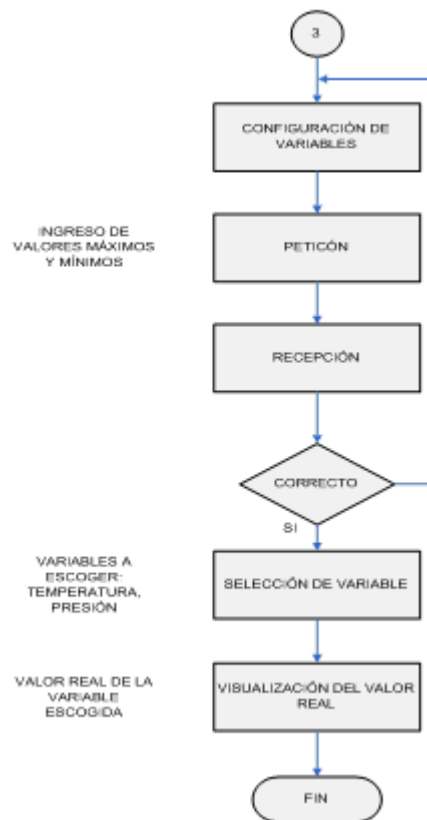


Figura 2.15 Configuración de valores máximos y mínimos

2.6 DISEÑO DE LAS PLACAS DE CONTROL

Se diseñó las diferentes placas de control en el software ARES Professional, el paquete es de manejo fácil y sencillo.

2.6.1 Diseño de la placa principal

En la placa principal se encuentran los elementos más importantes para la base de datos (SD Card, DS1307, Microcontrolador) y para comunicación (MAX 232), en la figura 2.16 se detalla dicho diseño.

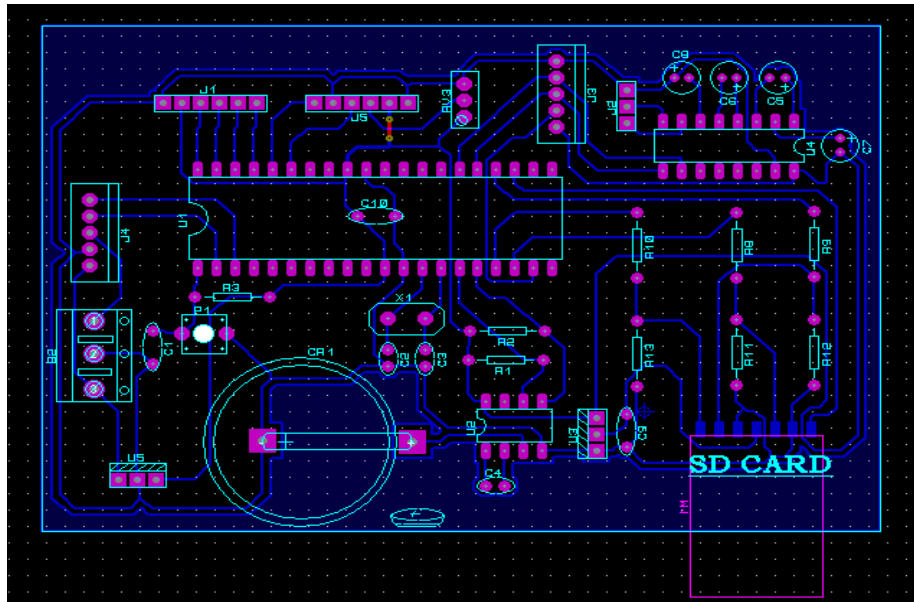


Figura 2.16 Diseño de la placa principal

2.6.2 Diseño de la placa de acondicionamiento de señales

En la figura 2.17 se muestra el diseño de la placa de acondicionamiento de las señales.

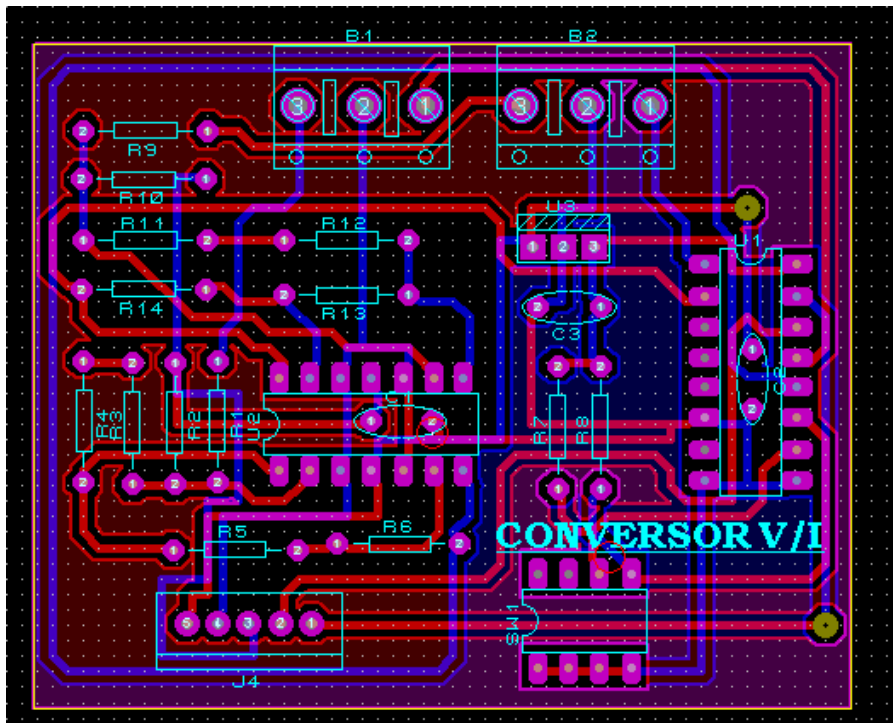


Figura 2.17 Diseño de la placa de acondicionamiento de señales

2.6.3 Diseño de la placa de conversor RS232 a RS485

En la figura 2.18 se muestra el diseño de la placa del conversor RS232 a RS485.

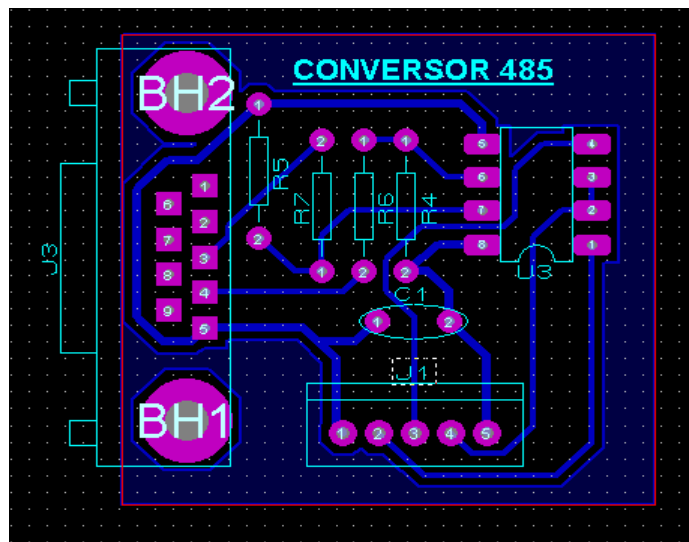


Figura 2.18 Diseño de la placa de conversor RS232 a RS485

2.6.4 Diseño de la placa de conversor RS485 a RS232

En la figura 2.19 se muestra el diseño de la placa del conversor RS232 a RS485.

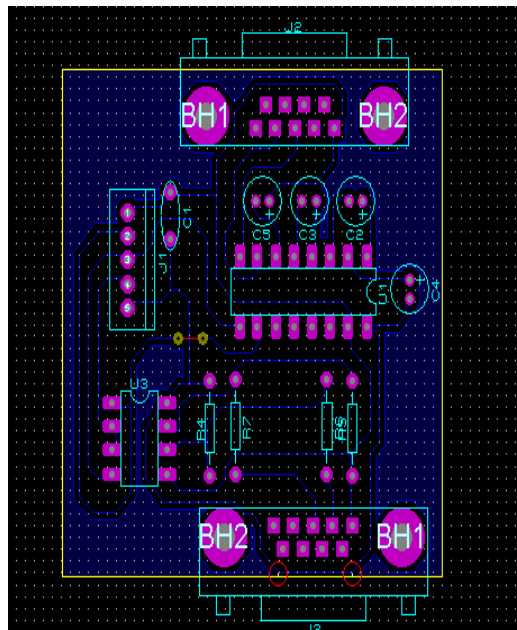


Figura 2.19 Diseño de la placa de conversor RS485 a RS232

2.7 DISEÑO DEL SISTEMA DE MONITOREO

Para el manejo consecuente de los datos enviados desde la PC se ha diseñado una interfase capaz de ser manejada por el operador de una manera sencilla, el diseño del software esta basado en el lenguaje de programación tipo gráfico LabView DSC. Este lenguaje de programación es capaz de elaborar cualquier tipo de algoritmo dependiendo de su aplicación. La estructura del sistema de monitoreo consta de tres etapas, estas son:

- Interfase entre PIC-PC.
- Creación y almacenamiento de datos.

Para un control del puerto serie, la CPU emplea direcciones de puertos ENTRADA/SALIDA en la cual se utiliza el COM1, la inicialización del puerto tanto de entrada como salida es la selección del puerto de comunicación. Este tipo de puertos (COM), son bidireccionales, esta

comunicación permite tanto al microcontrolador como al software de monitoreo recibir datos y a su vez transmitirlos.

Tomando en cuenta que el estándar utilizado en dicha comunicación, se configuró la velocidad del puerto a 9600 baudios (misma velocidad del PIC), adicionalmente la configuración del puerto serial VISA que se encuentra en LabView presenta una configuración adicional que va de acuerdo al entorno del proyecto, a continuación se presenta en la figura 2.20 el comando VISA, con sus parámetros de configuración para la comunicación.

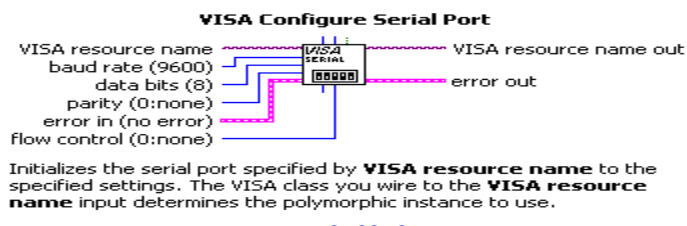


Figura 2.20 Configuración VISA

Una base de datos es un conjunto de información almacenada en memoria auxiliar que permite acceso directo y un conjunto de programas que manipulan dichos datos, datos estructurados y organizados independientemente de su utilización y de su implementación en máquina en tiempo real⁹.

2.8 DISEÑO DE LAS INTERFASES HMI

Uno de los objetivos planteados en este proyecto es implementar un HMI que cumpla con las siguientes funciones:

- Visualización del estado de funcionamiento de los diferentes transmisores.
- Indicación y gestión de alarmas.

Para la implementación del HMI se utilizó la plataforma de LabView DSC, de conformidad con los operadores y el Departamento de Mantenimiento.

2.8.1 Diseño de la pantalla inicial

En la figura 2.21 se puede apreciar la pantalla inicial creada en LabView 8.0, en la cual se presentan varios botones que ayudaran a la operación del HMI.

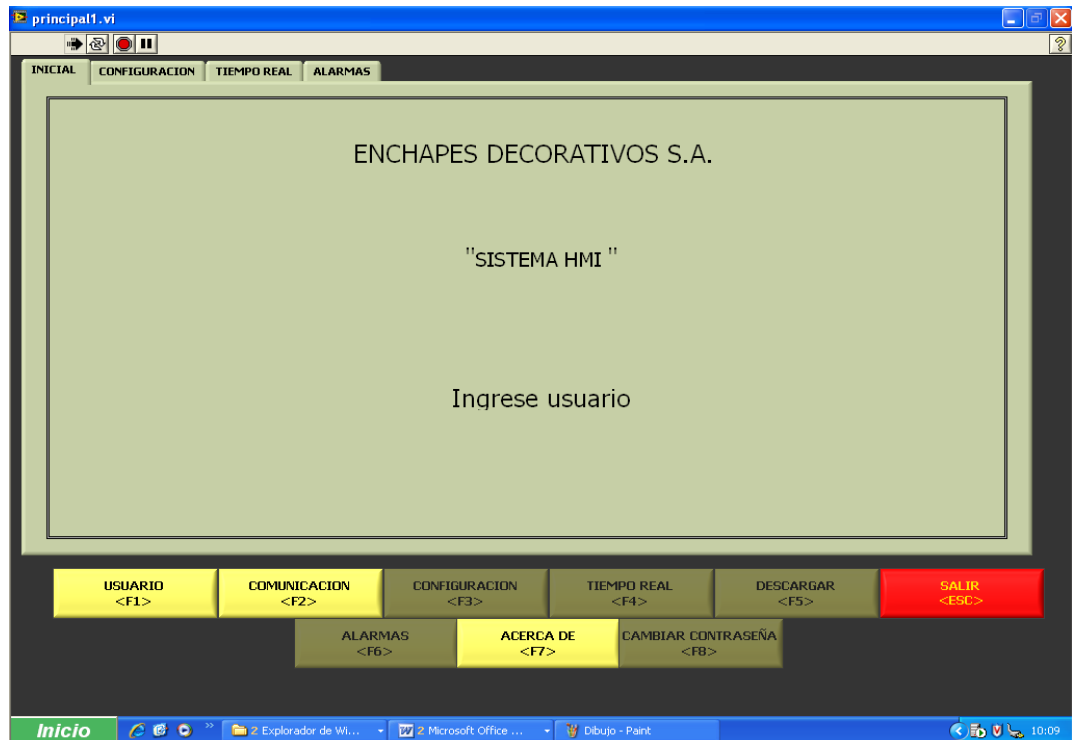


Figura 2.21 Pantalla inicial

2.8.2 Diseño de la pantalla de usuarios

En esta pantalla se puede ingresar dos tipos de usuarios, que son del tipo “Administrador” y “Operador” cada uno con su clave correspondiente como se indica en la figura 2.22 y 2.23 respectivamente.

LOGIN

ADMINISTRADOR

PASSWORD

INGRESAR

CANCELAR

Figura 2.22 Pantalla Administrador

LOGIN

OPERADOR

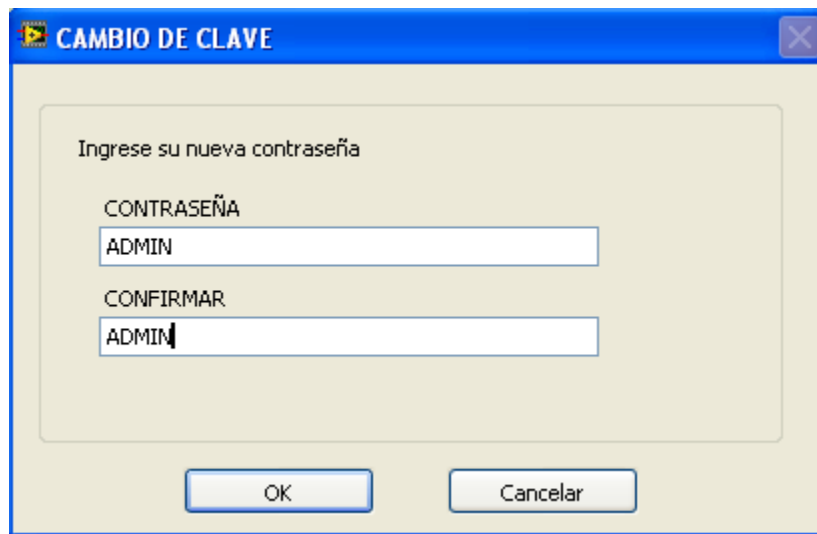
PASSWORD

INGRESAR

CANCELAR

Figura 2.23 Pantalla Operador

Adicionalmente el usuario tiene la capacidad de cambiar su clave como lo indica la figura 2.24.



The image shows a Windows-style dialog box titled "CAMBIO DE CLAVE". The dialog has a blue title bar with a yellow icon on the left and a close button on the right. The main content area is light beige and contains the text "Ingrese su nueva contraseña". Below this text are two text input fields. The first field is labeled "CONTRASEÑA" and contains the text "ADMIN". The second field is labeled "CONFIRMAR" and also contains the text "ADMIN". At the bottom of the dialog are two buttons: "OK" and "Cancelar".

Figura 2.24 Cambio de clave

2.8.3 Diseño de la pantalla configuración de parámetros

En la pantalla de configuración se envía los distintos parámetros requeridos por el PIC 18F452, como son el número de entradas, el puerto de comunicación de la PC, el tiempo de muestreo, valores mínimo y máximo con su respectiva unidad, alarma baja y alta, hora y fecha como se indica en la figura 2.25.

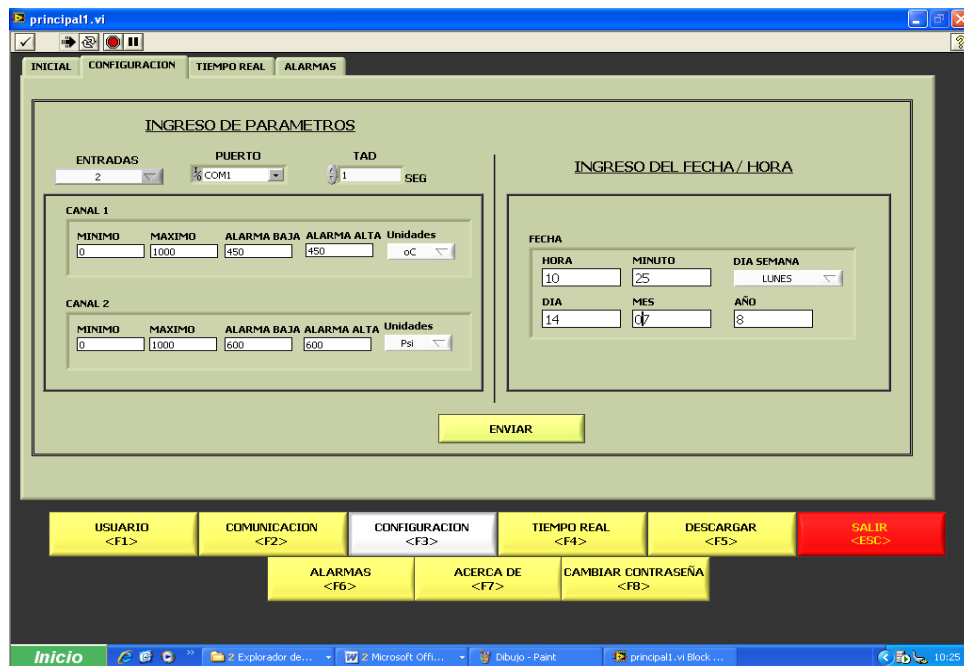


Figura 2.25 Pantalla configuración de parámetros

2.8.4 Diseño de la pantalla de tiempo real

En esta pantalla se procede a monitorear las señales provenientes de los transmisores del Caldero, como se puede apreciar en la figura 2.26.

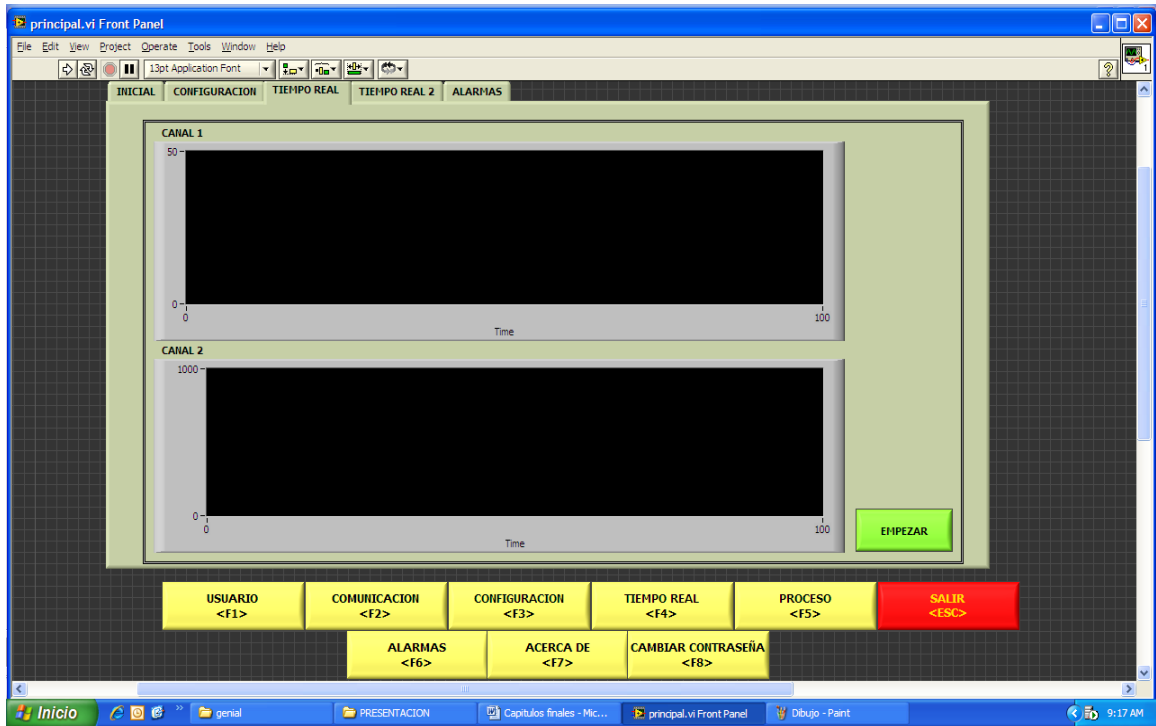


Figura 2.26 Pantalla de tiempo real

2.8.5 Diseño de la pantalla de alarmas

En esta pantalla se muestran las diferentes alarmas que se generan en el proceso permitiendo identificarlas fácilmente y reconocerlas las mismas que se pueden apreciar en la figura 2.27.

CAPITULO III

PRUEBAS EXPERIMENTALES

3.1 DESCRIPCION FISICA DEL SISTEMA

El sistema HMI consiste en una base que es parte del recubrimiento de las placas de control, estas placas están sujetas a espadines que permiten de una manera fácil y sencilla insertarlas de una manera tipo modular permitiéndole al usuario realizar un mantenimiento preventivo si ese fuera el caso.

Entre los parámetros físicos y eléctricos del equipo son:

Fuentes de alimentación:

Fuente de poder de +12 Voltios

Fuente de poder de -12 Voltios

Fuente de poder de +5 Voltios

Sistema de transmisión de información:

Longitud de cable: 150m

Velocidad de transmisor y recepción: 9600 Baudios

Una vez configurado el equipo se puede apreciar en la pantalla varios parámetros que ayudan al usuario a identificar los siguientes datos:

- Fecha y hora actual
- Canales de lectura activos
- Canales de lectura desactivados
- Dato actual de la variable
- Unidades de la variable

En la figura 3.1 se contrasta los parámetros anteriormente detallados.

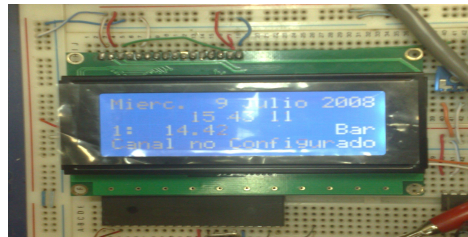


Figura 3.1 Parámetros de visualización y lectura

La base, en donde se ubican las placas de control, es de un material compacto y resistente a las agresiones del medio ambiente por esta razón dichas placas estarán seguras de cualquier agresión física casual o no.

Además, se puede apreciar en la parte externa de dicha caja dos conectores DB9, los mismos que servirán para comunicarse con la PC vía RS232 y vía RS485. Se tiene también una ranura en donde se ubica la memoria EEPROM del tipo SD Card.

Debido a que el módulo está sometido a vibraciones de generadores y provoca que los elementos electrónicos existentes en la tarjeta vibren de la misma manera, esta acción no interrumpe el buen funcionamiento del sistema pero con el paso del tiempo podrían causar daños irreversibles en el equipo, para esto se adaptó dentro de la caja cauchos para disminuir las vibraciones.

3.2 PRUEBAS EXPERIMENTALES

3.2.1 Parámetros de comunicación

Los parámetros sometidos a prueba para la comunicación desde el PIC hacia el software LabView están puestos en cuatro aspectos importantes:

- Velocidad de transmisión
- Confiabilidad de envío y recepción de datos
- Funcionamiento eficiente de la comunicación
- Acondicionamiento de señales

Si uno de los dos dispositivos transmite o recibe a una velocidad distinta los datos son considerados como basura, provocando una incoherencia con los datos almacenados para su presentación final.

Para comprobar el funcionamiento de la comunicación entre la PC-PIC por medio de RS232 se muestra en la tabla 3.1.

Tabla 3.1 Pruebas de transmisión y recepción PC-PIC con RS232

DISTANCIA(m)	VELOCIDAD TX/RX (Baudios)	RECEPCION	NUMERO DE INTENTOS
1	9600	OK	4
5	9600	OK	4
10	9600	OK	4

Para comprobar el funcionamiento de la comunicación entre la PC-PIC para mayores distancias se utilizo el estándar RS485 mostrado en la tabla 3.2.

Tabla 3.2 Pruebas de transmisión y recepción PC-PIC con RS485

DISTANCIA(m)	VELOCIDAD TX/RX (Baudios)	RECEPCION	NUMERO DE INTENTOS
20	9600	OK	4
50	9600	OK	4
100	9600	OK	4
150	9600	OK	4

Para el envío y configuración del módulo se han realizado las siguientes pruebas detalladas en la tabla 3.3.

Tabla 3.3 Pruebas de envío de parámetros

PARAMETROS	VELOCIDAD(Baudios)	RECEPCION
Hora y fecha	9600	OK
Canales de lectura	9600	OK
Valores máximos y mínimos	9600	OK
Unidades	9600	OK

3.2.2 Acondicionamiento de señales

Para comprobar el correcto funcionamiento del acondicionador de señales se procedió a realizar las siguientes pruebas detalladas en la tabla 3.4.

Tabla 3.4 Pruebas acondicionador de señales

CORRIENTE DEL TRANSMISOR (mA)	Voltaje calculado (V)	Voltaje medido (V)
4	0	0
8	2	1.95
12	2.5	2.45
16	4	3.95
20	5	4.97

3.2.3 Validaciones

a) Comunicación PIC-PC

La transmisión de datos cuenta con un control de flujo constante desde el puerto COM de la PC; le permite la verificación de la conexión correcta del cable. En caso de que no estuviera conectado el cable en la pantalla del HMI muestra un mensaje de error y le permite al usuario volver a conectar y poder comprobarlo por medio de un botón denominado COMUNICACIÓN.

b) Introducción de parámetros

El registro del sistema HMI posee dos claves predeterminadas, es decir el ingreso de claves para dotar al usuario de privilegios de configuración.

3.3 ANALISIS TECNICO-ECONOMICO

Desde el punto de vista técnico, una vez realizadas las pruebas correspondientes del proyecto cumple con los objetivos propuestos por el usuario, sin importar el tipo de elementos requeridos para su realización y montaje final, sin embargo es necesario detallar los elementos que se implementaron con sus correspondientes costos dentro del mercado, lo cual se indica en la tabla 3.5.

Tabla 3.5 Detalle de costo de los componentes

ITEM	DESCRIPCION	VALOR(USD)
1	Microcontrolador 18F452	30.00
2	Conversor Sn75176	6.00
3	Chip reloj	12.00
4	MAX 232	10.00
5	Memoria SD Card	20.00
6	Caja para placas de control	60.00
7	LCD	25.00
8	Protoboard	40.00
9	Borneras	10.00
10	Diseño de Placa	200.00

11	Conectores	20.00
12	Programador de microcontroladores	80.00
13	Otros	200.00
14	Materiales de Oficina	300.00
15	Movilización	300.00
16	Uso de Internet	50.00
Total		1263.00

Tomando en cuenta los detalles técnicos de los componentes utilizados en el proyecto se pudo concluir que todos los elementos se encuentran fácilmente en el mercado y a bajo costo, permitiendo así el desarrollo del presente proyecto.

3.4 ALCANCES Y LIMITACIONES

La implementación de equipos adicionales para el HMI estableció los siguientes alcances:

- Menor esfuerzo físico del operador, en la medición de las variables existentes en el área de calderos.
- Ahorro de registradores y mayor orden de trabajo.
- El funcionamiento y modo de operación es óptimo.
- Toma de datos inalterables de cada uno de los transmisores.

Una vez realizadas las pruebas experimentales con el equipo implementado en el área de trabajo se han notado las siguientes limitaciones:

- Se requiere el ingreso de todos los parámetros de configuración de las variables para su almacenamiento correcto.
- Velocidad de transmisión de datos PC-PIC fija de 9600 baudios, no configurable.
- Almacenamiento de datos limitado por una memoria de 1G, dependiendo del tiempo de muestreo seleccionado por el operador.

CAPITULO IV

CONCLUSIONES Y RECOMENDACIONES

Al término del proyecto y de acuerdo a todas las investigaciones realizadas se expone a continuación las conclusiones y recomendaciones obtenidas esperando que sean un aporte para proyectos futuros similares.

4.1 CONCLUSIONES

- Se logró el cumplimiento del objetivo general del proyecto “Diseño e implementación de un sistema HMI para la sección de calderos y generación eléctrica de la Empresa Enchapes Decorativos S.A.”
- El adecuado funcionamiento de los dispositivos que necesitan comunicación I2C y SPI conectados al PIC como es el caso del reloj en tiempo real y la memoria EEPROM SD Card respectivamente depende de la correcta configuración de la palabra de control.
- El protocolo de comunicación I2C requiere una estructura de bus serie, lo que permite la utilización de poco cableado.

- Para la comunicación tipo serie es indispensable la utilización del circuito integrado MAX 232 para obtener niveles de voltaje RS232 a TTL y viceversa.
- El protocolo de comunicaciones SPI consume menos energía que I2C debido a que posee menos circuitos, además no está limitado a la transferencia de bloques de 8 bits.
- Se implementó un HMI para el envío de datos requeridos por el microcontrolador de una manera fácil y sencilla para el operador.
- El circuito integrado SN75176, permite la conversión de niveles de voltaje RS232 a niveles de voltaje RS485, permitiendo así tener mayor distancia de monitoreo.
- El acondicionamiento de las señales permite el cambio de niveles de voltaje permitiéndole al convertor A/D del microcontrolador trabajar fácilmente con ellas.
- Para el envío de datos PC-PIC y PIC-PC se ha utilizado un protocolo tipo propietario con la finalidad de que no exista errores en la transmisión de datos.
- Para que la PC pueda encontrar el módulo de almacenamiento, el usuario a través de un botón envía un dato hacia el microcontrolador y éste a su vez devuelve dicho dato permitiéndole así saber si están o no enlazados.
- Se logró un control de errores al momento de desconectar el cable que conecta a la PC, ayudando de ésta manera al usuario a verificar las conexiones y depurar posibles errores.
- El diseño de las pantallas de la aplicación HMI deben contener la información necesaria y no abundante de manera que sean amigables para el usuario final.
- Todos los componentes de la plataforma de control utilizada están disponibles en el mercado nacional a través de la cadena de distribuidores autorizados.

4.2 RECOMENDACIONES

- Para el desarrollo de un HMI se recomienda seguir el proceso de análisis y diseño, detallado en el capítulo II, apoyado en normas y directivas internacionales existentes para cada caso.
- Antes de empezar con el diseño general es preciso conocer a través de los manuales y especificaciones técnicas los requisitos que deberán cumplir los dispositivos a utilizar en el sistema.
- En el proceso de selección y dimensionamiento del microcontrolador se recomienda primeramente determinar el número y el tipo de entradas/salidas, luego seleccionar la

CPU de acuerdo a la capacidad de memoria y finalmente los tipos de comunicación que puede soportar dicho microcontrolador.

- En las acciones de almacenamiento de datos se recomienda no sacar la memoria EEPROM SD Card hasta que la información no haya sido descargada previamente.
- Para las acciones de mantenimiento preventivo es necesario que la alimentación sea desconectada con la finalidad de evitar acciones y condiciones inseguras.
- Se recomienda que para el envío de parámetros será necesario realizar las pruebas correspondientes para verificar la correcta conexión con el módulo.
- En el caso que las entradas al módulo sean voltaje y/o corriente se debe seleccionarlas previamente a través de un DIP-Switch según corresponda.
- Debido al proceso de cambio tecnológico que vive nuestro país en el sector industrial y a los resultados obtenidos en este proyecto, se recomienda realizar trabajos de esta índole que además permiten adquirir nuevos conocimientos y dar soluciones efectivas para el mejoramiento de la producción y productividad en el país.

BIBLIOGRAFIA

1. COUGHLIN, Robert F, “Amplificadores operacionales y circuitos integrados lineales”, Quinta Edición Prentice - Hall, México, 1999.
2. GRAF, Rudolf F, “Circuitos Amplificadores”, Paraninfo, Madrid, 1999.
3. ANGULO Usategui, Jose Maria, “Microcontroladores PIC: Diseño Práctico de Aplicaciones”, Primera Edición Mc Graw-Hill, 1997.
4. VALDES, Fernando E, “Microcontroladores: Fundamentos y Aplicaciones con PIC”, Alfaomega / Marcombo, México, 2007.
5. PALACIOS Munisio, Enrique, “Microcontrolador PIC 16F84: Desarrollo de Proyectos”, Segunda Edición Alfaomega, México, 2006.
6. RAMOS, Guillermo, “Curso Práctico de Electrónica Industrial y Automatización”, Cedit S.A., Pereira-Colombia, 2002.
7. CORRALES, Santiago, “Electrónica Práctica con Microcontroladores PIC: Programación en Lenguaje Basic”, Rispergraf, Quito – Ecuador.
8. BARRIONUEVO, Luis, “Diseño e Implementación de una Red I2C para Instrumentación Industrial”, Tesis de la Carrera de Ingeniería en Electrónica e Instrumentación, 2005.

9. ORTIZ, Marco, “Control y Monitoreo mediante LABVIEW de un Sistema Neumático de Producción”, Tesis de la Carrera de Ingeniería en Electrónica e Instrumentación, 2005.
10. ACOSTA, Julio, ‘Diseño e Implementación del Sistema SCADA para el Laboratorio de Control de Procesos e Instrumentación de la ESPE sede Latacunga’, Tesis de la Carrera de Ingeniería en Electrónica e Instrumentación, 2005.
11. AVILA, Galo, ‘Diseño e Implementación de un Sistema HMI para el Simulador de Controles de Vuelo del Avión KFIR – CE ubicado en el bloque 42 del Instituto Tecnológico Superior Aeronáutico de la Fuerza Área Ecuatoriana’, Tesis de la Carrera de Ingeniería en Electrónica e Instrumentación, 2005.

ENLACES

12. www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=1335&dDocName=en010296.
13. www.picbook.com/.
14. www.depeca.uah.es/alcabot/seminario2006/Trabajos/JoseManuelMurciaBarba.pdf.
15. www.euskalnet.net/shizuka/rs232.htm.
16. www.comunidadelectronicos.com/articulos/i2c.htm.
17. www.esacademy.com/faq/i2c/.
18. www.geocities.com/micros_uan/cap47.html.
19. www.todopic.com.ar/foros/index.php?topic=21205.0.

20. www.gae.unican.es/~pesquerl/texpI/guiones04/adquidata.pdf.

21. www.uniamazonia.edu.co/portal/perdiz/Textos/LABVIEW%20EN%20CLASE.ppt.

ANEXOS

ANEXO A

GLOSARIO DE TERMINOS

A

Aislamiento eléctrico. - Se produce cuando se cubre un elemento de una instalación eléctrica con un material que no es conductor de la electricidad, es decir, que resiste el paso de la corriente a través del elemento que recubre y lo mantiene en su trayectoria a lo largo del conductor.

ASCII.- El código ASCII (acrónimo inglés de American Standard Code for Information Interchange, código Estadounidense Estándar para el Intercambio de Información), pronunciado generalmente [áski], es un código de caracteres basado en el alfabeto latino tal como se usa en inglés moderno y en otras lenguas occidentales.

Alfanumérico.- Conjunto de letras, números y otros símbolos, como signos de puntuación o símbolos matemáticos. Hace referencia a los caracteres del teclado y al conjunto de caracteres disponibles para las diferentes operaciones de transferencia de datos del ordenador.

Archivo.- Se suele usar como sinónimo de fichero. En el mundo de los compresores, es frecuente hacer una diferenciación, diciendo que varios ficheros originales se comprimen y se empaquetan en un archivo comprimido.

Alarma.- es una señal por medio del cual se informa a la comunidad para que sigan instrucciones.

Acondicionador.- Amplificación de señales débiles.

B

Bomba.- Es una máquina hidráulica generadora que transforma la energía (generalmente energía mecánica) con la que es accionada en energía hidráulica del fluido incompresible que mueve.

Baudios.- Bits por segundo que en teoría es capaz de transmitir/recibir un módem o una conexión serie entre dos equipos, o entre un equipo y un dispositivo externo.

BIOS.- Sistema de entrada/salida básica (Basic Input Output System). Suele tratarse de uno o varios chips de memoria ROM (habitualmente EPROMs) que contienen las rutinas básicas de entrada y salida, los primeros pasos que debe dar un ordenador al encenderse, la configuración básica del sistema, etc.

BIT.- Es la unidad mínima de información que puede almacenar y manejar un ordenador, equivalente a un 0 o un 1.

Byte.- Es la unidad básica de información. En la práctica, se puede considerar que un byte es la cantidad de espacio necesaria para almacenar una letra. Tiene múltiplos como el Kilobyte, Megabyte, Gigabyte y Terabyte. Internamente, corresponde a 8 bits

Bus.- es una palabra inglesa que significa "transporte". En arquitectura de computadores, un bus puede conectar lógicamente varios periféricos sobre el mismo conjunto de cables. Aplicada a la informática, se relaciona con la idea de las transferencias internas de datos que se dan en un sistema computacional en funcionamiento.

C

Caldero.- Son instalaciones industriales que aplicando el calor de un combustible sólido, líquido o gaseoso, vaporizan el agua para aplicaciones en la industria.

Caudal.- Es la cantidad de fluido que pasa por determinado elemento en la unidad de tiempo.

Combustión.- Es una reacción química en la que un elemento combustible se combina con otro comburente (generalmente oxígeno en forma de O₂ gaseoso), desprendiendo calor y produciendo un óxido.

Conmutación.- En los circuitos es aquella en la que los equipos de conmutación deben establecer un camino físico entre los medios de comunicación previa a la conexión entre los usuarios. Este camino permanece activo durante la comunicación entre los usuarios.

Contador.- Es un circuito secuencial construido a partir de biestables y puertas lógicas capaz de realizar el cómputo de los impulsos que recibe en la entrada destinada a tal efecto, almacenar datos o actuar como divisor de frecuencia.

Convertor Análogo-Digital.- Es un dispositivo electrónico capaz de convertir un voltaje determinado en un valor binario, en otras palabras, este se encarga de transformar señales análogas a digitales.

Comunicación.- Mensaje que pasa por un largo y complejo proceso de transformaciones e interpretaciones desde que ocurre hasta que llega a los receptores.

Consistencia.- Una propiedad material relacionada con la rigidez de los cuerpos (física, ingeniería, mecánica de medios continuos).

COM.- Nombre que reciben bajo DOS los puertos serie (para conectar módem o ratón, por ejemplo). Lo habitual es que un ordenador tenga dos puertos de este tipo, que se designarían COM1 y COM2.

Compilador.- Aplicación informática que se usa para crear programas en un cierto lenguaje de programación. Convierte los programas creados en un lenguaje de programación al lenguaje interno del ordenador (código máquina). En los compiladores, todo el programa original (fuente) se convierte a código máquina en bloque, y el programa resultante (programa ejecutable) se puede en otro ordenador usar sin necesidad de recurrir otra vez al compilador. En los intérpretes, el programa fuente se convierte a código máquina, línea por línea, justo en el momento en que se pone a funcionar; no se crea ningún ejecutable, y por eso es necesario distribuir el programa fuente pero también el intérprete que es capaz de entenderlo.

D

Datos.- Es una representación simbólica (numérica, alfabética, etc.), atributo o característica de una entidad. El dato no tiene valor semántico (sentido) en sí mismo, pero convenientemente tratado (procesado) se puede utilizar en la realización de cálculos o toma de decisiones.

Display.- a un dispositivo de ciertos aparatos electrónicos que permite mostrar información al usuario, creado a partir de la aparición de calculadoras, cajas registradoras e instrumentos de medida electrónicos tensión.

E

Energía.- Capacidad de un sistema físico para realizar trabajo.

Estándar.- Es una especificación que regula la realización de ciertos procesos o la fabricación de componentes para garantizar la interoperabilidad.

Electroacústico.- Rama de la electrónica que estudia la producción y reproducción de ondas sonoras mediante procedimientos eléctricos, como Participio ej: Los micrófonos, altavoces, discos, Etcétera.

Electromagnético.- Pertenece o relativo al electromagnetismo, a la combinación de campos eléctricos y magnéticos.

Electromecánico.- En ingeniería, la electromecánica combina las ciencias del electromagnetismo de la ingeniería eléctrica y la ciencia de la mecánica

Electroquímico.- Son aquellos procesos en los cuales se producen reacciones químicas a partir del paso de la corriente eléctrica o en los que la reacción química engendra potenciales eléctricos de producir corriente capaz de generar trabajo.

Electrostático.- en el que la transducción sigue un doble procedimiento: eléctrico-mecánico-acústico. En la primera etapa convierte las ondas eléctricas en energía mecánica, y en la segunda convierte la energía mecánica en energía acústica.

EEPROM.- Memoria ROM borrable y programable eléctricamente (Electrically Erasable Programmable ROM).

Ejecutable.- Un programa que se puede "ejecutar" o usar "por sí solo", sin que haga falta tener una cierta aplicación informática desde la que manejarlo (para más detalles, ver Compilador).

Ejecutar.- En informática, la palabra "ejecutar" (en inglés RUN) equivale a poner un programa en funcionamiento.

Ensamblador.- Lenguaje de programación bajo nivel, muy cercano al código máquina. Su sintaxis depende por completo del tipo de ordenador que se esté usando.

F

Flujo.- Se transporta por tuberías durante su producción, proceso, transporte o utilización.

Frecuencia.- Es una medida para indicar el número de repeticiones de cualquier fenómeno o suceso periódico en la unidad de tiempo. Para calcular la frecuencia de un evento, se contabilizan un número de ocurrencias de este teniendo en cuenta un intervalo temporal, luego estas repeticiones se dividen por el tiempo transcurrido.

Fotoeléctrico.- Se dice de todos los fenómenos de la fotoelectricidad.

H

Hardware.- Se refiere a todos los componentes físicos (que se pueden tocar), en el caso de una computadora personal serían los discos, unidades de disco, monitor, teclado, la placa base, el microprocesador, etc.

HMI.- por sus siglas en idioma inglés, (Human Machine Interface) que se usa para referirse a la interacción entre humanos y máquinas, La interfaz de usuario es la forma en que los usuarios pueden comunicarse con una computadora, y comprende todos los puntos de contacto entre el usuario y el equipo SCADA.

I

Interacción.- Se refiere a una acción recíproca entre dos o más objetos con una o más propiedades homólogas.

Industria.- Conjunto de operaciones materiales ejecutadas para la obtención, transformación o transporte de uno o varios productos naturales.

Interfaz.- Es el puerto (circuito físico) a través del que se envían o reciben señales desde un sistema o subsistemas hacia otros.

Interrupción.- Cuando un procesador está esperando recibir información de un cierto dispositivo externo, tiene dos formas básicas de hacerlo: mirando continuamente si hay información disponible (modo de espera o modo "polling"), o dejando la posibilidad de que sea el dispositivo el que avise cuando la tenga preparada (modo interrupción). Suele haber varios (pocos) canales de interrupción, así como distintos niveles de prioridades

I²C.- es un bus de comunicaciones serie. Su nombre viene de Inter-Integrated Circuit (Circuitos Inter-Integrados). La versión 1.0 data del año 1992 y la versión 2.1 del año 2000, su diseñador es Philips. La velocidad es de 100Kbits por segundo en el modo estándar, aunque también permite velocidades de 3.4 Mbit/s. Es un bus muy usado en la industria, principalmente para comunicar microcontroladores y sus periféricos en sistemas empotrados (Embedded Systems) y generalizando más para comunicar circuitos integrados entre si que normalmente residen en un mismo circuito impreso.

L

LCD.- Pantalla de cristal líquido (Liquid Crystal Display).

M

Maquina.- Es un conjunto de piezas o elementos móviles y no móviles, que por efecto de sus enlaces son capaces de transformar la energía.

Mampostería.- Se denomina al sistema tradicional que consiste en la construcción de muros, para diversos fines, mediante la colocación manual de elementos que pueden ser ladrillos.

Multiplexado.- Es la combinación de dos o más canales de información en un solo medio de transmisión.

Motor.- es una máquina capaz de transformar la energía almacenada en combustibles, baterías u otras fuentes, en energía mecánica capaz de realizar un trabajo.

Microcontrolador.- Es un circuito integrado o chip que incluye en su interior las tres unidades funcionales de una computadora: CPU, Memoria y Unidades de E/S, es decir, se trata de un computador completo.

Memoria.- También llamada memoria de computadora, se refiere a componentes de una computadora, dispositivos y medios de grabación que retienen datos informáticos durante algún intervalo de tiempo.

Mecanismo.- A un conjunto de elementos rígidos, móviles unos respecto de otros, unidos entre sí mediante diferentes tipos de uniones, llamadas pares cinemáticos (pernos, uniones de contacto, pasadores, etc.), cuyo propósito es la transmisión de movimientos y fuerzas.

Módem.- Aparato que permite a un ordenador enviar y recibir información por teléfono (MODulador-DEMODulador).

Multitarea.- Es cuando un ordenador es capaz de realizar más de una tarea a la vez. Puede ser en paralelo (si tiene más de un procesador) o concurrente (si sólo tiene uno).

N

Nivel.- Esta medida sirve para determinar el contenido de los tanques para accionar dispositivos de alarma y seguridad en los recipientes

O

OPC.- (OLE for Process Control) es un estándar de comunicación en el campo del control y supervisión de procesos. Este estándar permite que diferentes fuentes de datos envíen datos a un mismo servidor OPC, al que a su vez podrán conectarse diferentes programas compatibles con dicho estándar.

OSI.- Modelo para la interconexión de sistemas abiertos (Open Systems Interconnection). Es un modelo teórico de conexión de sistemas, estructurado en 7 capas (física, enlace, red, transporte, sesión, presentación y aplicación).

Ordenador.- Es una máquina electrónica que recibe y procesa datos para convertirlos en información útil.

P

Presión.- Fuerza por unidad de superficie que ejerce un líquido o un gas perpendicularmente a dicha superficie. La presión suele medirse en atmósferas (atm).

Potencia.- Es el resultado de la multiplicación de la diferencia de potencial en los extremos de una carga y la corriente que circula por ésta.

Procesador.- Se refiere a lo que en los grandes ordenadores de antaño se conocía como Unidad Central de Proceso.

Protocolo.- Conjunto de estándares que controlan la secuencia de mensajes que ocurren durante una comunicación entre entidades que forman una red.

Piezoeléctrico.- La piezoelectricidad (del griego pecho, "estrujar o apretar") es un fenómeno presentado por determinados cristales que al ser sometidos a tensiones mecánicas adquieren una polarización eléctrica en su masa, apareciendo una diferencia de potencial y cargas eléctricas en su superficie.

Password.- Clave de acceso o contraseña necesario para acceder a un determinado sistema.

Procesador.- el "cerebro" del ordenador. Su velocidad de trabajo se mide en Megahertzios (MHz) y su capacidad de proceso por el número de bits que es capaz de manejar a la vez (por ejemplo: 32 bits, o 64 bits).

PROM. - Memoria ROM programable (Programmable ROM).

PLC.- Los CLP o PLC (Programmable Logic Controller en sus siglas en inglés) son dispositivos electrónicos muy usados en Automatización Industrial.

R

Remachado.- Es un tipo de accesorio para unir dos piezas, que es la misma función que tiene el tornillo.

Rango.- se define como la diferencia entre el dato mayor menos el dato menor de un conjunto de datos.

Ranuras.- Son básicamente los conectores que unen físicamente las líneas eléctricas entre los componentes y los dispositivos.

RAM.- Memoria de acceso directo (Random Access Memory). Normalmente se usa este nombre para referirse a memorias en las que se puede leer y también escribir (RWM). En los últimos PC es habitual que se use Fast Page Ram (386 y anteriores), EDO Ram (486 y Pentium) y SDRAM (últimos Pentium, Pentium MMX y superiores).

RISC.- Un tipo de procesadores que reconoce un conjunto pequeño de órdenes, pero que es capaz de responder a esas órdenes a una gran velocidad.

ROM.- Memoria sólo de lectura (Read Only Memory).

RS232.- Es una conexión serie normalizada, muy frecuente en ordenadores personales. Hay dos conectores normalizados, de 9 pins (DB9) y de 25 pins (DB25).

S

Sensor.- Es un dispositivo capaz de transformar magnitudes físicas o químicas, llamadas variables de instrumentación, en magnitudes eléctricas.

Señal Analógica.- Cuya magnitud se representa mediante variables continuas.

Sincronización.- Se utiliza para regresar a un estado anterior conocido en caso de error durante la sesión. Aunque parezca innecesario (la capa de transporte sólo recupera errores de comunicación) ocurren muchos errores a nivel de sesiones entre usuarios (capas superiores).

Software.- Se refiere al equipamiento lógico o soporte lógico de un computador digital, comprende el conjunto de los componentes lógicos necesarios para hacer posible la realización de una tarea específica.

Serie.- En una conexión serie, los bits de información se mandan uno tras otro. Esto hace que la comunicación sea más lenta que en la transmisión paralelo.

Sistema operativo.- Es una capa intermedia entre el ordenador y el usuario. Se podría considerar como un programa (normalmente de gran tamaño) que toma el control del ordenador y que nos proporciona las utilidades básicas. Para usos más avanzados, necesitaremos instalar aplicaciones informáticas como bases de datos, hojas de cálculo, programas a medida, etc.

SPI.- (del inglés Serial Peripheral Interface) es un estándar de comunicaciones, usado principalmente para la transferencia de información entre circuitos integrados en equipos electrónicos. El bus de interfase de periféricos serie o bus SPI es un estándar para controlar casi cualquier electrónica digital que acepte un flujo de bits serie regulado por un reloj

T

Tableros.- Cuadro de diferentes tipos de madera y diferentes medidas.

Transductor.- Es un dispositivo capaz de transformar o convertir un determinado tipo de energía de entrada, en otra diferente de salida.

Transmisor.- Es un equipo que emite una señal, código o mensaje a través de un medio.

Temporizador.- Son mecanismos que funcionan o hacen una operación por cierto tiempo donde el tiempo es ajustado de acuerdo del uso dado. Entre estos existen pequeños dentro de un integrado o grande para potencia en fin digitales o no llevan los mismos implementos básicos.

Trama.- Es una unidad de envío de datos. Normalmente una trama constará de cabecera, datos y cola. En la cola suele estar algún chequeo de errores.

Termoeléctrico.- El efecto termoeléctrico en un material relaciona el flujo de calor que lo recorre con la corriente eléctrica que lo atraviesa. Este efecto es la base de las aplicaciones de refrigeración y de generación de electricidad: un material termoeléctrico permite transformar directamente el calor en electricidad, o bien generar frío cuando se le aplica una corriente eléctrica.

Temperatura.- Medida del calor o energía térmica de las partículas en una sustancia.

Tiempo real.- Un Sistema en Tiempo Real (STR) es aquel sistema que interactúa activamente con un entorno con dinámica conocida en relación con sus entradas, salidas y restricciones temporales, para darle un correcto funcionamiento de acuerdo con los conceptos de estabilidad, controlabilidad y alcanzabilidad.

V

Volumen.- Es una magnitud definida como el espacio ocupado por un cuerpo. Es una función derivada ya que se halla multiplicando las tres dimensiones.

Válvula.- Dispositivo mecánico empleado para controlar el flujo de un gas o un líquido, o en el caso de una válvula de retención— para hacer que el flujo sólo se produzca en un sentido.

Vapor húmedo.- El vapor de agua de salida de la caldera al avanzar por las tuberías hasta el punto de utilización, sufre pérdidas de calor al ambiente que se traducen en una condensación parcial en forma de microscópicas gotas de agua que acompañan al vapor, formando una neblina.

Virtual.- Esta palabra se suele usar para referirse a algo que no existe realmente, sino sólo dentro del ordenador. Las dos acepciones más habituales son "Realidad virtual", referida a un espacio en 3 dimensiones creado dentro del ordenador, por el que el usuario puede desplazarse (normalmente con la ayuda de dispositivos auxiliares, como gafas estereoscópicas, guantes o joysticks), y "Memoria virtual", que consiste en que un ordenador aparente tener más memoria de la que físicamente tiene, gracias a que parte del disco duro se utiliza como zona de almacenamiento intermedio, en la que se va volcando información cuando la memoria real se satura (de forma transparente, sin que el usuario tenga que hacer nada).

Virus.- Un programa con intenciones malignas, que es capaz de propagarse de un fichero a otro del ordenador.

W

Wheatstone.- Es un instrumento eléctrico de medida inventado por Samuel Hunter Christie en 1832, mejorado y popularizado por Sir Charles Wheatstone en 1843. Se utiliza para medir resistencias desconocidas mediante el equilibrio de los brazos del puente. Estos están constituidos por cuatro resistencias que forman un circuito cerrado, siendo una de ellas la resistencia bajo medida.

ANEXO B

MANUAL DE OPERACION Y MANTENIMIENTO

SUMARIO

MANUAL DE OPERACION Y MANTENIMIENTO

Descripción general.....	B-3
1. Conexión de las placas de control a la alimentación.....	B-3
2. Conexión de dispositivos.....	B-3
3. Monitoreo o supervisión desde LABVIEW.....	B-4
3.1 Pantalla principal.....	B-4
3.1.1 Usuario (F1).....	B-4
3.1.2 Comunicación (F2).....	B-4
3.1.3 Configuración (F3).....	B-4
3.1.4 Tiempo real (F4).....	B-4
3.1.5 Proceso (F5).....	B-4
3.1.6 Alarmas (F6).....	B-4
3.1.7 Acerca de (F7).....	B-4
3.1.8 Cambiar contraseña (F8).....	B-4
3.1.9 Salir (ESC).....	B-4
3.2 Pantalla de usuario.....	B-5
3.3 Pantalla de configuración.....	B-6
3.4 Pantalla de tiempo real.....	B-7
3.5 Pantalla de proceso	B-7
3.6 Pantalla de alarmas.....	B-8
3.7 Pantalla cambio contraseña.....	B-8
4. Mantenimiento de hardware.....	B-9
5. Mantenimiento de software LABVIEW.....	B-9

DESCRIPCION GENERAL

En el presente anexo se indican los procedimientos que se deben seguir para la operación del sistema diseñado tanto para el manejo del sistema HMI como para la base de datos.

El presente proyecto ha sido diseñado de una forma sencilla para que cualquier persona con conocimientos básicos de computación lo pueda manipular.

1. CONEXION DE LAS PLACAS DE CONTROL A LA ALIMENTACION

Para el correcto funcionamiento de las placas de control que permiten introducir las señales de las diferentes variables provenientes del área de calderos así como la señal de salida hacia la PC y el LCD se debe realizar la alimentación de los diferentes dispositivos electrónicos.

Cabe señalar que las placas de control están fijadas en una base deslizable y segura debidamente señalada con cada una de las alimentaciones.

Nota: La alimentación del microcontrolador PIC 18F452 puede variar de 0 a 5 voltios.

- a. Conectar a la placa principal donde esta ubicada la memoria SDCard, microcontrolador y C.I. MAX 232, la placa de acondicionamiento de señales, a través de la bornera indicada.
- b. Conectar a la placa principal los terminales del visualizador de datos (LCD) a través del bus indicado.
- c. Conectar la placa del conversor RS485 a la placa principal a través de la bornera indicada.

2. CONEXION DE DISPOSITIVOS

- a. Conectar el cable cruzado con terminales DB9 hacia la PC y hacia el modulo.

3. MONITOREO O SUPERVISION DESDE LABVIEW

Para supervisar el proceso desde el programa LABVIEW, se deben seguir los siguientes pasos.

3.1 Pantalla principal

En la figura B1 se muestra la pantalla que da inicio al programa principal, en donde detallaremos la función de cada uno de los botones como son:

3.1.1 Usuario (F1).- Accede a la pantalla de configuración de usuarios.

3.1.2 Comunicación (F2).- Permite el enlace correcto entre la PC y el dispositivo.

3.1.3 Configuración (F3).- Accede a los parámetros de configuración de la base de datos.

3.1.4 Tiempo real (F4).- Ingresa a la visualización de datos entrantes de las variables en tiempo real.

3.1.5 Proceso (F5).- Permite visualizar los datos entrantes de las variables en tiempo real del proceso de calderos.

3.1.6 Alarmas (F6).- Muestra una tabla de todos los eventos de alarma producidas en el proceso.

3.1.7 Acerca de (F7).- Muestra información de los autores y la empresa.

3.1.8 Cambiar contraseña (F8).- Permite el cambio de clave al usuario con la finalidad de que este se pueda proteger de posibles invasores a configuración.

3.1.9 Salir (ESC).- Abandona la ejecución del programa.



Figura B1. Pantalla Principal.

3.2 Pantalla de usuario

En la figura B2 se muestra la pantalla que permite ingresar el nombre de usuario con su respectiva contraseña.

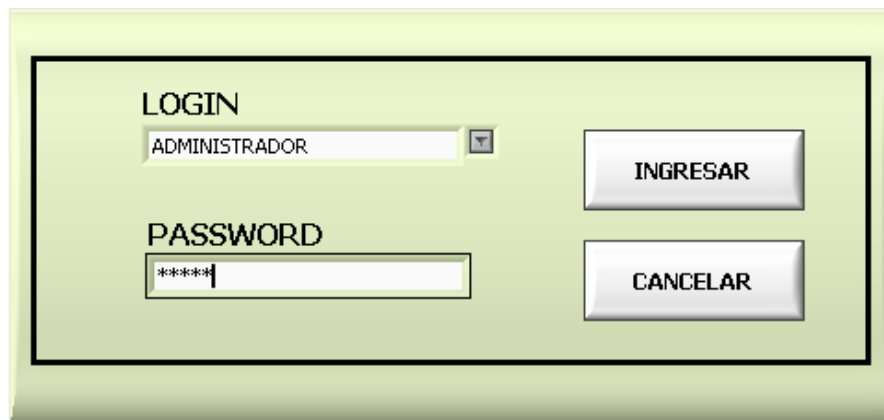


Figura B2. Pantalla de usuarios.

En esta pantalla al momento de presionar ingresar nos muestra un mensaje de ingreso exitoso.

3.3 Pantalla de configuración

En la figura B3, se muestra la pantalla de configuración de parámetros de envío hacia el dispositivo.

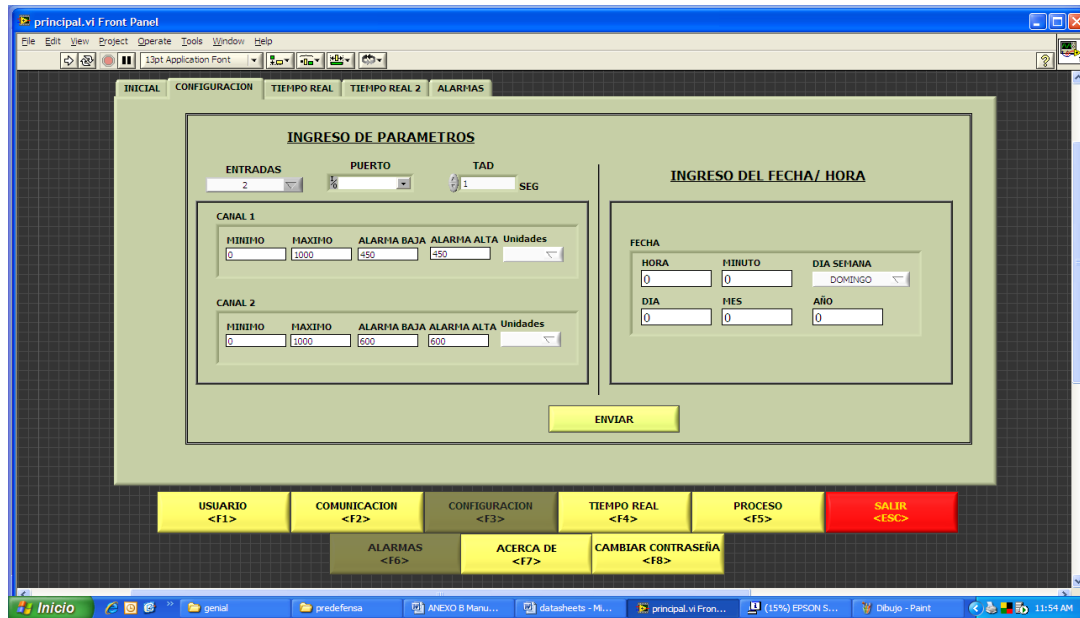


Figura B3. Pantalla de configuración.

Cuando se haya completado la configuración de los distintos parámetros como son:

- Número de entradas.
- Puerto de comunicación.
- Tiempo de muestreo (TAD).
- Canal 1 (mínimo, máximo, alarma mínima, alarma máxima y unidad).
- Canal 2 (mínimo, máximo, alarma mínima, alarma máxima y unidad)
- Tiempo (hora, minuto, día de la semana).
- Fecha (día, mes, año).

Se procede a presionar el botón ENVIAR.

3.4 Pantalla de tiempo real

En esta pantalla se procede a monitorear las señales provenientes de los transmisores del Caldero, como se puede apreciar en la figura B4.

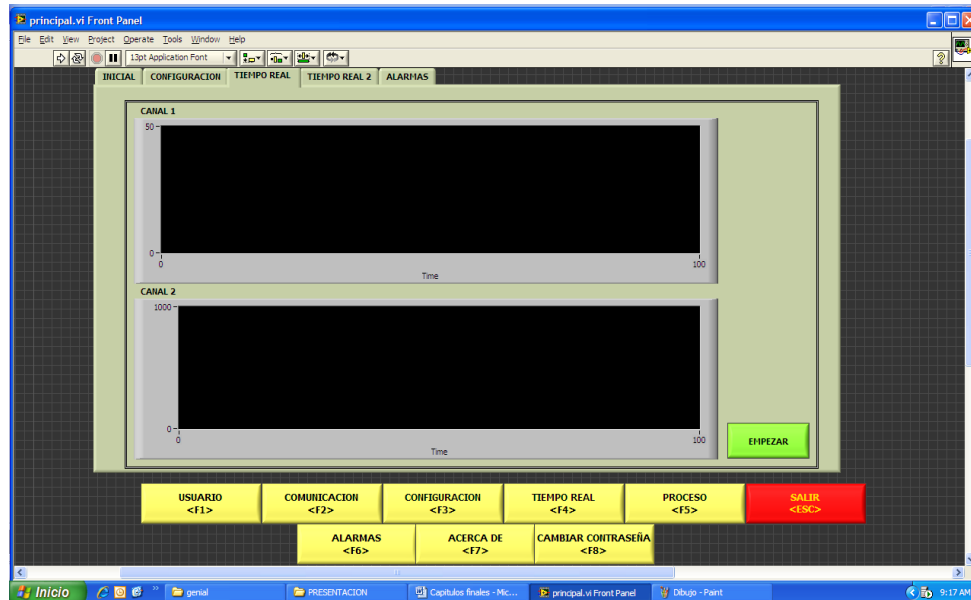


Figura B4. Pantalla de tiempo real.

3.5 Pantalla de Proceso

En la figura B5 se muestra la sección física de calderos expuestos en un HMI.

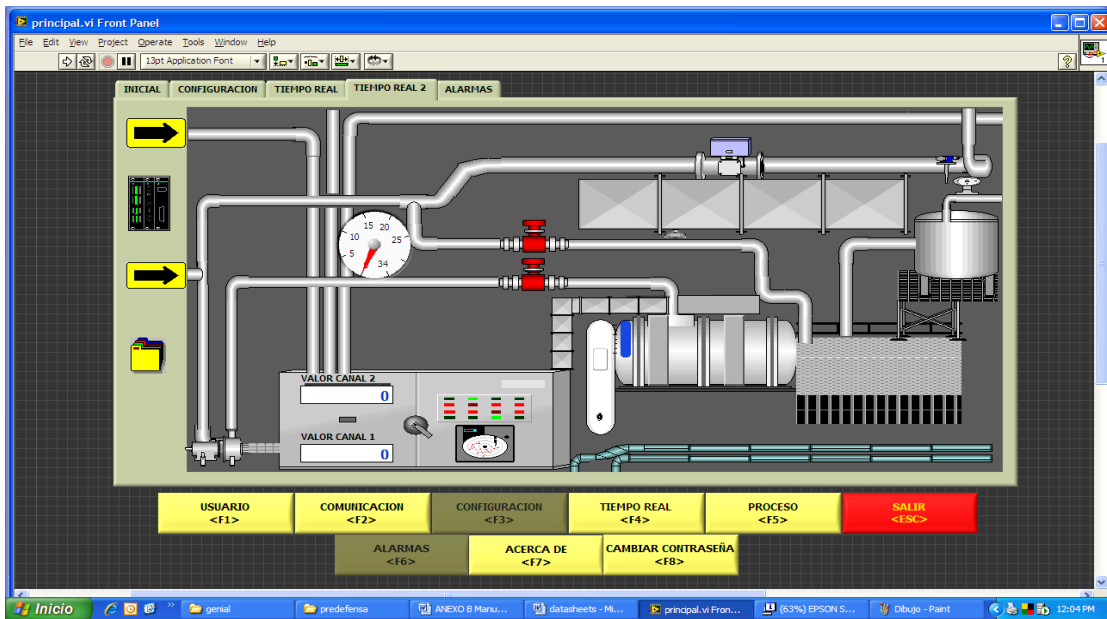


Figura B5. Pantalla de Proceso

3.6 Pantalla de alarmas

En la figura B6 se muestra las diferentes alarmas que se generan en el proceso permitiendo identificarlas fácilmente y reconocerlas.

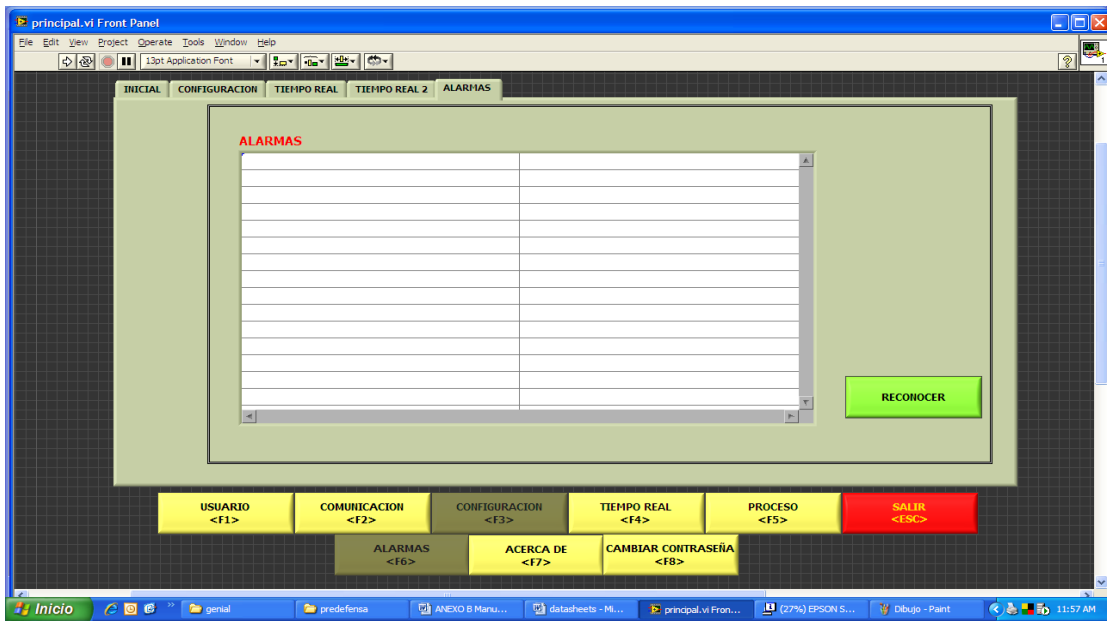


Figura B6. Pantalla de alarmas.

3.7 Pantalla cambio contraseña

Adicionalmente el usuario tiene la capacidad de cambiar su clave como lo indica la figura B7.

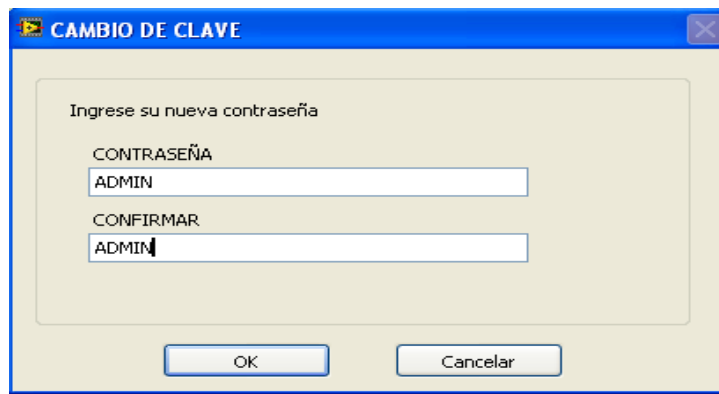


Figura B7. Cambio de clave.

4. MANTENIMIENTO DE HARDWARE

Sugerimos efectuar las siguientes operaciones de mantenimiento:

- Comprobar la tensión correcta a la entrada de cada placa de control (alimentación).
- Retirar periódicamente el polvo que se acumule dentro de la base para evitar datos erróneos en el sistema.
- Comprobar la tensión de la batería del chip reloj.
- Comprobar que los pines del cable cruzado que sirve para la comunicación entre la PC y el dispositivo no estén cortocircuitados.
- Verificar que el DIP-Switch se encuentre en la posición adecuada para que pueda operar con tensión o corriente si ese fuera el caso.

5. MANTENIMIENTO DE SOFTWARE LABVIEW

- Comprobar el puerto de comunicaciones a utilizarse (COM), esté configurado como se muestra en la figura B8.

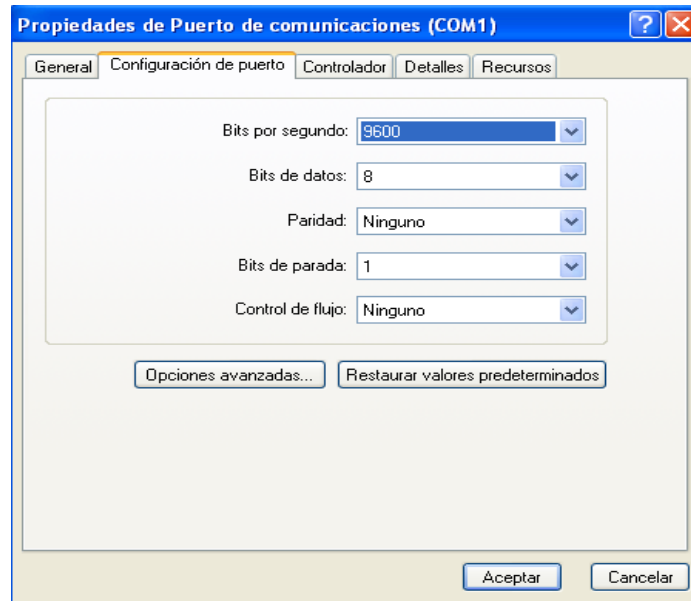


Figura B8. Configuración puerto de comunicaciones (COM)

- En caso de no tener comunicación refresque el puerto como se indica en la figura B9.

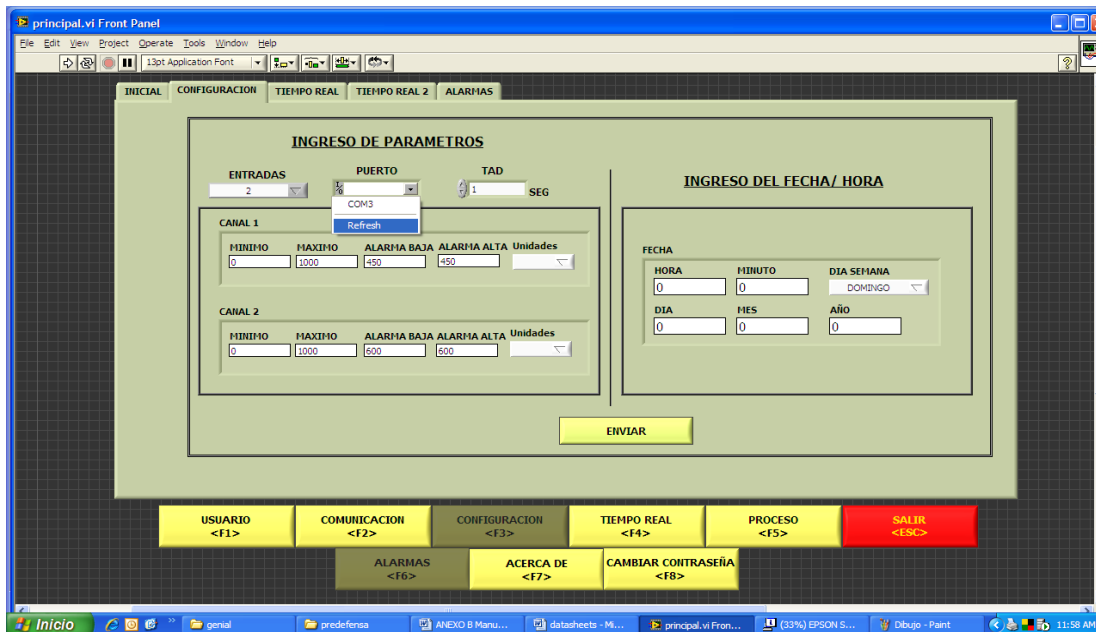


Figura B9. Refresh del puerto de comunicaciones desde LABVIEW

- Si en la ventana de alarmas una de ellas sigue activa aún después de presionar el botón RECONOCER, espere a que ésta salga de la condición de alarma y posteriormente presione el botón antes mencionado.
- En las gráficas mostradas en la pantalla de tiempo real calibre los tiempos y rangos de cada señal con la finalidad de tener una grafica de comparación adecuada de señales.
- Al momento de descargar los datos desde la memoria SDCard a la PC verifique que su equipo tenga Microsoft Office (plataforma Excel).

ANEXO C

HOJAS DE ESPECIFICACIONES TECNICAS

- MICROCONTROLADOR PIC 18F452
- MAX 232
- SN75176



PIC18FXX2
Data Sheet

High Performance, Enhanced FLASH
Microcontrollers with 10-Bit A/D



PIC18FXX2

28/40-pin High Performance, Enhanced FLASH Microcontrollers with 10-Bit A/D

High Performance RISC CPU:

- C compiler optimized architecture/instruction set
 - Source code compatible with the PIC16 and PIC17 instruction sets
- Linear program memory addressing to 32 Kbytes
- Linear data memory addressing to 1.5 Kbytes

Device	On-Chip Program Memory		On-Chip RAM (bytes)	Data EEPROM (bytes)
	FLASH (bytes)	# Single Word Instructions		
PIC18F242	16K	8192	768	256
PIC18F252	32K	16384	1536	256
PIC18F442	16K	8192	768	256
PIC18F452	32K	16384	1536	256

- Up to 10 MIPS operation:
 - DC - 40 MHz osc./clock input
 - 4 MHz - 10 MHz osc./clock input with PLL active
- 16-bit wide instructions, 8-bit wide data path
- Priority levels for interrupts
- 8 x 8 Single Cycle Hardware Multiplier

Peripheral Features:

- High current sink/source 25 mA/25 mA
- Three external interrupt pins
- Timer0 module: 8-bit/16-bit timer/counter with 8-bit programmable prescaler
- Timer1 module: 16-bit timer/counter
- Timer2 module: 8-bit timer/counter with 8-bit period register (time-base for PWM)
- Timer3 module: 16-bit timer/counter
- Secondary oscillator clock option - Timer1/Timer3
- Two Capture/Compare/PWM (CCP) modules. CCP pins that can be configured as:
 - Capture input: capture is 16-bit, max. resolution 6.25 ns ($T_{cy}/16$)
 - Compare is 16-bit, max. resolution 100 ns (T_{cy})
 - PWM output: PWM resolution is 1- to 10-bit, max. PWM freq. @: 8-bit resolution = 156 kHz
10-bit resolution = 39 kHz
- Master Synchronous Serial Port (MSSP) module, Two modes of operation:
 - 3-wire SPI™ (supports all 4 SPI modes)
 - I²C™ Master and Slave mode

Peripheral Features (Continued):

- Addressable USART module:
 - Supports RS-485 and RS-232
- Parallel Slave Port (PSP) module

Analog Features:

- Compatible 10-bit Analog-to-Digital Converter module (A/D) with:
 - Fast sampling rate
 - Conversion available during SLEEP
 - Linearity ≤ 1 LSB
- Programmable Low Voltage Detection (PLVD)
 - Supports interrupt on-Low Voltage Detection
- Programmable Brown-out Reset (BOR)

Special Microcontroller Features:

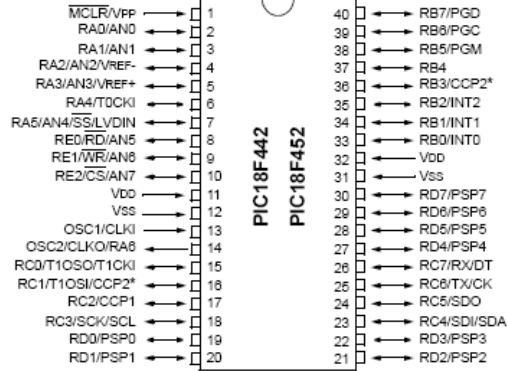
- 100,000 erase/write cycle Enhanced FLASH program memory typical
- 1,000,000 erase/write cycle Data EEPROM memory
- FLASH/Data EEPROM Retention: > 40 years
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own On-Chip RC Oscillator for reliable operation
- Programmable code protection
- Power saving SLEEP mode
- Selectable oscillator options including:
 - 4X Phase Lock Loop (of primary oscillator)
 - Secondary Oscillator (32 kHz) clock input
- Single supply 5V In-Circuit Serial Programming™ (ICSP™) via two pins
- In-Circuit Debug (ICD) via two pins

CMOS Technology:

- Low power, high speed FLASH/EEPROM technology
- Fully static design
- Wide operating voltage range (2.0V to 5.5V)
- Industrial and Extended temperature ranges
- Low power consumption:
 - < 1.6 mA typical @ 5V, 4 MHz
 - 25 μ A typical @ 3V, 32 kHz
 - < 0.2 μ A typical standby current

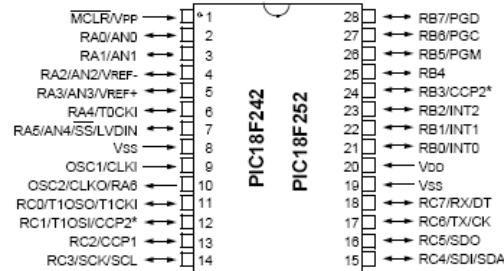
Pin Diagrams (Cont.'d)

DIP



Note: Pin compatible with 40-pin PIC18C7X devices.

DIP, SOIC



* RB3 is the alternate pin for the CCP2 pin multiplexing.

4.0 MEMORY ORGANIZATION

There are three memory blocks in Enhanced MCU devices. These memory blocks are:

- Program Memory
- Data RAM
- Data EEPROM

Data and program memory use separate busses, which allows for concurrent access of these blocks.

Additional detailed information for FLASH program memory and Data EEPROM is provided in Section 5.0 and Section 6.0, respectively.

4.1 Program Memory Organization

A 21-bit program counter is capable of addressing the 2-Mbyte program memory space. Accessing a location between the physically implemented memory and the 2-Mbyte address will cause a read of all '0's (a NOP instruction).

The PIC18F252 and PIC18F452 each have 32 Kbytes of FLASH memory, while the PIC18F242 and PIC18F442 have 16 Kbytes of FLASH. This means that PIC18FX52 devices can store up to 16K of single word instructions, and PIC18FX42 devices can store up to 8K of single word instructions.

The RESET vector address is at 0000h and the interrupt vector addresses are at 0008h and 0018h.

Figure 4-1 shows the Program Memory Map for PIC18F242/442 devices and Figure 4-2 shows the Program Memory Map for PIC18F252/452 devices.

PIC18FXX2

FIGURE 4-1: PROGRAM MEMORY MAP AND STACK FOR PIC18F442/242

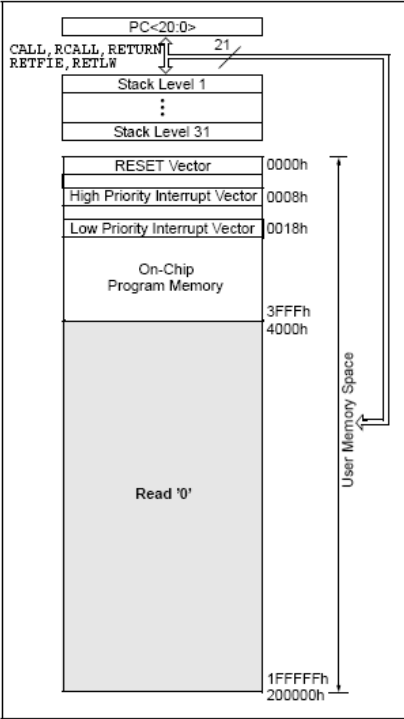
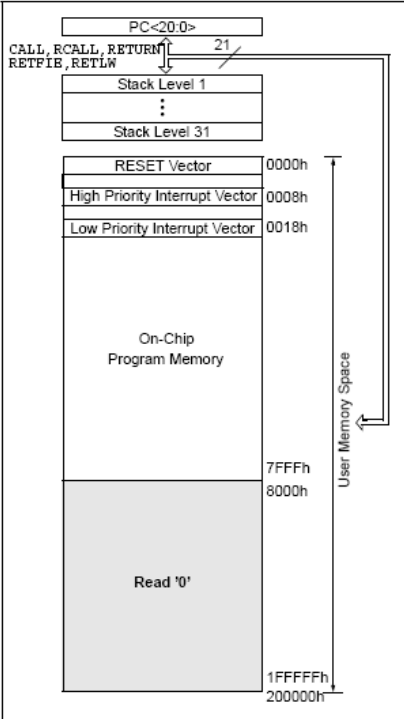


FIGURE 4-2: PROGRAM MEMORY MAP AND STACK FOR PIC18F452/252



PIC18FXX2

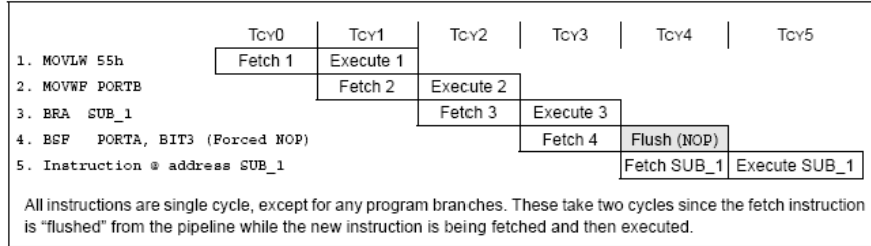
4.6 Instruction Flow/Pipelining

An "Instruction Cycle" consists of four Q cycles (Q1, Q2, Q3 and Q4). The instruction fetch and execute are pipelined such that fetch takes one instruction cycle, while decode and execute takes another instruction cycle. However, due to the pipelining, each instruction effectively executes in one cycle. If an instruction causes the program counter to change (e.g., GOTO) then two cycles are required to complete the instruction (Example 4-2).

A fetch cycle begins with the program counter (PC) incrementing in Q1.

In the execution cycle, the fetched instruction is latched into the "Instruction Register" (IR) in cycle Q1. This instruction is then decoded and executed during the Q2, Q3, and Q4 cycles. Data memory is read during Q2 (operand read) and written during Q4 (destination write).

EXAMPLE 4-2: INSTRUCTION PIPELINE FLOW



4.7 Instructions in Program Memory

The program memory is addressed in bytes. Instructions are stored as two bytes or four bytes in program memory. The Least Significant Byte of an instruction word is always stored in a program memory location with an even address (LSB = 0). Figure 4-5 shows an example of how instruction words are stored in the program memory. To maintain alignment with instruction boundaries, the PC increments in steps of 2 and the LSB will always read '0' (see Section 4.4).

The CALL and GOTO instructions have an absolute program memory address embedded into the instruction. Since instructions are always stored on word boundaries, the data contained in the instruction is a word address. The word address is written to PC<20:1>, which accesses the desired byte address in program memory. Instruction #2 in Figure 4-5 shows how the instruction "GOTO 000006h" is encoded in the program memory. Program branch instructions which encode a relative address offset operate in the same manner. The offset value stored in a branch instruction represents the number of single word instructions that the PC will be offset by. Section 20.0 provides further details of the instruction set.

FIGURE 4-5: INSTRUCTIONS IN PROGRAM MEMORY

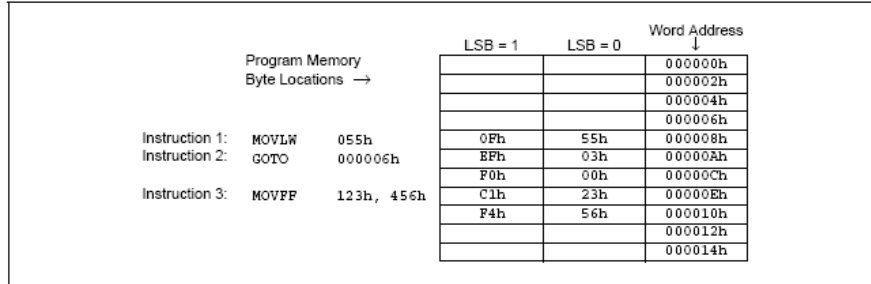


TABLE 4-1: SPECIAL FUNCTION REGISTER MAP

Address	Name	Address	Name	Address	Name	Address	Name
FFh	TOSU	FDh	INDF2 ⁽³⁾	FBh	CCPR1H	F9h	IPR1
FEh	TOSH	FDEh	POSTINC2 ⁽³⁾	FBh	CCPR1L	F9Eh	PIR1
FFDh	TOSL	FDDh	POSTDEC2 ⁽³⁾	FBDh	CCP1CON	F9Dh	PIE1
FFCh	STKPTR	FDCh	PREINC2 ⁽³⁾	FBCh	CCPR2H	F9Ch	—
FFBh	PCLATU	FDBh	PLUSW2 ⁽³⁾	FBh	CCPR2L	F9Bh	—
FFAh	PCLATH	FDAh	FSR2H	FBAh	CCP2CON	F9Ah	—
FF9h	PCL	FD9h	FSR2L	FB9h	—	F99h	—
FF8h	TBLPTRU	FD8h	STATUS	FB8h	—	F98h	—
FF7h	TBLPTRH	FD7h	TMR0H	FB7h	—	F97h	—
FF6h	TBLPTRL	FD6h	TMR0L	FB6h	—	F96h	TRISE ⁽²⁾
FF5h	TABLAT	FD5h	T0CON	FB5h	—	F95h	TRISD ⁽²⁾
FF4h	PRODH	FD4h	—	FB4h	—	F94h	TRISC
FF3h	PRODL	FD3h	OSCCON	FB3h	TMR3H	F93h	TRISB
FF2h	INTCON	FD2h	LVDCON	FB2h	TMR3L	F92h	TRISA
FF1h	INTCON2	FD1h	WDTCON	FB1h	T3CON	F91h	—
FF0h	INTCON3	FD0h	RCON	FB0h	—	F90h	—
FEFh	INDF0 ⁽³⁾	FCFh	TMR1H	FAFh	SPBRG	F8Fh	—
FEeh	POSTINC0 ⁽³⁾	FCEh	TMR1L	FAEh	RCREG	F8Eh	—
FEDh	POSTDEC0 ⁽³⁾	FCDh	T1CON	FADh	TXREG	F8Dh	LATE ⁽²⁾
FECh	PREINC0 ⁽³⁾	FCCh	TMR2	FACH	TXSTA	F8Ch	LATD ⁽²⁾
FEbh	PLUSW0 ⁽³⁾	FCBh	PR2	FABh	RCSTA	F8Bh	LATC
FEAh	FSR0H	FCAh	T2CON	FAAh	—	F8Ah	LATB
FE9h	FSR0L	FC9h	SSPBUF	FA9h	EEADR	F89h	LATA
FE8h	WREG	FC8h	SSPADD	FA8h	EEDATA	F88h	—
FE7h	INDF1 ⁽³⁾	FC7h	SSPSTAT	FA7h	EECON2	F87h	—
FE6h	POSTINC1 ⁽³⁾	FC6h	SSPCON1	FA6h	EECON1	F86h	—
FE5h	POSTDEC1 ⁽³⁾	FC5h	SSPCON2	FA5h	—	F85h	—
FE4h	PREINC1 ⁽³⁾	FC4h	ADRESH	FA4h	—	F84h	PORTE ⁽²⁾
FE3h	PLUSW1 ⁽³⁾	FC3h	ADRESL	FA3h	—	F83h	PORTD ⁽²⁾
FE2h	FSR1H	FC2h	ADCON0	FA2h	IPR2	F82h	PORTC
FE1h	FSR1L	FC1h	ADCON1	FA1h	PIR2	F81h	PORTB
FE0h	BSR	FC0h	—	FA0h	PIE2	F80h	PORTA

- Note 1:** Unimplemented registers are read as '0'.
Note 2: This register is not available on PIC18F2X2 devices.
Note 3: This is not a physical register.

4.10 Access Bank

The Access Bank is an architectural enhancement which is very useful for C compiler code optimization. The techniques used by the C compiler may also be useful for programs written in assembly.

This data memory region can be used for:

- Intermediate computational values
- Local variables of subroutines
- Faster context saving/switching of variables
- Common variables
- Faster evaluation/control of SFRs (no banking)

The Access Bank is comprised of the upper 128 bytes in Bank 15 (SFRs) and the lower 128 bytes in Bank 0. These two sections will be referred to as Access RAM High and Access RAM Low, respectively. Figure 4-6 and Figure 4-7 indicate the Access RAM areas.

A bit in the instruction word specifies if the operation is to occur in the bank specified by the BSR register or in the Access Bank. This bit is denoted by the 'a' bit (for access bit).

When forced in the Access Bank (a = 0), the last address in Access RAM Low is followed by the first address in Access RAM High. Access RAM High maps the Special Function registers, so that these registers can be accessed without any software overhead. This is useful for testing status flags and modifying control bits.

4.11 Bank Select Register (BSR)

The need for a large general purpose memory space dictates a RAM banking scheme. The data memory is partitioned into sixteen banks. When using direct addressing, the BSR should be configured for the desired bank.

BSR<3:0> holds the upper 4 bits of the 12-bit RAM address. The BSR<7:4> bits will always read '0's, and writes will have no effect.

A MOVLB instruction has been provided in the instruction set to assist in selecting banks.

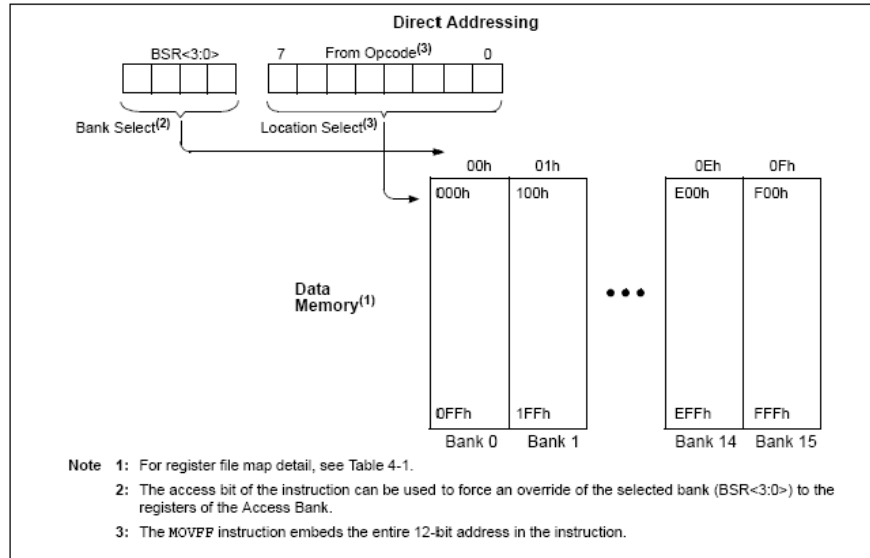
If the currently selected bank is not implemented, any read will return all '0's and all writes are ignored. The STATUS register bits will be set/cleared as appropriate for the instruction performed.

Each Bank extends up to FFh (256 bytes). All data memory is implemented as static RAM.

A MOVFP instruction ignores the BSR, since the 12-bit addresses are embedded into the instruction word.

Section 4.12 provides a description of indirect addressing, which allows linear addressing of the entire RAM space.

FIGURE 4-8: DIRECT ADDRESSING



PIC18FXX2

4.13 STATUS Register

The STATUS register, shown in Register 4-2, contains the arithmetic status of the ALU. The STATUS register can be the destination for any instruction, as with any other register. If the STATUS register is the destination for an instruction that affects the Z, DC, C, OV, or N bits, then the write to these five bits is disabled. These bits are set or cleared according to the device logic. Therefore, the result of an instruction with the STATUS register as destination may be different than intended.

For example, `CLRF STATUS` will clear the upper three bits and set the Z bit. This leaves the STATUS register as `000u u1uu` (where u = unchanged).

It is recommended, therefore, that only `BCF`, `BSP`, `SWAPP`, `MOVFP` and `MOVWF` instructions are used to alter the STATUS register, because these instructions do not affect the Z, C, DC, OV, or N bits from the STATUS register. For other instructions not affecting any status bits, see Table 20-2.

Note: The C and DC bits operate as a borrow and digit borrow bit respectively, in subtraction.

REGISTER 4-2: STATUS REGISTER

U-0	U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	
—	—	—	N	OV	Z	DC	C	
bit 7								bit 0

bit 7-5 **Unimplemented:** Read as '0'

bit 4 **N:** Negative bit

This bit is used for signed arithmetic (2's complement). It indicates whether the result was negative (ALU MSB = 1).

1 = Result was negative
0 = Result was positive

bit 3 **OV:** Overflow bit

This bit is used for signed arithmetic (2's complement). It indicates an overflow of the 7-bit magnitude, which causes the sign bit (bit7) to change state.

1 = Overflow occurred for signed arithmetic (in this arithmetic operation)
0 = No overflow occurred

bit 2 **Z:** Zero bit

1 = The result of an arithmetic or logic operation is zero
0 = The result of an arithmetic or logic operation is not zero

bit 1 **DC:** Digit carry/borrow bit

For `ADDWF`, `ADDLW`, `SUBLW` and `SUBWF` instructions

1 = A carry-out from the 4th low order bit of the result occurred
0 = No carry-out from the 4th low order bit of the result

Note: For borrow, the polarity is reversed. A subtraction is executed by adding the two's complement of the second operand. For rotate (`RRF`, `RLF`) instructions, this bit is loaded with either the bit 4 or bit 3 of the source register.

bit 0 **C:** Carry/borrow bit

For `ADDWF`, `ADDLW`, `SUBLW` and `SUBWF` instructions

1 = A carry-out from the Most Significant bit of the result occurred
0 = No carry-out from the Most Significant bit of the result occurred

Note: For borrow, the polarity is reversed. A subtraction is executed by adding the two's complement of the second operand. For rotate (`RRF`, `RLF`) instructions, this bit is loaded with either the high or low order bit of the source register.

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
- n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

5.0 FLASH PROGRAM MEMORY

The FLASH Program Memory is readable, writable, and erasable during normal operation over the entire VDD range.

A read from program memory is executed on one byte at a time. A write to program memory is executed on blocks of 8 bytes at a time. Program memory is erased in blocks of 64 bytes at a time. A bulk erase operation may not be issued from user code.

Writing or erasing program memory will cease instruction fetches until the operation is complete. The program memory cannot be accessed during the write or erase, therefore, code cannot execute. An internal programming timer terminates program memory writes and erases.

A value written to program memory does not need to be a valid instruction. Executing a program memory location that forms an invalid instruction results in a NOP.

5.1 Table Reads and Table Writes

In order to read and write program memory, there are two operations that allow the processor to move bytes between the program memory space and the data RAM:

- Table Read (TBLRD)
- Table Write (TBLWT)

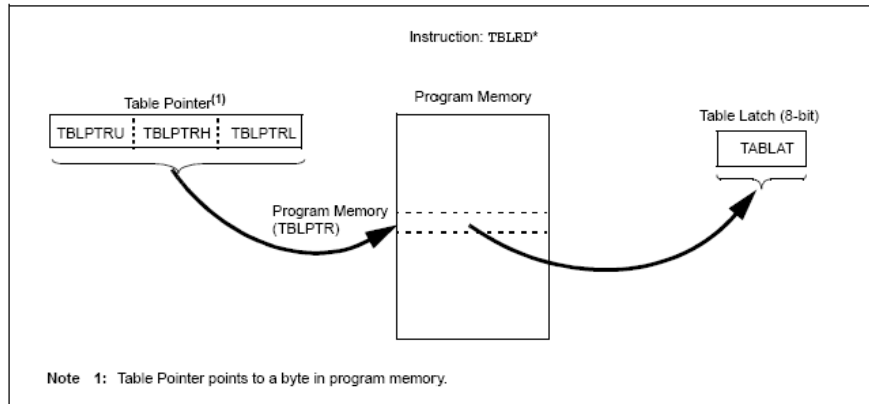
The program memory space is 16-bits wide, while the data RAM space is 8-bits wide. Table Reads and Table Writes move data between these two memory spaces through an 8-bit register (TABLAT).

Table Read operations retrieve data from program memory and place it into the data RAM space. Figure 5-1 shows the operation of a Table Read with program memory and data RAM.

Table Write operations store data from the data memory space into holding registers in program memory. The procedure to write the contents of the holding registers into program memory is detailed in Section 5.5, "Writing to FLASH Program Memory". Figure 5-2 shows the operation of a Table Write with program memory and data RAM.

Table operations work with byte entities. A table block containing data, rather than program instructions, is not required to be word aligned. Therefore, a table block can start and end at any byte address. If a Table Write is being used to write executable code into program memory, program instructions will need to be word aligned.

FIGURE 5-1: TABLE READ OPERATION



6.0 DATA EEPROM MEMORY

The Data EEPROM is readable and writable during normal operation over the entire V_{DD} range. The data memory is not directly mapped in the register file space. Instead, it is indirectly addressed through the Special Function Registers (SFR).

There are four SFRs used to read and write the program and data EEPROM memory. These registers are:

- EECON1
- EECON2
- EEDATA
- EEADR

The EEPROM data memory allows byte read and write. When interfacing to the data memory block, EEDATA holds the 8-bit data for read/write and EEADR holds the address of the EEPROM location being accessed. These devices have 256 bytes of data EEPROM with an address range from 0h to FFh.

The EEPROM data memory is rated for high erase/write cycles. A byte write automatically erases the location and writes the new data (erase-before-write). The write time is controlled by an on-chip timer. The write time will vary with voltage and temperature, as well as from chip to chip. Please refer to parameter D122 (Electrical Characteristics, Section 22.0) for exact limits.

6.1 EEADR

The address register can address up to a maximum of 256 bytes of data EEPROM.

6.2 EECON1 and EECON2 Registers

EECON1 is the control register for EEPROM memory accesses.

EECON2 is not a physical register. Reading EECON2 will read all '0's. The EECON2 register is used exclusively in the EEPROM write sequence.

Control bits RD and WR initiate read and write operations, respectively. These bits cannot be cleared, only set, in software. They are cleared in hardware at the completion of the read or write operation. The inability to clear the WR bit in software prevents the accidental or premature termination of a write operation.

The WREN bit, when set, will allow a write operation. On power-up, the WREN bit is clear. The WRERR bit is set when a write operation is interrupted by a MCLR Reset, or a WDT Time-out Reset during normal operation. In these situations, the user can check the WRERR bit and rewrite the location. It is necessary to reload the data and address registers (EEDATA and EEADR), due to the RESET condition forcing the contents of the registers to zero.

Note: Interrupt flag bit, EEIF in the PIR2 register, is set when write is complete. It must be cleared in software.

PIC18FXX2

9.0 I/O PORTS

Depending on the device selected, there are either five ports or three ports available. Some pins of the I/O ports are multiplexed with an alternate function from the peripheral features on the device. In general, when a peripheral is enabled, that pin may not be used as a general purpose I/O pin.

Each port has three registers for its operation. These registers are:

- TRIS register (data direction register)
- PORT register (reads the levels on the pins of the device)
- LAT register (output latch)

The data latch (LAT register) is useful for read-modify-write operations on the value that the I/O pins are driving.

9.1 PORTA, TRISA and LATA Registers

PORTA is a 7-bit wide, bi-directional port. The corresponding Data Direction register is TRISA. Setting a TRISA bit (= 1) will make the corresponding PORTA pin an input (i.e., put the corresponding output driver in a HI-Impedance mode). Clearing a TRISA bit (= 0) will make the corresponding PORTA pin an output (i.e., put the contents of the output latch on the selected pin).

Reading the PORTA register reads the status of the pins, whereas writing to it will write to the port latch.

The Data Latch register (LATA) is also memory mapped. Read-modify-write operations on the LATA register reads and writes the latched output value for PORTA.

The RA4 pin is multiplexed with the Timer0 module clock input to become the RA4/T0CKI pin. The RA4/T0CKI pin is a Schmitt Trigger input and an open drain output. All other RA port pins have TTL input levels and full CMOS output drivers.

The other PORTA pins are multiplexed with analog inputs and the analog VREF+ and VREF- inputs. The operation of each pin is selected by clearing/setting the control bits in the ADCON1 register (A/D Control Register1).

Note: On a Power-on Reset, RA5 and RA3:RA0 are configured as analog inputs and read as '0'. RA6 and RA4 are configured as digital inputs.

The TRISA register controls the direction of the RA pins, even when they are being used as analog inputs. The user must ensure the bits in the TRISA register are maintained set when using them as analog inputs.

EXAMPLE 9-1: INITIALIZING PORTA

```

CLRWF PORTA ; Initialize PORTA by
              ; clearing output
              ; data latches
CLRWF LATA   ; Alternate method
              ; to clear output
              ; data latches
MOVLW 0x07   ; Configure A/D
MOVWF ADCON1 ; for digital inputs
MOVLW 0xCF   ; Value used to
              ; initialize data
              ; direction
MOVWF TRISA  ; Set RA<3:0> as inputs
              ; RA<5:4> as outputs
    
```

FIGURE 9-1: BLOCK DIAGRAM OF RA3:RA0 AND RA5 PINS

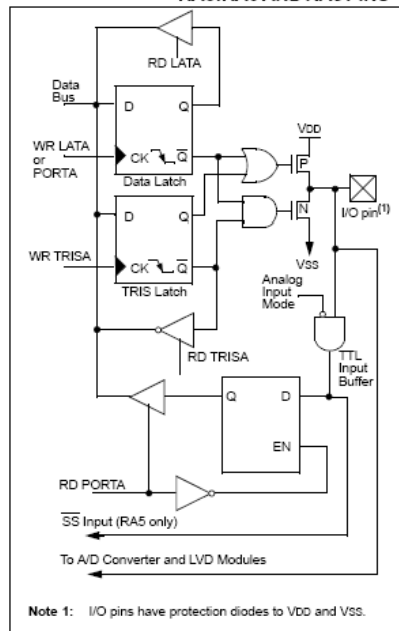


TABLE 9-1: PORTA FUNCTIONS

Name	Bit#	Buffer	Function
RA0/AN0	bit0	TTL	Input/output or analog input.
RA1/AN1	bit1	TTL	Input/output or analog input.
RA2/AN2/VREF-	bit2	TTL	Input/output or analog input or VREF-.
RA3/AN3/VREF+	bit3	TTL	Input/output or analog input or VREF+.
RA4/T0CKI	bit4	ST	Input/output or external clock input for Timer0. Output is open drain type.
RA5/SS/AN4/LVDIN	bit5	TTL	Input/output or slave select input for synchronous serial port or analog input, or low voltage detect input.
OSC2/CLKO/RA6	bit6	TTL	OSC2 or clock output or I/O pin.

Legend: TTL = TTL input, ST = Schmitt Trigger input

TABLE 9-2: SUMMARY OF REGISTERS ASSOCIATED WITH PORTA

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on All Other RESETS
PORTA	—	RA6	RA5	RA4	RA3	RA2	RA1	RA0	-x0x 0000	-u0u 0000
LATA	—	LATA Data Output Register							-xxx xxxx	-uuu uuuu
TRISA	—	PORTA Data Direction Register							-111 1111	-111 1111
ADCON1	ADFM	ADCS2	—	—	PCFG3	PCFG2	PCFG1	PCFG0	00-- 0000	00-- 0000

Legend: x = unknown, u = unchanged, - = unimplemented locations read as '0'. Shaded cells are not used by PORTA.

PIC18FXX2

9.2 PORTB, TRISB and LATB Registers

PORTB is an 8-bit wide, bi-directional port. The corresponding Data Direction register is TRISB. Setting a TRISB bit (= 1) will make the corresponding PORTB pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISB bit (= 0) will make the corresponding PORTB pin an output (i.e., put the contents of the output latch on the selected pin).

The Data Latch register (LATB) is also memory mapped. Read-modify-write operations on the LATB register reads and writes the latched output value for PORTB.

EXAMPLE 9-2: INITIALIZING PORTB

```

CLRFB PORTB ; Initialize PORTB by
              ; clearing output
              ; data latches
CLRFB LATB  ; Alternate method
              ; to clear output
              ; data latches
MOVLW 0xCF ; Value used to
              ; initialize data
              ; direction
MOVWF TRISB ; Set RB<3:0> as inputs
              ; RB<5:4> as outputs
              ; RB<7:6> as inputs
    
```

Each of the PORTB pins has a weak internal pull-up. A single control bit can turn on all the pull-ups. This is performed by clearing bit $\overline{\text{RBP}}\text{U}$ (INTCON2<7>). The weak pull-up is automatically turned off when the port pin is configured as an output. The pull-ups are disabled on a Power-on Reset.

Note: On a Power-on Reset, these pins are configured as digital inputs.

Four of the PORTB pins, RB7:RB4, have an interrupt-on-change feature. Only pins configured as inputs can cause this interrupt to occur (i.e., any RB7:RB4 pin configured as an output is excluded from the interrupt-on-change comparison). The input pins (of RB7:RB4) are compared with the old value latched on the last read of PORTB. The "mismatch" outputs of RB7:RB4 are OR'ed together to generate the RB Port Change Interrupt with flag bit, RBIF (INTCON<0>).

This interrupt can wake the device from SLEEP. The user, in the Interrupt Service Routine, can clear the interrupt in the following manner:

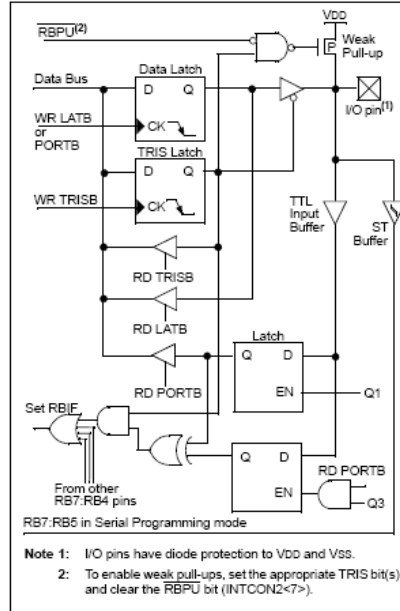
- Any read or write of PORTB (except with the MOVFP instruction). This will end the mismatch condition.
- Clear flag bit RBIF.

A mismatch condition will continue to set flag bit RBIF. Reading PORTB will end the mismatch condition and allow flag bit RBIF to be cleared.

The interrupt-on-change feature is recommended for wake-up on key depression operation and operations where PORTB is only used for the interrupt-on-change feature. Polling of PORTB is not recommended while using the interrupt-on-change feature.

RB3 can be configured by the configuration bit CCP2MX as the alternate peripheral pin for the CCP2 module (CCP2MX='0').

FIGURE 9-4: BLOCK DIAGRAM OF RB7:RB4 PINS



- I/O pins have diode protection to VDD and VSS.
- To enable weak pull-ups, set the appropriate TRIS bit(s) and clear the $\overline{\text{RBP}}\text{U}$ bit (INTCON2<7>).

Note 1: While in Low Voltage ICSP mode, the RB5 pin can no longer be used as a general purpose I/O pin, and should be held low during normal operation to protect against inadvertent ICSP mode entry.

Note 2: When using Low Voltage ICSP programming (LVP), the pull-up on RB5 becomes disabled. If TRISB bit 5 is cleared, thereby setting RB5 as an output, LATB bit 5 must also be cleared for proper operation.

PIC18FXX2

TABLE 9-3: PORTB FUNCTIONS

Name	Bit#	Buffer	Function
RB0/INT0	bit0	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input0. Internal software programmable weak pull-up.
RB1/INT1	bit1	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input1. Internal software programmable weak pull-up.
RB2/INT2	bit2	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input2. Internal software programmable weak pull-up.
RB3/CCP2 ⁽³⁾	bit3	TTL/ST ⁽⁴⁾	Input/output pin or Capture2 input/Compare2 output/PWM output when CCP2MX configuration bit is enabled. Internal software programmable weak pull-up.
RB4	bit4	TTL	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up.
RB5/PGM ⁽⁵⁾	bit5	TTL/ST ⁽²⁾	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up. Low voltage ICSP enable pin.
RB6/PGC	bit6	TTL/ST ⁽²⁾	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up. Serial programming clock.
RB7/PGD	bit7	TTL/ST ⁽²⁾	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up. Serial programming data.

Legend: TTL = TTL input, ST = Schmitt Trigger input

- Note 1:** This buffer is a Schmitt Trigger input when configured as the external interrupt.
Note 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
Note 3: A device configuration bit selects which I/O pin the CCP2 pin is multiplexed on.
Note 4: This buffer is a Schmitt Trigger input when configured as the CCP2 input.
Note 5: Low Voltage ICSP Programming (LVP) is enabled by default, which disables the RB5 I/O function. LVP must be disabled to enable RB5 as an I/O pin and allow maximum compatibility to the other 28-pin and 40-pin mid-range devices.

TABLE 9-4: SUMMARY OF REGISTERS ASSOCIATED WITH PORTB

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on All Other RESETS
PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
LATB	LATB Data Output Register								xxxx xxxx	uuuu uuuu
TRISB	PORTB Data Direction Register								1111 1111	1111 1111
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x	0000 000u
INTCON2	RBPUP	INTEDG0	INTEDG1	INTEDG2	—	TMR0IP	—	RBIP	1111 -1-1	1111 -1-1
INTCON3	INT2IP	INT1IP	—	INT2IE	INT1IE	—	INT2IF	INT1IF	11-0 0-00	11-0 0-00

Legend: x = unknown, u = unchanged. Shaded cells are not used by PORTB.

9.3 PORTC, TRISC and LATC Registers

PORTC is an 8-bit wide, bi-directional port. The corresponding Data Direction register is TRISC. Setting a TRISC bit (= 1) will make the corresponding PORTC pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISC bit (= 0) will make the corresponding PORTC pin an output (i.e., put the contents of the output latch on the selected pin).

The Data Latch register (LATC) is also memory mapped. Read-modify-write operations on the LATC register reads and writes the latched output value for PORTC.

PORTC is multiplexed with several peripheral functions (Table 9-5). PORTC pins have Schmitt Trigger input buffers.

When enabling peripheral functions, care should be taken in defining TRIS bits for each PORTC pin. Some peripherals override the TRIS bit to make a pin an output, while other peripherals override the TRIS bit to make a pin an input. The user should refer to the corresponding peripheral section for the correct TRIS bit settings.

Note: On a Power-on Reset, these pins are configured as digital inputs.

The pin override value is not loaded into the TRIS register. This allows read-modify-write of the TRIS register, without concern due to peripheral overrides.

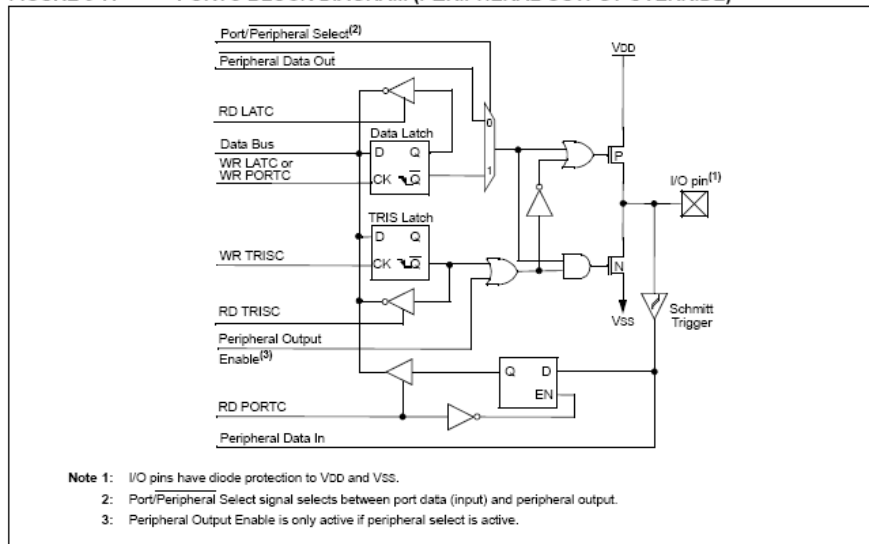
RC1 is normally configured by configuration bit, CCP2MX, as the default peripheral pin of the CCP2 module (default/erased state, CCP2MX = '1').

EXAMPLE 9-3: INITIALIZING PORTC

```

CLRF  PORTC  ; Initialize PORTC by
              ; clearing output
              ; data latches
CLRF  LATC   ; Alternate method
              ; to clear output
              ; data latches
MOVLW 0x0CF ; Value used to
              ; initialize data
              ; direction
MOVWF TRISC ; Set RC<3:0> as inputs
              ; RC<5:4> as outputs
              ; RC<7:6> as inputs
    
```

FIGURE 9-7: PORTC BLOCK DIAGRAM (PERIPHERAL OUTPUT OVERRIDE)



9.4 PORTD, TRISD and LATD Registers

This section is applicable only to the PIC18F4X2 devices.

PORTD is an 8-bit wide, bi-directional port. The corresponding Data Direction register is TRISD. Setting a TRISD bit (= 1) will make the corresponding PORTD pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISD bit (= 0) will make the corresponding PORTD pin an output (i.e., put the contents of the output latch on the selected pin).

The Data Latch register (LATD) is also memory mapped. Read-modify-write operations on the LATD register reads and writes the latched output value for PORTD.

PORTD is an 8-bit port with Schmitt Trigger input buffers. Each pin is individually configurable as an input or output.

Note: On a Power-on Reset, these pins are configured as digital inputs.

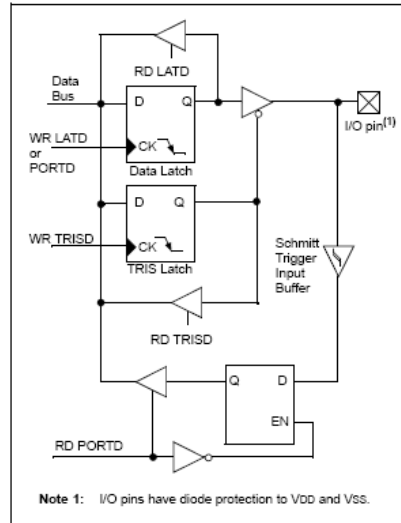
PORTD can be configured as an 8-bit wide microprocessor port (parallel slave port) by setting control bit PSPMODE (TRISE<4>). In this mode, the input buffers are TTL. See Section 9.6 for additional information on the Parallel Slave Port (PSP).

EXAMPLE 9-4: INITIALIZING PORTD

```

CLRf  PORTD ; Initialize PORTD by
        ; clearing output
        ; data latches
CLRf  LATD  ; Alternate method
        ; to clear output
        ; data latches
MOVLW 0xCF ; Value used to
        ; initialize data
        ; direction
MOVWF TRISD ; Set RD<3:0> as inputs
        ; RD<5:4> as outputs
        ; RD<7:6> as inputs
    
```

FIGURE 9-8: PORTD BLOCK DIAGRAM IN I/O PORT MODE



PIC18FXX2

TABLE 9-7: PORTD FUNCTIONS

Name	Bit#	Buffer Type	Function
RD0/PSP0	bit0	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit0.
RD1/PSP1	bit1	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit1.
RD2/PSP2	bit2	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit2.
RD3/PSP3	bit3	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit3.
RD4/PSP4	bit4	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit4.
RD5/PSP5	bit5	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit5.
RD6/PSP6	bit6	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit6.
RD7/PSP7	bit7	ST/TTL ⁽¹⁾	Input/output port pin or parallel slave port bit7.

Legend: ST = Schmitt Trigger input, TTL = TTL input

Note 1: Input buffers are Schmitt Triggers when in I/O mode and TTL buffer when in Parallel Slave Port mode.

TABLE 9-8: SUMMARY OF REGISTERS ASSOCIATED WITH PORTD

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on All Other RESETS
PORTD	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
LATD	LATD Data Output Register								xxxx xxxx	uuuu uuuu
TRISD	PORTD Data Direction Register								1111 1111	1111 1111
TRISE	IBF	OBF	IBOV	PSPMODE	—	PORTE Data Direction bits			0000 -111	0000 -111

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by PORTD.

9.5 PORTE, TRISE and LATE Registers

This section is only applicable to the PIC18F4X2 devices.

PORTE is a 3-bit wide, bi-directional port. The corresponding Data Direction register is TRISE. Setting a TRISE bit (= 1) will make the corresponding PORTE pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISE bit (= 0) will make the corresponding PORTE pin an output (i.e., put the contents of the output latch on the selected pin).

The Data Latch register (LATE) is also memory mapped. Read-modify-write operations on the LATE register reads and writes the latched output value for PORTE.

PORTE has three pins (RE0/ \overline{RD} /AN5, RE1/ \overline{WR} /AN6 and RE2/ \overline{CS} /AN7) which are individually configurable as inputs or outputs. These pins have Schmitt Trigger input buffers.

Register 9-1 shows the TRISE register, which also controls the parallel slave port operation.

PORTE pins are multiplexed with analog inputs. When selected as an analog input, these pins will read as '0's.

TRISE controls the direction of the RE pins, even when they are being used as analog inputs. The user must make sure to keep the pins configured as inputs when using them as analog inputs.

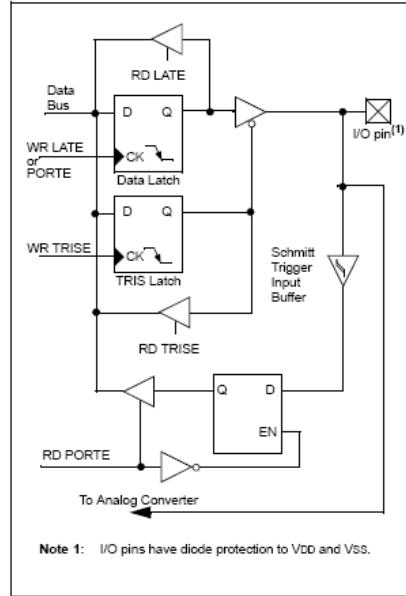
Note: On a Power-on Reset, these pins are configured as analog inputs.

EXAMPLE 9-5: INITIALIZING PORTE

```

CLRPF PORTE ; Initialize PORTE by
              ; clearing output
              ; data latches
CLRPF LATE   ; Alternate method
              ; to clear output
              ; data latches
MOVLW 0x07  ; Configure A/D
MOVWPF ADCON1 ; for digital inputs
MOVLW 0x05  ; Value used to
              ; initialize data
              ; direction
MOVWPF TRISE ; Set RE<0> as inputs
              ; RE<1> as outputs
              ; RE<2> as inputs
    
```

FIGURE 9-9: PORTE BLOCK DIAGRAM IN I/O PORT MODE



15.0 MASTER SYNCHRONOUS SERIAL PORT (MSSP) MODULE

15.1 Master SSP (MSSP) Module Overview

The Master Synchronous Serial Port (MSSP) module is a serial interface useful for communicating with other peripheral or microcontroller devices. These peripheral devices may be serial EEPROMs, shift registers, display drivers, A/D converters, etc. The MSSP module can operate in one of two modes:

- Serial Peripheral Interface (SPI)
- Inter-Integrated Circuit (I²C)
 - Full Master mode
 - Slave mode (with general address call)

The I²C interface supports the following modes in hardware:

- Master mode
- Multi-Master mode
- Slave mode

15.2 Control Registers

The MSSP module has three associated registers. These include a status register (SSPSTAT) and two control registers (SSPCON1 and SSPCON2). The use of these registers and their individual configuration bits differ significantly, depending on whether the MSSP module is operated in SPI or I²C mode.

Additional details are provided under the individual sections.

15.3 SPI Mode

The SPI mode allows 8-bits of data to be synchronously transmitted and received, simultaneously. All four modes of SPI are supported. To accomplish communication, typically three pins are used:

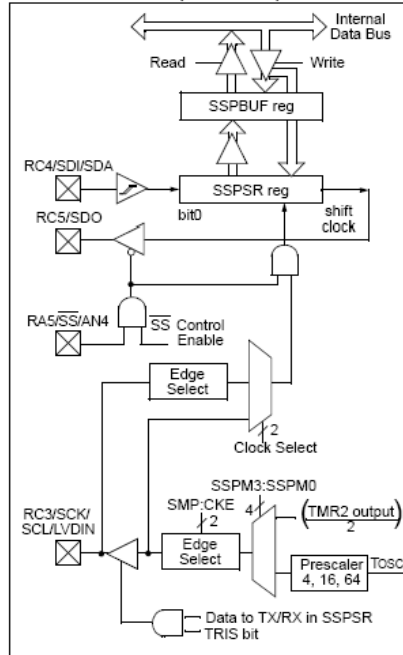
- Serial Data Out (SDO) - RC5/SDO
- Serial Data In (SDI) - RC4/SDI/SDA
- Serial Clock (SCK) - RC3/SCK/SCL/LVDIN

Additionally, a fourth pin may be used when in a Slave mode of operation:

- Slave Select (\overline{SS}) - RA5/ \overline{SS} /AN4

Figure 15-1 shows the block diagram of the MSSP module when operating in SPI mode.

FIGURE 15-1: MSSP BLOCK DIAGRAM (SPI MODE)



15.3.3 ENABLING SPI I/O

To enable the serial port, SSP Enable bit, SSPEN (SSPCON1<5>), must be set. To reset or reconfigure SPI mode, clear the SSPEN bit, re-initialize the SSPCON registers, and then set the SSPEN bit. This configures the SDI, SDO, SCK, and \overline{SS} pins as serial port pins. For the pins to behave as the serial port function, some must have their data direction bits (in the TRIS register) appropriately programmed. That is:

- SDI is automatically controlled by the SPI module
- SDO must have TRISC<5> bit cleared
- SCK (Master mode) must have TRISC<3> bit cleared
- SCK (Slave mode) must have TRISC<3> bit set
- \overline{SS} must have TRISC<4> bit set

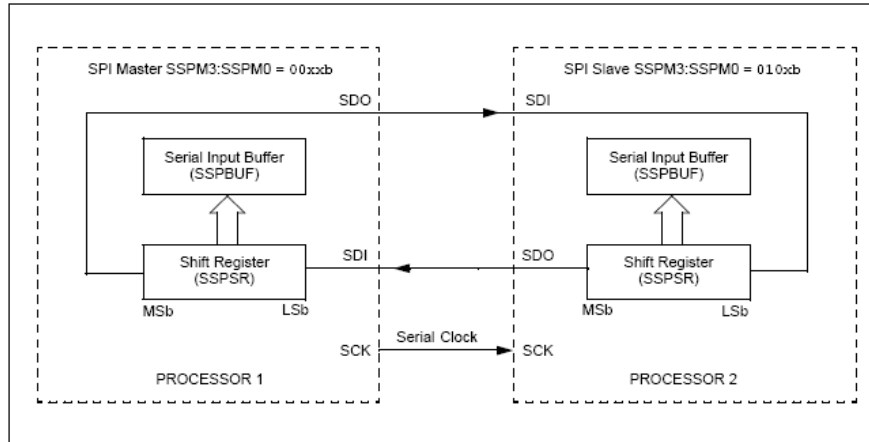
Any serial port function that is not desired may be overridden by programming the corresponding data direction (TRIS) register to the opposite value.

15.3.4 TYPICAL CONNECTION

Figure 15-2 shows a typical connection between two microcontrollers. The master controller (Processor 1) initiates the data transfer by sending the SCK signal. Data is shifted out of both shift registers on their programmed clock edge, and latched on the opposite edge of the clock. Both processors should be programmed to the same Clock Polarity (CKP), then both controllers would send and receive data at the same time. Whether the data is meaningful (or dummy data) depends on the application software. This leads to three scenarios for data transmission:

- Master sends data — Slave sends dummy data
- Master sends data — Slave sends data
- Master sends dummy data — Slave sends data

FIGURE 15-2: SPI MASTER/SLAVE CONNECTION



PIC18FXX2

15.4 I²C Mode

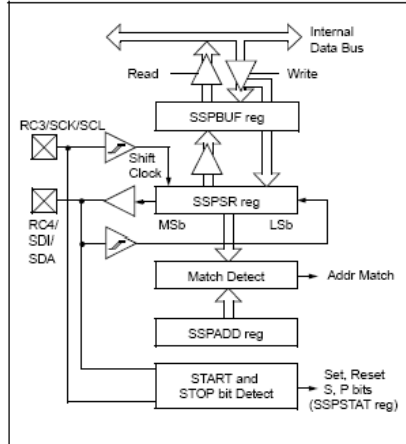
The MSSP module in I²C mode fully implements all master and slave functions (including general call support) and provides interrupts on START and STOP bits in hardware to determine a free bus (multi-master function). The MSSP module implements the Standard mode specifications, as well as 7-bit and 10-bit addressing.

Two pins are used for data transfer:

- Serial clock (SCL) - RC3/SCK/SCL
- Serial data (SDA) - RC4/SDI/SDA

The user must configure these pins as inputs or outputs through the TRISC<4:3> bits.

FIGURE 15-7: MSSP BLOCK DIAGRAM (I²C MODE)



15.4.1 REGISTERS

The MSSP module has six registers for I²C operation. These are:

- MSSP Control Register1 (SSPCON1)
- MSSP Control Register2 (SSPCON2)
- MSSP Status Register (SSPSTAT)
- Serial Receive/Transmit Buffer (SSPBUF)
- MSSP Shift Register (SSPSR) - Not directly accessible
- MSSP Address Register (SSPADD)

SSPCON, SSPCON2 and SSPSTAT are the control and status registers in I²C mode operation. The SSPCON and SSPCON2 registers are readable and writable. The lower 6 bits of the SSPSTAT are read only. The upper two bits of the SSPSTAT are read/write.

SSPSR is the shift register used for shifting data in or out. SSPBUF is the buffer register to which data bytes are written to or read from.

SSPADD register holds the slave device address when the SSP is configured in I²C Slave mode. When the SSP is configured in Master mode, the lower seven bits of SSPADD act as the baud rate generator reload value.

In receive operations, SSPSR and SSPBUF together, create a double buffered receiver. When SSPSR receives a complete byte, it is transferred to SSPBUF and the SSPIF interrupt is set.

During transmission, the SSPBUF is not double buffered. A write to SSPBUF will write to both SSPBUF and SSPSR.

17.0 COMPATIBLE 10-BIT ANALOG-TO-DIGITAL CONVERTER (A/D) MODULE

The Analog-to-Digital (A/D) converter module has five inputs for the PIC18F2X2 devices and eight for the PIC18F4X2 devices. This module has the ADCON0 and ADCON1 register definitions that are compatible with the mid-range A/D module.

The A/D allows conversion of an analog input signal to a corresponding 10-bit digital number.

The A/D module has four registers. These registers are:

- A/D Result High Register (ADRESH)
- A/D Result Low Register (ADRESL)
- A/D Control Register 0 (ADCON0)
- A/D Control Register 1 (ADCON1)

The ADCON0 register, shown in Register 17-1, controls the operation of the A/D module. The ADCON1 register, shown in Register 17-2, configures the functions of the port pins.

REGISTER 17-1: ADCON0 REGISTER

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
						bit 7	bit 0

bit 7-6 **ADCS1:ADCS0**: A/D Conversion Clock Select bits (ADCON0 bits in bold)

ADCON1 <ADCS2>	ADCON0 <ADCS1:ADCS0>	Clock Conversion
0	00	FOSC/2
0	01	FOSC/8
0	10	FOSC/32
0	11	FRC (clock derived from the internal A/D RC oscillator)
1	00	FOSC/4
1	01	FOSC/16
1	10	FOSC/64
1	11	FRC (clock derived from the internal A/D RC oscillator)

bit 5-3 **CHS2:CHS0**: Analog Channel Select bits

- 000 = channel 0, (AN0)
- 001 = channel 1, (AN1)
- 010 = channel 2, (AN2)
- 011 = channel 3, (AN3)
- 100 = channel 4, (AN4)
- 101 = channel 5, (AN5)
- 110 = channel 6, (AN6)
- 111 = channel 7, (AN7)

Note: The PIC18F2X2 devices do not implement the full 8 A/D channels; the unimplemented selections are reserved. Do not select any unimplemented channel.

bit 2 **GO/DONE**: A/D Conversion Status bit

When ADON = 1:

- 1 = A/D conversion in progress (setting this bit starts the A/D conversion which is automatically cleared by hardware when the A/D conversion is complete)
- 0 = A/D conversion not in progress

bit 1 **Unimplemented**: Read as '0'

bit 0 **ADON**: A/D On bit

- 1 = A/D converter module is powered up
- 0 = A/D converter module is shut-off and consumes no operating current

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

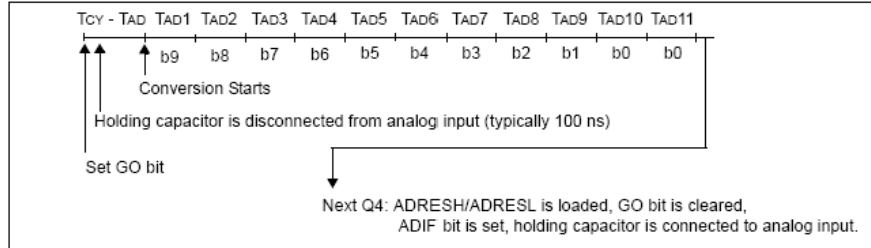
17.4 A/D Conversions

Figure 17-3 shows the operation of the A/D converter after the GO bit has been set. Clearing the GO/DONE bit during a conversion will abort the current conversion. The A/D result register pair will NOT be updated with the partially completed A/D conversion sample. That is, the ADRESH:ADRESL registers will continue to contain the value of the last completed conversion

(or the last value written to the ADRESH:ADRESL registers). After the A/D conversion is aborted, a 2 TAD wait is required before the next acquisition is started. After this 2 TAD wait, acquisition on the selected channel is automatically started. The GO/DONE bit can then be set to start the conversion.

Note: The GO/DONE bit should NOT be set in the same instruction that turns on the A/D.

FIGURE 17-3: A/D CONVERSION TAD CYCLES

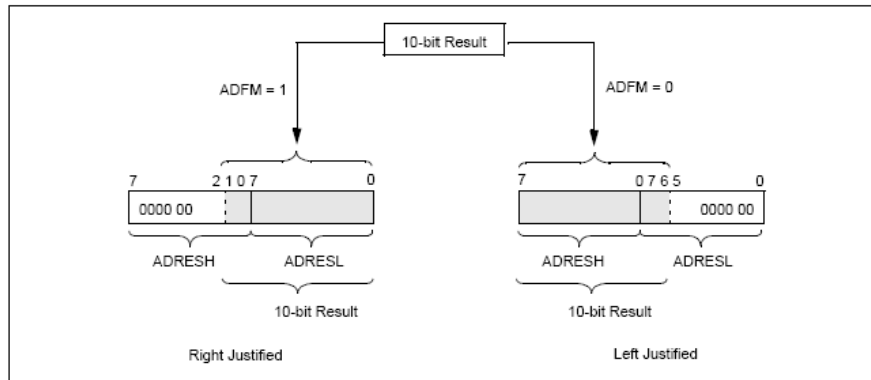


17.4.1 A/D RESULT REGISTERS

The ADRESH:ADRESL register pair is the location where the 10-bit A/D result is loaded at the completion of the A/D conversion. This register pair is 16-bits wide. The A/D module gives the flexibility to left or right justify the 10-bit result in the 16-bit result register. The A/D

Format Select bit (ADFM) controls this justification. Figure 17-4 shows the operation of the A/D result justification. The extra bits are loaded with '0's. When an A/D result will not overwrite these locations (A/D disable), these registers may be used as two general purpose 8-bit registers.

FIGURE 17-4: A/D RESULT JUSTIFICATION

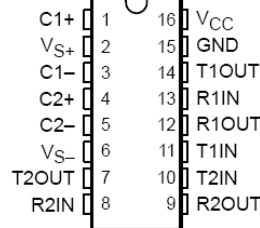


MAX232, MAX232I DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047I – FEBRUARY 1989 – REVISED OCTOBER 2002

- Meet or Exceed TIA/EIA-232-F and ITU Recommendation V.28
- Operate With Single 5-V Power Supply
- Operate Up to 120 kbit/s
- Two Drivers and Two Receivers
- ± 30 -V Input Levels
- Low Supply Current . . . 8 mA Typical
- Designed to be Interchangeable With Maxim MAX232
- ESD Protection Exceeds JESD 22 – 2000-V Human-Body Model (A114-A)
- Applications
 - TIA/EIA-232-F
 - Battery-Powered Systems
 - Terminals
 - Modems
 - Computers

MAX232 . . . D, DW, N, OR NS PACKAGE
MAX232I . . . D, DW, OR N PACKAGE
(TOP VIEW)



description/ordering information

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply EIA-232 voltage levels from a single 5-V supply. Each receiver converts EIA-232 inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V and a typical hysteresis of 0.5 V, and can accept ± 30 -V inputs. Each driver converts TTL/CMOS input levels into EIA-232 levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
	Package Type	Form		
0°C to 70°C	PDIP (N)	Tube	MAX232N	MAX232N
	SOIC (D)	Tube	MAX232D	MAX232
		Tape and reel	MAX232DR	
	SOIC (DW)	Tube	MAX232DW	MAX232
		Tape and reel	MAX232DWR	
SOP (NS)	Tape and reel	MAX232NSR	MAX232	
-40°C to 85°C	PDIP (N)	Tube	MAX232IN	MAX232IN
	SOIC (D)	Tube	MAX232ID	MAX232I
		Tape and reel	MAX232IDR	
	SOIC (DW)	Tube	MAX232IDW	MAX232I
		Tape and reel	MAX232IDWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

LinASIC is a trademark of Texas Instruments.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2002, Texas Instruments Incorporated

MAX232, MAX232I DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047I – FEBRUARY 1989 – REVISED OCTOBER 2002

Function Tables

EACH DRIVER

INPUT TIN	OUTPUT TOUT
L	H
H	L

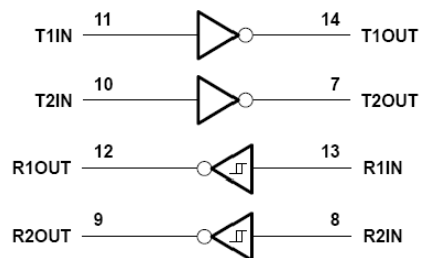
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	H
H	L

H = high level, L = low level

logic diagram (positive logic)



MAX232, MAX232I DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047I – FEBRUARY 1989 – REVISED OCTOBER 2002

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, V_{CC} (see Note 1)	–0.3 V to 6 V
Positive output supply voltage range, V_{S+}	$V_{CC} - 0.3$ V to 15 V
Negative output supply voltage range, V_{S-}	–0.3 V to –15 V
Input voltage range, V_I : Driver	–0.3 V to $V_{CC} + 0.3$ V
Receiver	± 30 V
Output voltage range, V_O : T1OUT, T2OUT	$V_{S-} - 0.3$ V to $V_{S+} + 0.3$ V
R1OUT, R2OUT	–0.3 V to $V_{CC} + 0.3$ V
Short-circuit duration: T1OUT, T2OUT	Unlimited
Package thermal impedance, θ_{JA} (see Note 2): D package	73°C/W
DW package	57°C/W
N package	67°C/W
NS package	64°C/W
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	–65°C to 150°C

† Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values are with respect to network ground terminal.

2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

		MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage	4.5	5	5.5	V
V_{IH}	High-level input voltage (T1IN, T2IN)	2			V
V_{IL}	Low-level input voltage (T1IN, T2IN)			0.8	V
R1IN, R2IN	Receiver input voltage			± 30	V
T_A	Operating free-air temperature	MAX232	0	70	°C
		MAX232I	–40	85	

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 3 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT
I_{CC} Supply current	$V_{CC} = 5.5$ V, All outputs open, $T_A = 25^\circ\text{C}$		8	10	mA

† All typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ\text{C}$.

NOTE 3: Test conditions are C1–C4 = 1 μF at $V_{CC} = 5 \text{ V} \pm 0.5 \text{ V}$.

MAX232, MAX232I

DUAL EIA-232 DRIVERS/RECEIVERS

SLLS0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

DRIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V _{OH}	High-level output voltage	T1OUT, T2OUT R _L = 3 kΩ to GND	5	7		V
V _{OL}	Low-level output voltage‡	T1OUT, T2OUT R _L = 3 kΩ to GND		-7	-5	V
r _o	Output resistance	T1OUT, T2OUT V _{S+} = V _{S-} = 0, V _O = ±2 V	300			Ω
I _{OS} §	Short-circuit output current	T1OUT, T2OUT V _{CC} = 5.5 V, V _O = 0		±10		mA
I _{IS}	Short-circuit input current	T1IN, T2IN V _I = 0			200	μA

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

‡ The algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

§ Not more than one output should be shorted at a time.

NOTE 3: Test conditions are C1–C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
SR	Driver slew rate	R _L = 3 kΩ to 7 kΩ, See Figure 2			30	V/μs
SR(t)	Driver transition region slew rate	See Figure 3		3		V/μs
	Data rate	One TOUT switching		120		kbit/s

NOTE 3: Test conditions are C1–C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

RECEIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V _{OH}	High-level output voltage	R1OUT, R2OUT I _{OH} = -1 mA	3.5			V
V _{OL}	Low-level output voltage‡	R1OUT, R2OUT I _{OL} = 3.2 mA			0.4	V
V _{IT+}	Receiver positive-going input threshold voltage	R1IN, R2IN V _{CC} = 5 V, T _A = 25°C		1.7	2.4	V
V _{IT-}	Receiver negative-going input threshold voltage	R1IN, R2IN V _{CC} = 5 V, T _A = 25°C	0.8	1.2		V
V _{hys}	Input hysteresis voltage	R1IN, R2IN V _{CC} = 5 V	0.2	0.5	1	V
r _i	Receiver input resistance	R1IN, R2IN V _{CC} = 5, T _A = 25°C	3	5	7	kΩ

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

‡ The algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

NOTE 3: Test conditions are C1–C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 3 and Figure 1)

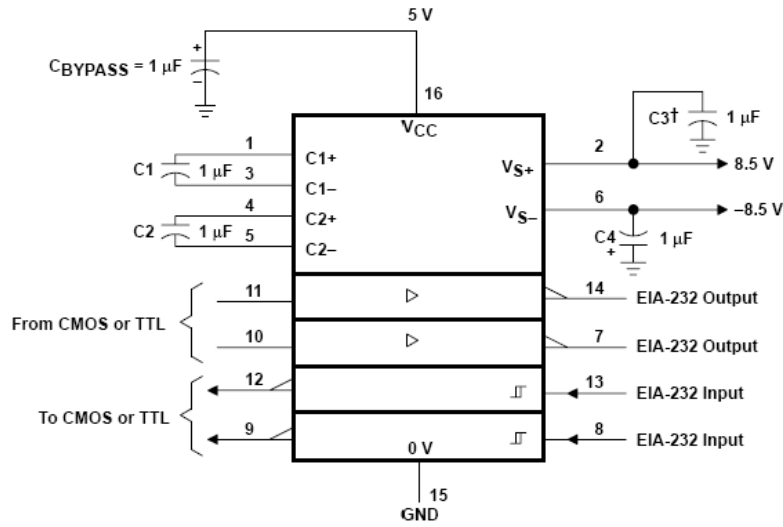
PARAMETER		TYP	UNIT
t _{PLH(R)}	Receiver propagation delay time, low- to high-level output	500	ns
t _{PHL(R)}	Receiver propagation delay time, high- to low-level output	500	ns

NOTE 3: Test conditions are C1–C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

APPLICATION INFORMATION



[†] C3 can be connected to V_{CC} or GND.

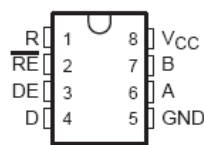
Figure 4. Typical Operating Circuit

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

- Bidirectional Transceiver
- Meets or Exceeds the Requirements of ANSI Standards EIA/TIA-422-B and ITU Recommendation V.11
- Designed for Multipoint Transmission on Long Bus Lines in Noisy Environments
- 3-State Driver and Receiver Outputs
- Individual Driver and Receiver Enables
- Wide Positive and Negative Input/Output Bus Voltage Ranges
- Driver Output Capability . . . ± 60 mA Max
- Thermal-Shutdown Protection
- Driver Positive- and Negative-Current Limiting
- Receiver Input Impedance . . . $12\text{ k}\Omega$ Min
- Receiver Input Sensitivity . . . ± 200 mV
- Receiver Input Hysteresis . . . 50 mV Typ
- Operates From Single 5-V Supply
- Low Power Requirements

D OR P PACKAGE
(TOP VIEW)



description

The SN75176A differential bus transceiver is a monolithic integrated circuit designed for bidirectional data communication on multipoint bus-transmission lines. It is designed for balanced transmission lines and meets ANSI Standard EIA/TIA-422-B and ITU Recommendation V.11.

The SN75176A combines a 3-state differential line driver and a differential input line receiver, both of which operate from a single 5-V power supply. The driver and receiver have active-high and active-low enables, respectively, that can be externally connected together to function as a direction control. The driver differential outputs and the receiver differential inputs are connected internally to form differential input/output (I/O) bus ports that are designed to offer minimum loading to the bus whenever the driver is disabled or $V_{CC} = 0$. These ports feature wide positive and negative common-mode voltage ranges making the device suitable for party-line applications.

The driver is designed to handle loads up to 60 mA of sink or source current. The driver features positive- and negative-current limiting and thermal shutdown for protection from line fault conditions. Thermal shutdown is designed to occur at a junction temperature of approximately 150°C. The receiver features a minimum input impedance of 12 k Ω , an input sensitivity of ± 200 mV, and a typical input hysteresis of 50 mV.

The SN75176A can be used in transmission-line applications employing the SN75172 and SN75174 quadruple differential line drivers and SN75173 and SN75175 quadruple differential line receivers.

The SN75176A is characterized for operation from 0°C to 70°C.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1995, Texas Instruments Incorporated

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

Function Tables

DRIVER

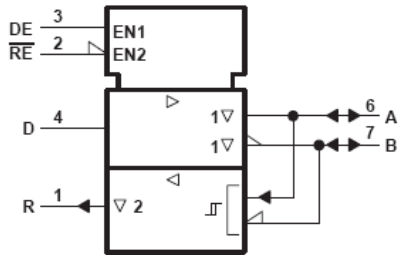
INPUT D	ENABLE DE	OUTPUTS	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A – B	ENABLE \overline{RE}	OUTPUT R
$V_{ID} \geq 0.2 V$	L	H
$-0.2 V < V_{ID} < 0.2 V$	L	?
$V_{ID} \leq -0.2 V$	L	L
X	H	Z
Open	L	?

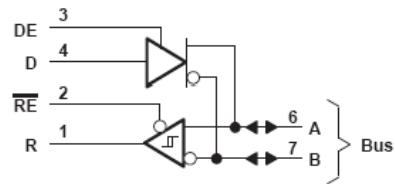
H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram (positive logic)



SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

recommended operating conditions

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}		-7		12	V
High-level input voltage, V_{IH}	D, DE, and \overline{RE}	2			V
Low-level input voltage, V_{IL}	D, DE, and \overline{RE}			0.8	V
Differential input voltage, V_{ID} (see Note 2)				± 12	V
High-level output current, I_{OH}	Driver			-60	mA
	Receiver			-400	μ A
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	$^{\circ}$ C

NOTE 2: Differential-input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

DRIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT	
V_{IK}	Input clamp voltage	$I_I = -18 \text{ mA}$			-1.5	V	
V_{OH}	High-level output voltage	$V_{IH} = 2 \text{ V}$, $I_{OH} = -33 \text{ mA}$		3.7		V	
V_{OL}	Low-level output voltage	$V_{IH} = 2 \text{ V}$, $I_{OH} = 33 \text{ mA}$		1.1		V	
$ V_{OD1} $	Differential output voltage	$I_O = 0$			$2V_{OD2}$	V	
$ V_{OD2} $	Differential output voltage	$R_L = 100 \Omega$, See Figure 1		2	2.7	V	
		$R_L = 54 \Omega$, See Figure 1		1.5	2.4		
$\Delta V_{OD} $	Change in magnitude of differential output voltage‡				± 0.2	V	
V_{OC}	Common-mode output voltage§	$R_L = 54 \Omega$ or 100Ω , See Figure 1			3	V	
$\Delta V_{OC} $	Change in magnitude of common-mode output voltage‡				± 0.2	V	
I_O	Output current	Output disabled, See Note 3		$V_O = 12 \text{ V}$ $V_O = -7 \text{ V}$	1 -0.8	mA	
I_{IH}	High-level input current	$V_I = 2.4 \text{ V}$			20	μA	
I_{IL}	Low-level input current	$V_I = 0.4 \text{ V}$			-400	μA	
I_{OS}	Short-circuit output current	$V_O = -7 \text{ V}$			-250	mA	
		$V_O = V_{CC}$			250		
		$V_O = 12 \text{ V}$			500		
I_{CC}	Supply current (total package)	No load	Outputs enabled		35	50	mA
			Outputs disabled			26	

† All typical values are at $V_{CC} = 5 \text{ V}$ and $T_A = 25^\circ\text{C}$.

‡ $\Delta|V_{OD}|$ and $\Delta|V_{OC}|$ are the changes in magnitude of V_{OD} and V_{OC} respectively, that occur when the input is changed from a high level to a low level.

§ In ANSI Standard EIA/TIA-422-B, V_{OC} , which is the average of the two output voltages with respect to GND, is called output offset voltage, V_{OS} .

NOTE 3: This applies for both power on and off; refer to ANSI Standard EIA/TIA-422-B for exact conditions.

switching characteristics, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{d(OD)}$	Differential-output delay time	$R_L = 60 \Omega$, See Figure 3		40	60	ns
$t_t(OD)$	Differential-output transition time				65	95
t_{PZH}	Output enable time to high level	$R_L = 110 \Omega$, See Figure 4		55	90	ns
t_{PZL}	Output enable time to low level	$R_L = 110 \Omega$, See Figure 5		30	50	ns
t_{PHZ}	Output disable time from high level	$R_L = 110 \Omega$, See Figure 4		85	130	ns
t_{PLZ}	Output disable time from low level	$R_L = 110 \Omega$, See Figure 5		20	40	ns



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

RECEIVER SECTION

electrical characteristics over recommended ranges of common-mode input voltage, supply voltage, and operating free-air temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+} Positive-going input threshold voltage	$V_O = 2.7$ V, $I_O = -0.4$ mA			0.2	V
V_{IT-} Negative-going input threshold voltage	$V_O = 0.5$ V, $I_O = 8$ mA	-0.2‡			V
V_{hys} Input hysteresis voltage ($V_{IT+} - V_{IT-}$)			50		mV
V_{IK} Enable clamp voltage	$I_I = -18$ mA			-1.5	V
V_{OH} High-level output voltage	$V_{ID} = 200$ mV, See Figure 2, $I_{OH} = -400$ μ A,	2.7			V
V_{OL} Low-level output voltage	$V_{ID} = -200$ mV, See Figure 2, $I_{OL} = 8$ mA,			0.45	V
I_{OZ} High-impedance-state output current	$V_O = 0.4$ V to 2.4 V			± 20	μ A
I_I Line input current	Other input = 0 V, See Note 3, $V_I = 12$ V $V_I = -7$ V			1 -0.8	mA
I_{IH} High-level enable input current	$V_{IH} = 2.7$ V			20	μ A
I_{IL} Low-level enable input current	$V_{IL} = 0.4$ V			-100	μ A
r_i Input resistance			12		k Ω
I_{OS} Short-circuit output current		-15		-85	mA
I_{CC} Supply current (total package)	No load				mA
	Outputs enabled		35	50	
	Outputs disabled		26	40	

† All typical values are at $V_{CC} = 5$ V, $T_A = 25^\circ$ C.

‡ The algebraic convention, in which the less-positive (more-negative) limit is designated minimum, is used in this data sheet for common-mode input voltage and threshold voltage levels only.

NOTE 3: This applies for both power on and power off. Refer to ANSI Standard EIA/TIA-422-B for exact conditions.

switching characteristics, $V_{CC} = 5$ V, $C_L = 15$ pF, $T_A = 25^\circ$ C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH} Propagation delay time, low-to-high-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 6		21	35	ns
t_{PHL} Propagation delay time, high-to-low-level output			23	35	ns
t_{PZH} Output enable time to high level	See Figure 7		10	30	ns
t_{PZL} Output enable time to low level			12	30	ns
t_{PHZ} Output disable time from high level	See Figure 7		20	35	ns
t_{PLZ} Output disable time from low level			17	25	ns

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

PARAMETER MEASUREMENT INFORMATION

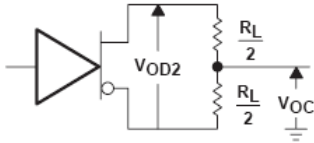


Figure 1. Driver V_{OD} and V_{OC}

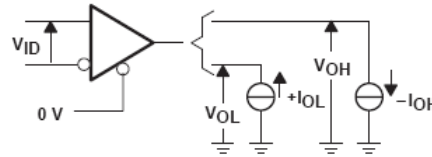
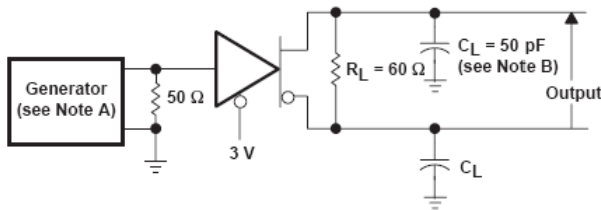
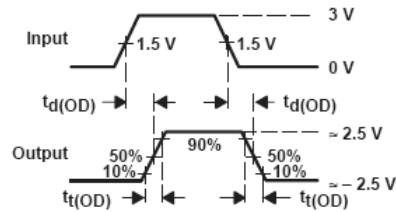


Figure 2. Receiver V_{OH} and V_{OL}



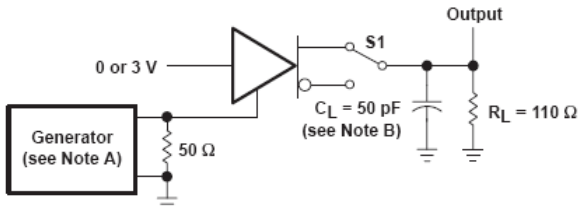
TEST CIRCUIT



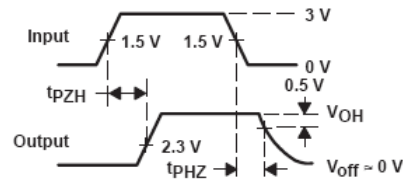
VOLTAGE WAVEFORMS

- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 6$ ns, $t_f \leq 6$ ns, $Z_0 = 50 \Omega$.
B. C_L includes probe and jig capacitance.

Figure 3. Driver Test Circuit and Voltage Waveforms



TEST CIRCUIT



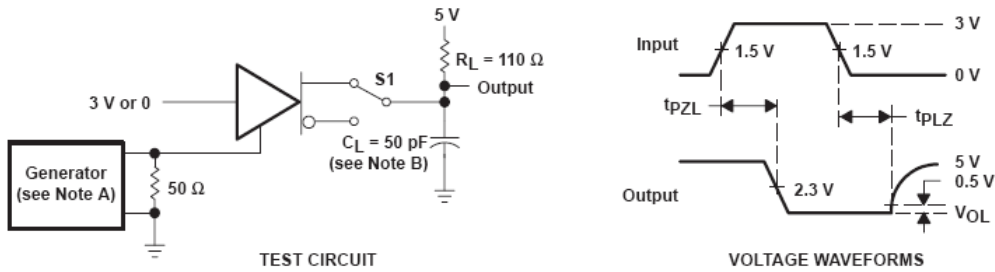
VOLTAGE WAVEFORMS

- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 6$ ns, $t_f \leq 6$ ns, $Z_0 = 50 \Omega$.
B. C_L includes probe and jig capacitance.

Figure 4. Driver Test Circuit and Voltage Waveforms

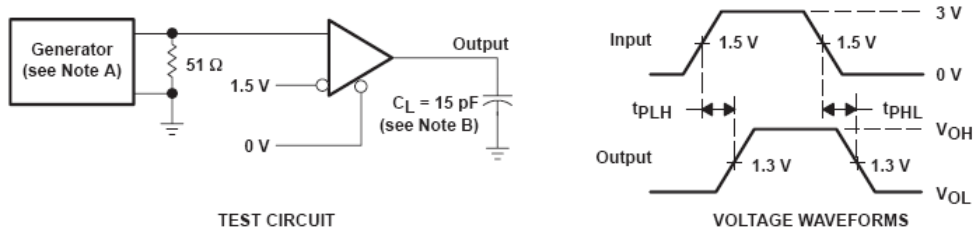
SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995



NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 6$ ns, $t_f \leq 6$ ns, $Z_0 = 50 \Omega$.
 B. C_L includes probe and jig capacitance.

Figure 5. Driver Test Circuit and Voltage Waveforms

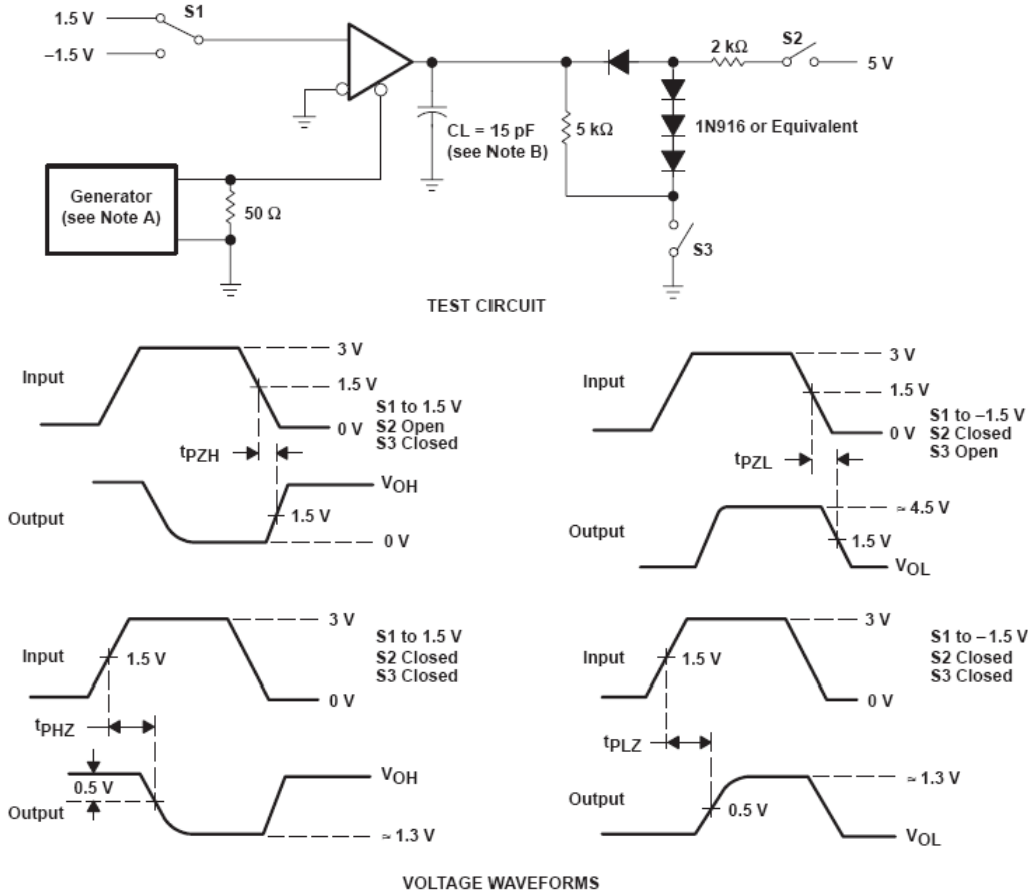


NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 6$ ns, $t_f \leq 6$ ns, $Z_0 = 50 \Omega$.
 B. C_L includes probe and jig capacitance.

Figure 6. Receiver Test Circuit and Voltage Waveforms

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995



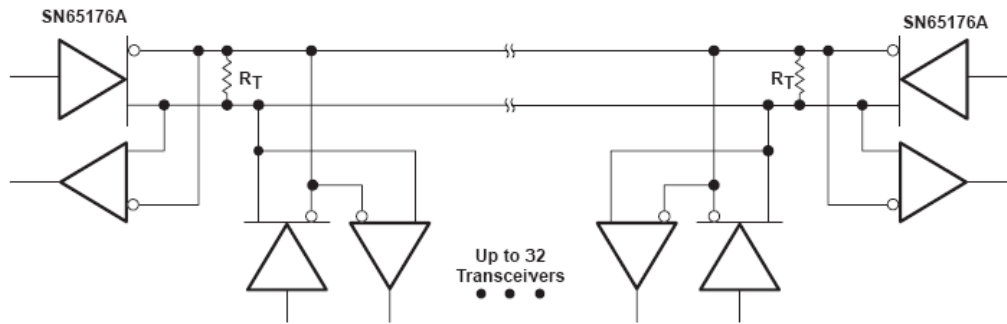
NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 6$ ns, $t_f \leq 6$ ns, $Z_0 = 50 \Omega$.
 B. C_L includes probe and jig capacitance.

Figure 7. Receiver Test Circuit and Voltage Waveforms

SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

APPLICATION INFORMATION



NOTE A: The line should be terminated at both ends in its characteristic impedance ($R_T = Z_0$). Stub lengths off the main line should be kept as short as possible.

Figure 15. Typical Application Circuit

ELABORADO POR:

Gabriel Alejandro Muñoz Piedra

Raúl Hernán Veintimilla Bautista

APROBADO POR:

**DIRECTOR DE LA CARRERA DE INGENIERIA EN ELECTRONICA E
INSTRUMENTACION**

Ing. Armando Álvarez S.

CERTIFICADO POR

Dr. Eduardo Vásquez A.

JEFE DE LA UNIDAD DE ADMISION Y REGISTRO ESPE SEDE LATACUNGA.