

Diseño e Implementación de una Tarjeta Electrónica Basada en FPGA orientada a aplicaciones didácticas en el Laboratorio de VLSI.

Henry Yuquilema, Darwin Alulema, Evelio Granizo.

Departamento de Eléctrica y Electrónica, Universidad de las Fuerzas Armadas – ESPE, Sangolquí, Ecuador

Resumen— El proyecto recapitula el diseño e implementación un prototipo de tarjeta electrónica, que consta de los siguientes elementos: un FPGA, periféricos para la entrada y salida de datos, conectores de comunicación y elementos de potencia. Para comprobar el correcto funcionamiento de la tarjeta electrónica se desarrolla 4 PWM independientes que cuenta con una HMI desarrollada en Java.

Palabras Clave—FPGA, PCB, PWM, JAVA, programación concurrente.

I. INTRODUCCIÓN

En el mercado electrónico se puede encontrar un gran número de kit's o tarjetas de entrenamiento que permiten la manipulación del FPGA. Sin embargo, para aplicaciones específicas pueden resultar costosas y muchos de sus recursos tales como: periféricos y puertos de comunicación pueden ser desaprovechados. Por lo que se busca diseñar y fabricar un prototipo de tarjeta electrónica orientada al desarrollo de múltiples proyectos electrónicos a nivel académico.

De acuerdo a la utilización y nivel de producción del prototipo de tarjeta electrónica a implementar, se la podrá situar en la Clase 1 (Productos electrónicos generales) y en el Nivel A (Complejidad de Diseño Normal), de acuerdo con la norma IPC2221.

II. DESARROLLO DE LOS CIRCUITOS DE LA TARJETA ELECTRÓNICA

La tarjeta electrónica contará con interfaces apropiadas para aplicaciones académicas y medios necesarios para la comunicación con otros periféricos.

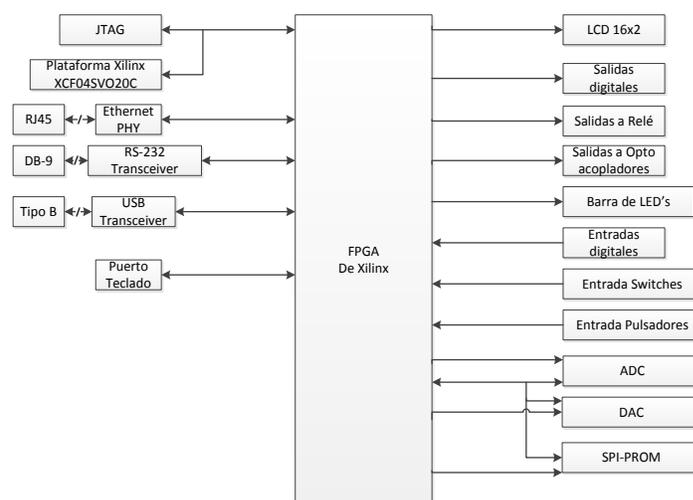


Figura 1. Diagrama de Bloque del prototipo de tarjeta electrónica.

A continuación, se detalla el diseño electrónico de los elementos del hardware de la Figura 1.

A. FPGA

En el dimensionamiento o selección del chip de FPGA, principalmente se considera tres puntos importantes que son:

- Cantidad de periféricos que debe manejar el FPGA, donde se determinó la cantidad de entradas/salidas necesarias.
- Capacidad o densidad del FPGA.
- Factibilidad de ensamblaje en la placa, donde se consideró las limitaciones de manufactura,

ensamblaje y pruebas que tiene la industria nacional.

Examinando las opciones de FPGAs que el Xilinx proporciona a más de considerar las características necesarias para la implementación, se optó por el circuito integrado de la familia Spartan 3E XC3S500E-4PQG208I por que posee 158 pines de I/O.

Para la implementación del prototipo de tarjeta electrónica se debe determinar los siguientes parámetros de operación:

- Todas las entradas de Vint y Vaux deben estar conectadas al mismo nivel de tensión independiente del banco que se encuentren, mientras tanto la alimentación Vcco deben ser conectada al mismo nivel de voltaje dentro del mismo banco e incluso si el banco esta inutilizado.
- El estándar seleccionado para las entradas y salidas es el LVTTTL o LVMOS33, manejan una corriente mínima de 6mA y una máxima de 12 mA.

- El número máximo de I/O que pueden conmutar simultáneamente en la misma dirección dentro de un banco del FPGA es de 18 SSO.

Para el proceso de programación, lectura y escritura del chip de FPGA se lo realizara a través de un puerto JTAG.

- La cantidad máxima de ruido presente en la fuente de alimentación o la tensión de rizado de VCC no debe fluctuar más del 5% por encima o por debajo del 5% del valor nominal de VCC.

Además, para la configuración del FPGA se requiere un número constante de bits sin importar la complejidad de la aplicación, debido a que el FPGA tiene un determinado número de compuertas. El tamaño del archivo de configuración para el chip XC3S500E-4PQG208I es de 2270208 bits.

B. Memoria para programación

La memoria empleada para la programación que va a almacenar únicamente los bits de configuración, es la memoria XCF04SVO20C del fabricante Xilinx, debido a que es totalmente compatible con el FPGA y la densidad que cuenta la memoria es apropiada para los datos o bits de configuración del FPGA.

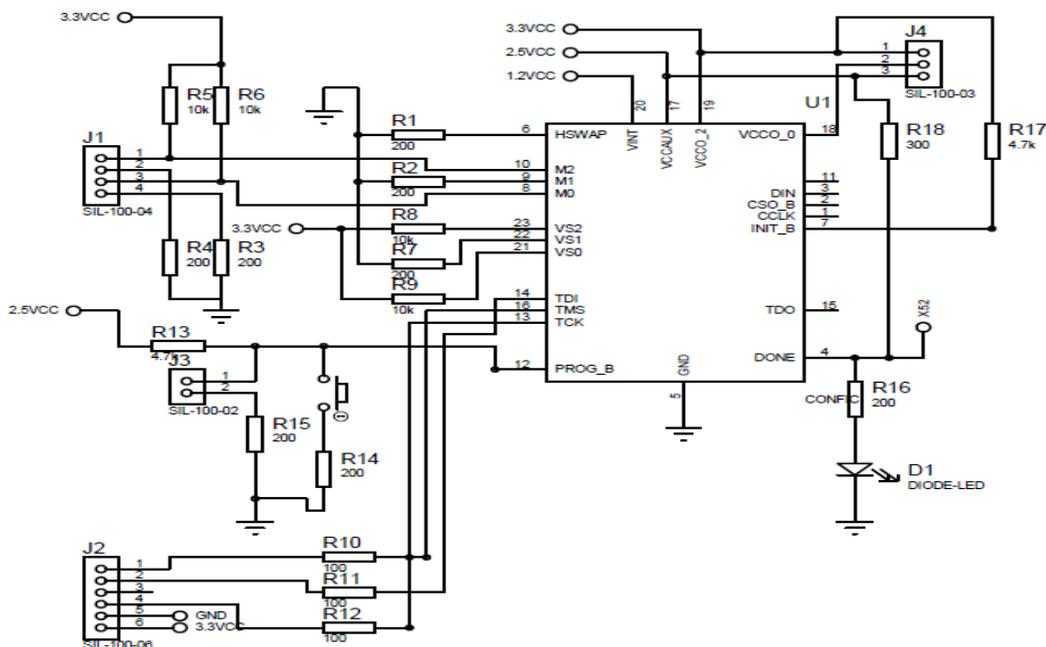


Figura 2. Circuito para la configuración del FPGA.

C. Memoria de propósito general

Se utiliza una memoria Flash con interface SPI de 64 Mbit para guardar los datos de configuración y después de esta etapa podrá ser utilizada por el usuario para guardar datos de la aplicación que se esté ejecutando. La memoria seleccionada es M25P64-VMF6P del fabricante Micron

D. Entrada de datos

A continuación se describe brevemente las características más relevantes de los circuitos empleados para el ingreso de datos:

- Los Switch, son de estilo slider o deslizante, los cuales tienen dos posiciones posibles *ON* y *OFF*.
- Los pulsadores poseen un contacto normalmente abierto, manejando una lógica positiva.
- Para las entradas TTL se empleó un circuito regulador de voltaje con diodo zener de 3.3V.

E. Salida de datos

A continuación se describe brevemente las características más relevantes de los circuitos empleados para las salidas de datos:

- Para la energización de la bobina del relé se empleó un circuito disparador compuesto por un transistor BJT.
- El opto-acoplador funcionará con lógica negativa. El ánodo del Led está conectado a 3.3V mediante una resistencia en serie de 200 Ω , y el cátodo estará conectado a la salida del FPGA.
- Para generar las salidas TTL se empleó el CI 74LS241 que es un buffer tri-estado y unidireccional.
- Se cuenta con una barra de 10 LED para la visualización de señales y funciona con lógica positiva.

F. Puerto LCD

El prototipo de la tarjeta electrónica contará con un conector macho de 16 pines, el cual es utilizado para pantallas de cristal líquido monocromáticas, con interface de 16 contactos o 14 contactos si no cuenta con retroiluminación. El LCD puede ser de una, dos, tres o cuatro líneas y cada línea con 16 o

40 caracteres; con buses de 4bits o de 8bit para el control. El estándar LVCMOS33 del FPGA cumple con los niveles de tensión del estándar TTL, consiguiendo se puede conectar directamente el LCD al FPGA.

G. Puerto Teclado hexadecimal

El teclado hexadecimal está constituido por 4 filas y 4 columnas, y en el cruce se encuentra un pulsador mecánico o de membrana, dando lugar a la formación de 16 teclas con 8 líneas para su mando. Por lo que se emplea 8 pines para el FPGA y activas las resistencias pull-up de las entradas del chip, que corresponden a las 4 columnas del teclado.

H. Comunicaciones

Para la interacción de la tarjeta electrónica con otros dispositivos electrónicos se cuenta con las siguientes comunicaciones:

- Para el estándar RS-232 se empleó el transceiver MAX 3232 (convierte los niveles LVTTTL a $\pm 12V$) y un puerto DB-9.
- Para conectarse con una computadora por el puerto USB se empleó un conversor USB-UART y el modelo seleccionado es MCP2200, este módulo gestionará la transferencia de datos y los comandos de control entre éstos dos dispositivos.
- Para el puerto Ethernet se empleó el circuito integrado ENC424J600 el cual maneja el estándar IEEE 802.3 y se encargará de operar la capa física que gestiona la transmisión de bits y la capa de enlace de datos que permite la transmisión de tramas de una manera libre de errores. Para conectar el chip de Ethernet con el FPGA se utilizará un puerto SPI.

I. Bus SPI

Se emplea un bus SPI de 4 líneas o hilos (SDO, SDI, SCK y CS) para conectar los siguientes elementos: un conversor análogo-digital y un conversor digital-análogo. A continuación se describe las características más relevantes de los conversores:

- Para el conversor ADC se empleó el modelo MCP3208, que proporciona 8 canales para la conversión y cada uno tiene una resolución de

12 bits con una velocidad máxima de muestreo de 100ksps.

- Para el convertor DAC se empleó el modelo TLV5620CN, que proporciona 4 canales para la salida de señales analógicas y cada uno tiene una resolución de 8 bits.

J. Fuente de alimentación

El FPGA tiene varias fuentes de alimentación, que son: tensiones de 1.5V y 2.5V para el núcleo del FPGA, y 3.3V orientada al funcionamiento de las entradas y salidas. En la determinación del consumo del prototipo de la tarjeta electrónica se considera el consumo de corriente de todos los componentes como son: las entradas, salidas, medios de comunicación y periféricos en general. La Tabla 1 muestra el consumo de corriente de los elementos anteriormente mencionados.

Tabla 1. Consumo de corriente

| Elemento | Cantidad | Corriente nominal [mA] x unidad | TOTAL [mA] |
|-----------------------------|----------|---------------------------------|-------------|
| FPGA | | 170 | 170 |
| Pulsadores | 4 | 2 | 8 |
| Switch | 4 | 2 | 8 |
| Reles | 4 | 50 | 200 |
| Opto acopladores | 4 | 12 | 48 |
| Barra de LED | 10 | 12 | 1200 |
| Salidas TTL | 16 | 20 | 320 |
| Circuitos integrados | 11 | 100 | 100 |
| | | TOTAL: | 2054 |

Acorde con las exigencias de la tarjeta electrónica, se coloca un regulador de tensión de 3.3V, que consiga manejar una corriente mínima de 2.2A, incluyendo un margen de seguridad del 10%. El modelo seleccionado es LM1085IT-ADJ.

Para el voltaje de 2.5V se empleara el regulador TLV2217-25KC, que entrega una corriente máxima de 0,5 A. Y Por último, para el nivel voltaje de 1.2V se empleara el regulador MCP1825S, que entrega una corriente máxima de 0,5 A

K. Puerto de entradas/salidas de uso general

Se dispone de un conector macho de 20 pines para ocupar las entradas/salidas sobrantes del FPGA,

proporcionando al prototipo de tarjeta electrónica un puerto de uso general

III. IMPLEMENTACION DE LA TARJETA ELECTRÓNICA

Los principales factores técnicos que intervienen en el diseño de un equipo eléctrico son: los mecánicos y eléctricos. Los cuales son muy importantes porque permiten la selección apropiada de materiales y técnicas de manufactura; logrando optimizar el rendimiento y funcionalidad de la tarjeta electrónica. A continuación se describen los factores técnicos a considerar:

A. Consideraciones mecánicas

Dentro de las principales consideraciones del diseño mecánico se estipula las características físicas, tales como: el tamaño, forma, peso, localización y montaje de los elementos, tolerancias y blindaje. Entre los cuales se encuentran las siguientes:

- Para el tipo de tarjeta, se eligió una placa de doble lado con agujeros metalizados debido a la densidad del chip del FPGA, el tipo de encapsulado que tienen los demás chip.
- Para establecer la geometría de la placa, se determina: área total ocupada de los elementos, factores externos de ensamble y sujeción de la tarjeta.
- La orientación de los reguladores de tensión, capacitores electrolíticos y transistores estarán dispuesto de forma horizontal. Por otro lado, las resistencias estarán dispuestas de forma horizontal para aprovechar la disipación de calor.
- La tolerancia para la fabricación será de ± 0.25 a ± 0.5 mm.
- La composición física del prototipo de tarjeta electrónica será: 1 oz/ft² de cobre para cada lado de la placa y el sustrato empleado es FR-4 (FlameRetardant) con un espesor de 1.5mm.
- Para la protección contra la corrosión y soldadura indeseada entre pistas o pines adyacentes se emplea la máscara anti-suelda.

De las consideraciones descritas anteriormente se divide al sistema propuesto en dos tarjetas

electrónicas, de acuerdo a la cantidad, espacio y predisposición de averías en los elementos empleados; principalmente en los bloques de entrada/salida digitales TTL y salidas que controlan circuitos de mayor potencia. A continuación se describe los elementos de cada una de las tarjetas:

- La primera tarjeta electrónica estará conformada por el FPGA, módulos de comunicación, el bloque de memorias, los pulsadores, switch, puerto para el teclado hexadecimal y LCD, barra de LEDs, y los conversores DAC y ADC. Esta tarjeta será considerada como la principal o de control, que tiene las dimensiones 17x18cm, que corresponde al tamaño C2 según la norma IPC-2221.
- La segunda tarjeta electrónica está compuesta por las entradas digitales TTL, salidas con relé, salidas con opto acoplador y salidas digitales TTL. A esta tarjeta se la identificará como de expansión y sus dimensiones son: 12x12cm.

B. Consideraciones eléctricas

Las consideraciones eléctricas para el diseño del prototipo de la tarjeta electrónica, se describen a continuación:

- Para suministrar la alimentación a los diferentes elementos electrónicos, se empleó un bus que se ubica en los bordes de la placa.
- Para reducir las emisiones de radiofrecuencia y crosstalk, se utilizó una red de desacoplo o red de capacitores. En la Tabla 2 se indica los valores de los capacitores de acuerdo a la frecuencia a actuar.

Tabla 2. Rango de capacitores.

| Frecuencia | Capacitor [uF] | Distancia |
|------------|----------------|---------------------------|
| Baja | 47 a 470 | Cualquier lugar de la PCB |
| Media | 4.7 a 47 | Máximo a 8 cm del chip |
| Alta | 0.001 a 0.01 | De 1 a 2 cm del chip |

- Se delinea áreas perfectamente identificadas de acuerdo al tipo de circuitos, como son: fuente de alimentación, circuitos analógicos, circuitos digitales, como se muestra en la Figura 3 y 4.

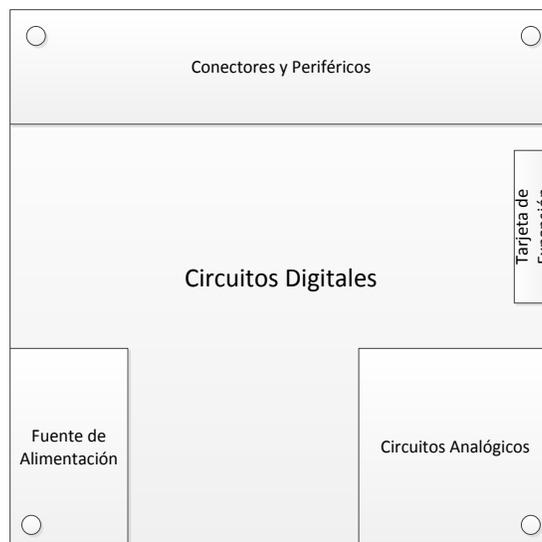


Figura 3. División de la tarjeta principal



Figura 4. División de la tarjeta de expansión

- Para determinar el tamaño de las pistas se consideró la norma IPC222, en la Tabla

Tabla 3. Tamaño de pistas

| Voltaje [V] | Corriente [A] | Ancho de Pista [pulgadas] |
|-------------|---------------|---------------------------|
| 3.3 | 2.5 | 0.025 |
| 2.5 | 0.2 | 0.0025 |
| 1.2 | 0.2 | 0.0025 |

- Para el manejo térmico se debe realizar: elegir elementos que soporten altas temperaturas, apartar los elementos sensibles al calor de las fuentes que generan altas temperaturas y asegurar un modo de transferencia de calor para la disipación del mismo.

C. Desarrollo e implementación de la PCB

Para la generación de la PCB layout se emplea herramientas de diseño electrónico automatizado (EDA), y se opta por el paquete de diseño electrónico que brinda el Proteus, que consta de los programas ISIS (empleado para la creación y simulación de esquemáticos) y ARES (utilizado para el diseño de PCB).

Para el diseño electrónico de la tarjeta electrónica se toma en cuenta los siguientes pasos:

- Captura del esquema
- Configuraciones iniciales
- Distribución de los elementos.
- Enrutamiento
- Verificación y corrección

Una vez concluidas todas las etapas de diseño, finalmente se obtiene el prototipo de la placa de circuito impreso. Las Figuras 5 y 6 se puede visualizar en 3D un aproximado del ensamblado final de los componentes de la tarjeta electrónica diseñada.

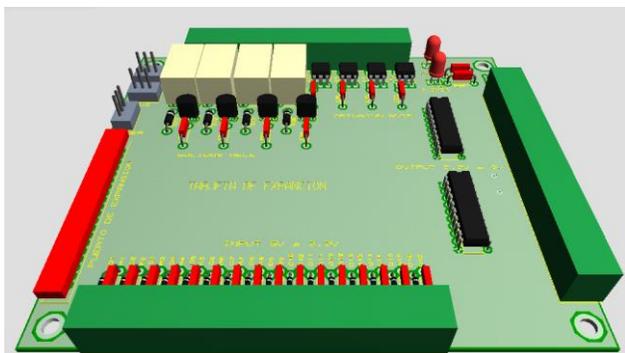


Figura 5. Vista 3D de la tarjeta de expansión

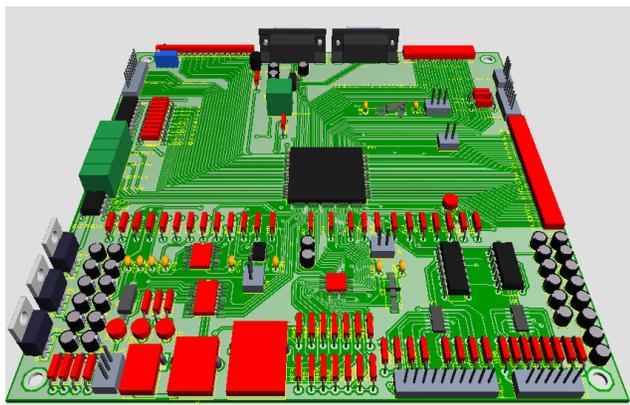


Figura 6. Vista 3D de la tarjeta principal

IV. APLICACIÓN DE CONTROL

Para verificar el correcto funcionamiento del prototipo de tarjeta electrónica, se opta por desarrollar una aplicación básica de control, permitiendo evaluar el desenvolvimiento la tarjeta electrónica en las áreas sensibles y en condiciones críticas, siendo éstas: la conmutación simultánea de salidas, señales de reloj y sistema de comunicación con periféricos.

La aplicación de control consiste en el desarrollo de 4 PWM independientes ya que los FPGA cuentan con la ventaja de procesamiento de datos de forma paralela. La resolución y el ancho de pulso del PWM son manipulados desde una HMI que fue desarrollado en Java empleando el IDE NetBeans 7.3.1. Para la comunicación entre la tarjeta electrónica y el computador, se tiene una interface USB.

A. Diseño de hardware

El hardware implementado para esta aplicación debe cumplir con los siguientes requerimientos (ver Figura 8):

- Una unidad lógica que permita la ejecución de los PWM de forma independiente, a más de permitir la comunicación con otros dispositivos o periféricos.
- Diodos Leds para visualizar el comportamiento de cada uno de las PWM desarrollados.
- Una interface que permita la comunicación entre el prototipo y el computador mediante un cable USB.
- Elementos necesarios para la salida de la señal del PWM a otros equipos, manteniendo el aislamiento eléctrico necesario.

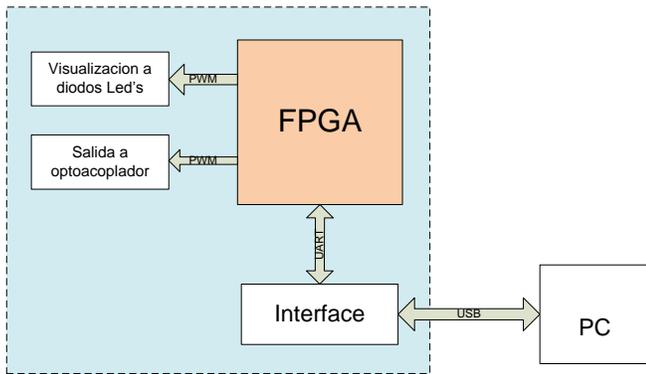


Figura 7. Diagrama de bloque del sistema

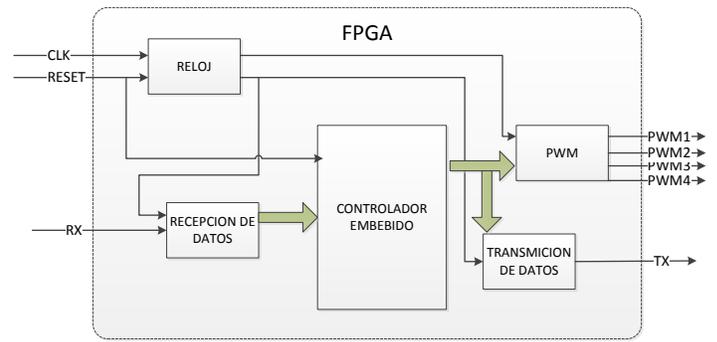


Figura 8. Diagrama de bloques del Firmware

B. Diseño del Firmware

Para el diseño e implementación del firmware se empleó el software ISE 10.1, el cual permite generar el archivo de configuración del FPGA y el firmware deberá cumplir con los siguientes requisitos:

- Generar independientemente 4 PWM sin afectar otros procesos dentro del chip.
- La manipulación de los parámetros que intervienen en la generación del PWM, como son: resolución y ancho de pulso.
- Administrar la comunicación entre el FPGA y el computador, permitiendo la transmisión y recepción de datos.

C. Diseño del software

El software desarrollado para el manejo del PWM debe cumplir con los requerimientos necesarios para lograr interactuar con el usuario y el prototipo de la tarjeta electrónica. A continuación se analizan los requisitos necesarios para la implementación:

- Crear una interface Humano-Maquina que facilite el manejo de los parámetros del PWM..
- Permitir una representación gráfica del PWM a modificar, este grafico debe estar en concordancia con los parámetros configurados.
- Admitir la configuración básica para la comunicación.
- Realizar las diferentes operaciones y conversiones entre: unidades crudas y unidades de ingeniería.

V. RESULTADOS

Dentro de las pruebas de funcionamiento se determina los siguientes puntos de evaluación:

A. Conectividad con el FPGA y memoria de programa.

La prueba de conectividad radica en el reconocimiento e identificación del FPGA y la memoria de programa (ver sección II) mediante la interface JTAG. Y con la herramienta iMPACT se envía comandos de lectura, borrado, verificación de conexión y solicitud de ID, en la Tabla 4 muestra los resultados de la prueba.

Tabla 4. Resultados de la identificación

| CHIP | Lectura | Borrado | Verificación | ID |
|--------------------------|---------|---------|--------------|--------|
| XC3S500E-4PQG208I | Si | Si | Si | A00284 |
| XCF04SVO20C | Si | Si | Si | B0105D |

B. Comunicación computador-tarjeta electrónica vía USB

Para verificar el correcto funcionamiento del conversor USB - UART se procedió a usar la herramienta MCP2200 Configuration Utility. Además, se realiza la prueba de comunicación entre el computador y el prototipo de la tarjeta electrónica mediante el envío y retorno de datos ASCII mediante la utilización del Hyperterminal.

C. Integridad de las señales (alimentación, reloj y PWM)

Para analizar la integridad de las señales en diferentes áreas de la tarjeta electrónica se empleó un osciloscopio y sus resultados se muestran en las Tabla 5 a la Tabla 7.

Tabla 5. Resultados de las señales de alimentación

| Alimentación | Teórico [V] | Medido | | | |
|--------------|-------------|----------|----------|----------|----------|
| | | Vmin [V] | Vmax [V] | Vrms [V] | Vpp [mV] |
| 5V | 5 | 5.13 | 5.45 | 5.20 | 320 |
| 3.3V | 3.3 | 3.28 | 3.40 | 3.32 | 120 |
| 2.5V | 2.5 | 2.52 | 2.64 | 2.56 | 120 |
| 1.2V | 1.2 | 1.19 | 1.31 | 1.25 | 120 |

Tabla 6. Resultados de las señales de reloj

| Reloj de 60 MHz | | | | | |
|------------------------|----------|------------|------------------|------------------|-----------------------|
| | Vpp [mV] | Vrm s [mV] | Ciclo de trabajo | Frecuencia [MHz] | Tiempo de subida [ns] |
| Teórico | 15.4 | 88.5 | 50.00 % | 60.00 | 3.4 |
| Medido | 15.4 | 88.5 | 57.90 % | 59.51 | 3.52 |
| Reloj de configuración | | | | | |
| Teórico | 3.3 | 1.65 | 50.00 % | 1.293 | 55.00 |
| Medido | 3.32 | 1.71 | 49.80 % | 1.293 | 55.25 |

Tabla 7. Resultados para un PWM generado en prototipo de tarjeta electrónica

| Ciclo de Trabajo teórico | Vpp [V] | Vrms [mV] | Ciclo de trabajo medido | Frecuencia [Hz] | Tiempo de subida [us] |
|--------------------------|---------|-----------|-------------------------|-----------------|-----------------------|
| 0% | 32.8 | 0 | - | - | - |
| 25% | 3.24 | 819 | 26.00% | 99.95 | 80 |
| 50% | 3.24 | 1.61 | 50.50% | 99.01 | 81.05 |
| 75% | 3.24 | 2.36 | 74.99% | 100.0 | 80 |
| 100% | 160 | 3.12 | - | - | - |

Como se puede observar en la Tabla 7 los parámetros del PWM son acordes a los ciclos de

trabajo configurado, teniendo un error máximo de 3.3%. Por otro lado, en las zonas más críticas del ciclo de trabajo (0% y 100%), las señales del PWM se aproximaron a los 0V y a 3.3V respectivamente; logrando mantener un error de 3.3%.

VI. CONCLUSIONES

- El uso apropiado de normas de diseño electrónico como la IPC2221 y las hojas de datos de los circuitos integrados proporcionados por los fabricantes permiten determinar un diseño apropiado de la PCB, considerando condiciones externas de funcionamiento como son: lugar de operación, temperatura, ambiente y humedad.
- Los criterios empleados para la elección del FPGA en el diseño del prototipo de la tarjeta electrónica respondieron adecuadamente a las necesidades planteadas como: el manejo de periféricos, la densidad para la implementación de programas y la factibilidad de ensamblaje en la PCB.
- El uso de capacitores de desacoplo en el circuito integrado XC3S500E-4PQG208I ayudaron a mitigar los efectos del ruido generado por el cambio de la demanda transitoria de corriente y esta depende de la actividad que esté realizando el circuito integrado. Los capacitores de desacoplo deben ser colocados en las líneas de alimentación y lo más cerca posible del circuito integrado.
- La comunicación que se realiza entre la tarjeta electrónica y el computador es a través de conversor MCP2200 (UART-USB), agilizando la utilización del puerto USB debido a que se encarga de gestionar la transmisión de datos y los comandos de control propios de este puerto.
- La arquitectura que posee el FPGA permite diseñar un bloque dedicado para la generación de 4 PWM; es decir, las señales de ancho de pulso fueron implementadas a nivel de hardware lo que permite obtener señales sin interrupciones y acordes con las especificaciones dadas por el HMI diseñado; esto se lo pudo observar en las pruebas realizadas a estas señales.

- La combinación de los sistemas secuenciales que administran de mejor manera las comunicaciones y los sistemas concurrentes que responden correctamente al procesamiento de señales digitales en el FPGA, permitieron mejorar la implementación y gestión de la aplicación del PWM.
- El uso de Java como lenguaje de programación para el desarrollo de la aplicación de control, permitió crear una aplicación multitareas que cumplió todas las funciones necesarias para la manipulación de los parámetros del PWM, esto debido a que Java cuenta con una gran cantidad de librerías.

VII. REFERENCIAS

- Association Connecting Electronics Industries. (7 de Enero de 1999). IPC 2221. *Generic Standard on Printed Board Circuit*. Northbrook, Illinois, Estados Unidos : IPC.
- Heath, S. (2003). *Embedded Systems Desing*. Miami: Newnes.
- Khandpur, R. (2008). *Printed Circuit Board*. New Delhi: MCGraw-Hill.
- National Instruments. (21 de Diciembre de 2011). *National Instruments*. Recuperado el 29 de Abril de 2013, de www.ni.com: <http://www.ni.com/white-paper/6984/es/>
- Robertson, C. T. (2003). *Printed Circuit Board, Designer Reference*. Estados Unidos: Prentice Hall PTR.
- Varteresian, J. (2002). *Fabricatiing Printed Circuit Boards*. Miami: Newnes.
- Williams, T. (2005). *The Circuit Designer's Companion*. Miami: Newnes.
- Xilinx. (Octubre de 2009). *Xilinx*. Recuperado el 20 de Abril de 2013, de www.xilinx.com: http://www.xilinx.com/support/documentation/user_guides/ug332.pdf
- Xilinx. (2014). *Xilinx*. Recuperado el 3 de Enero de 2014, de www.xilinx.com: http://www.xilinx.com/products/design_resources/signa_l_integrity/si_pcbcheck.htm